HAL
open science

Modèles et Simulation pour le Test de Circuits Mixtes, la Fouille de Données et les Réseaux de Capteurs Sans Fil

Ahcène Bounceur

To cite this version:

Ahcène Bounceur. Modèles et Simulation pour le Test de Circuits Mixtes, la Fouille de Données et les Réseaux de Capteurs Sans Fil. Modélisation et simulation. Laboratoire Lab-STICC, Université de Bretagne Occidentale (UBO), 2014. tel-01081211v2

HAL Id: tel-01081211

https://hal.univ-brest.fr/tel-01081211v2

Submitted on 31 Aug 2017

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

université de bretagne occidentale

Habilitation à Diriger des Recherches

HDR / UNIVERSITÉ DE BRETAGNE OCCIDENTALE
UFR Sciences et Sciences de l'Ingénieur
sous le sceau de l'Université Européenne de Bretagne

Mention : Informatique
École Doctorale SICMA

Présentée par
Ahcène BOUNCEUR
Préparée au Lab-STICC UMR CNRS 6285

Modèles et Simulation pour le Test de Circuits Mixtes, la Fouille de Données et les Réseaux de Capteurs Sans Fil

Soutenue le 10 Juillet 2014,
devant la commission d'examen composée de :

M. Mohand-Tahar Kechadi
Professeur, Université UCD Dublin / Président

M. Philippe Lenca
Professeur, Télécom Bretagne / Rapporteur

M. Congduc Pham
Professeur des universités, Université de Pau / Rapporteur

M. Michel Renovell
Directeur de Recherche CNRS au LIRMM / Rapporteur

M. Salvador Mir
Directeur de Recherche CNRS à TIMA / Examinateur

M. Abdelkamel Tari
Maître de Conférences-HDR, Université de Béjaia / Examinateur

M. Reinhardt Euler
Professeur des universités, Université de Brest / Examinateur

M. Bernard Pottier
Professeur des universités, Université de Brest / Examinateur

Je dédie ce travail
A mes parents El-hadi et Nadia,
A Kahina et à mes filles Inès et Lina,
A mes frères et soeurs,
A mes grands-parents et à mes oncles et tantes,
A mes beaux parents.

Remerciements

Je tiens tout d'abord à remercier les directeurs et les ex-directeurs du Lab-STICC, M. Gilles Coppin, M. Laurent Nana, M. Gilles Burel et M. Alain Hillion, pour leur accueil et leurs conseils. Je remercie M. Bernard Pottier, Professeur à l'UBO, pour m'avoir accueilli au sein de son équipe, pour tous les précieux conseils qu'il m'a donnés et surtout pour la confiance qu'il m'a témoignée. Ceci m'a vraiment aidé à promouvoir mes recherches.

Je remercie chaleureusement M. Reinhardt Euler, Professeur à l'UBO, pour ses conseils très constructifs et son soutien permanent. Je le remercie d'avoir accepté d'examiner ce travail.

Mes remerciements vont tout particulièrement à M. Salvador Mir, Directeur de Recherche CNRS à TIMA, d'avoir contribué de manière considérable à l'encadrement de la thèse de mon ancien doctorant Kamel Beznia grâce auquel le travail de cette HDR a pu être original. Je le remercie aussi d'avoir accepté d'examiner ce travail.

Je voudrais exprimer mes remerciements les plus sincères à M. Mohand-Tahar Kechadi, Professeur à l'UCD Dublin (Irlande) et à M. Abdelkamel Tari, Directeur du laboratoire LIMED de Béjaia (Algérie), venus de loin pour examiner ce travail.

Je remercie tout particulièrement, M. Michel Renovell, Directeur de Recherche CNRS au LIRMM, M. Congduc Pham, Professeur à l'Université de Pau et M. Philippe Lenca, Professeur à Télécom Bretagne, d'avoir participé à ce jury en tant que rapporteurs.

Je tiens à exprimer toute ma sympathie à M. Frank Singhoff, Directeur du département informatique de l'UBO, pour sa compréhension et son soutien dans mes activités pédagogiques. Je remercie aussi M. Jean-Pierre Gerval, Directeur du département informatique de l'ISEN-Brest pour la confiance qu'il m'a faite sur la mise en place et la gestion de certains enseignements.

Ce travail n'aurait pas été aussi enrichissant sans la présence et l'expérience de certaines personnes. Je pense en particulier à mes collègues, Marc Sevaux, Professeur à l'UBS, qui a fortement contribué aux différentes discussions qui étaient à l'origine de la naissance du simulateur *CupCarbon*, et à Guy Gogniat, Jean-Philippe Diguet, Nathalie Julien, Emmanuel Sonnet, Erwan L'Her et Ikhlef Bechar, pour leur sympathie m'ayant permis de faire de ma recherche une vraie passion. De même, je souhaiterai remercier, Belkacem Brahmi, Ahmed Zemirline, Mounir Lallali pour leur relecture et leurs encouragements permanents et Foudil Mir, Abdelkader Laouid, Rima Houari, Nora Saadi et Massinissa Lounis pour leurs aides précieuses.

Je ne pourrai oublier mes collègues de l'autre rive de la méditerranée pour m'avoir intégré officiellement à leurs organismes et à leurs projets pédagogiques et de recherche. Je pense à Kamel Beznia, Mohamed Aissani, Djoudi Merabet, Boualem Saidani, Nacer Bezzi, Youcef Khelfaoui, Khoudir Madani, Nadir Hammiche, Mawloud Omar, Moussa Kerkar, Abderrahmane Sider, Bouabdellah Kechar, Tahar Belaroussi, Bekara Chakib, Samir Tagzout et Brahim Bouzouia.

Enfin, je tiens à exprimer ma sympathie à tout ceux qui ont contribué de près ou de loin au bon déroulement de mes travaux d'enseignement et de recherche, et tout particulièrement, à toute l'équipe technique (Alain Rohou, Jean-Hugues Belpois et Jean-Noël Ballot), au personnel administratif (Julien Arguillat, Nicolas Prémel, Xavier Denis et Françoise Jouglas) et à tous mes collègues et membres du département informatique sans aucune exception et en particulier ceux de mon bureau Abdallah Zemirline et Guillaume Bourel.

Bien sûr, je ne saurai oublier mes parents pour leurs encouragements permanents et enfin ma tendre épouse pour ses soutiens, ses encouragements, son dévouement et surtout ses sacrifices dans les instants les plus difficiles. Merci pour son aide et pour avoir accepté de s'occuper seule de ma fille Inès, durant cette période très dense en activités.

Avant Propos

Il vaut mieux honorer sa profession que d'être honoré par elle.
(proverbe)

Dans le but d'illustrer ma capacité à conduire et diriger des recherches, en vue d'en obtenir l'habilitation, le travail présenté dans ce manuscrit retrace de manière succincte mes activités de recherche, d'enseignement et administratives menées depuis 2002. J'ai débuté en tant qu'enseignant intervenant dans une école privée, puis, en tant que post-doctorant au laboratoire TIMA et en tant qu'ATER[1] à l'ENSERG[2] de Grenoble. Par la suite, je retrace de manière détaillée les travaux menés depuis ma nomination en tant que Maître de Conférences à l'UBO (Université de Bretagne Occidentale). Mon travail de recherches qui est effectué au laboratoire Lab-STICC[3] (UMR CNRS 6285) au sein de l'équipe WSN de MOCS (Méthodes et Outils pour les Circuits et Systèmes) a donné lieu à plusieurs études, concrétisées par des publications et contrats.

Menée depuis onze ans, cette recherche s'intéresse au développement dans le cadre d'une méthodologie et d'outils de CAO pour l'évaluation précise des techniques de test des circuits analogiques, mixtes et radio fréquence. Ces techniques sont souvent proposées par des ingénieurs de test et implémentées en circuits. L'évaluation de ces techniques ne peut malheureusement pas se faire après la fabrication réelle des circuits car si la technique de test utilisée s'avère non efficace, des circuits seront écartés bien qu'ils soient fonctionnels et d'autres seront vendus alors qu'ils sont défaillants, ce qui engendre un coût économique très important. Pour éviter de telles situations, une évaluation à l'étape de conception est indispensable. La grande complexité de cette évaluation, est qu'elle doit être faite avec une très grande précision de l'ordre de ppm (parts par millions), particulièrement, dans le cas des circuits destinés par exemple pour l'aviation, l'automobile ou la médecine où un circuit défaillant peut engendrer des pertes humaines. En plus, pour assurer une telle précision, ces méthodes doivent tenir compte des variations paramétriques internes (*process variation*) de ces circuits. Ceci est possible en utilisant la simulation de type Monte Carlo du circuit. Cependant, ce type de simulations nécessite un temps très grand qui se compte en années voire en centaine d'années. Ce qui rend ces méthodes inapplicables. J'ai proposé une méthode utilisant principalement la simulation Monte Carlo sur un temps raisonnable, afin de générer quelques centaines ou milliers de circuits, à partir desquels le modèle statistique sera extrait. Celui-ci sera ensuite utilisé afin de générer numériquement et de manière plus rapide des millions voire des milliards d'autres circuits ayant le même comportement et modèle statistique. L'évaluation de la technique de test proposée sera ainsi faite sur ce nouvel échantillon. Toutes les méthodes proposées durant mon parcours sont basées sur ce principe. D'autres chercheurs ont aussi proposés des méthodes ayant le même but et utilisant ce même principe.

La recherche constitue la moitié de mes contributions à l'UBO et est menée en parallèle avec les tâches d'enseignement. Cette seconde contribution consiste à assurer des cours, des travaux dirigés et des travaux pratiques. Aussi, elle consiste à assurer des encadrements de petits projets étudiants d'une durée d'un à deux mois pour l'initiation à la recherche et des suivis de stages d'entreprises. Certains travaux d'étudiants leur permettent toutefois de contribuer à des publications scientifiques. Depuis mon recrutement, j'ai créé la quasi totalité des cours que j'assure. J'ai créé ainsi de nouveaux cours, qui sont nés avec les nouveaux produits technologiques et liés à leur utilisation très diversifiée, tels que le développement sous *Android* et les bases de la programmation des Smartphones et des tablettes tactiles, la programmation des *Arduinos* et des *Waspmotes* et la conception et programmation des réseaux de capteurs sans fil à base des modules à la norme *ZigBee*. Le succès obtenu

[1] Attaché Temporaire d'Enseignement et de Recherche.
[2] École Nationale Supérieure d'Électronique et de Radio-électricité de Grenoble.
[3] Laboratoire des Sciences et Techniques de l'Information, de la Communication et de la Connaissance.

par ces cours auprès des étudiants m'a permis d'être sollicité par d'autres universités (nationales et internationales) pour assurer des formations soit dans un cadre académique, soit dans un cadre d'écoles ou d'universités d'été.

Ce manuscrit est structuré en trois chapitres comme suit :

Chapitre 1 → Synthèse des Travaux : Il présente une synthèse des travaux de recherche et des enseignements effectués depuis 2002. Il est structuré en six parties. La première présente un CV détaillé, la deuxième introduit les travaux de recherche dans le domaine du test des circuits analogiques, mixtes et radio fréquence, la troisième présente les encadrements effectués, la quatrième présente la liste détaillée de mes publications, la cinquième liste les enseignements effectués et la dernière présente les différentes responsabilités collectives ainsi que les animations et les projets scientifiques.

Chapitre 2 → Travaux Actuels : Il présente les travaux de recherche menés depuis mon recrutement en tant que Maître de Conférences en 2008 jusqu'à aujourd'hui. Il illustre de manière détaillée les travaux de recherche menés actuellement, principalement dans le domaine du test des circuits, tout en montrant les limitations des méthodes proposées antérieurement et en décrivant comment celles-ci ont été abordées et résolues. Ces méthodes sont divisées en deux familles principales. La première famille englobe les méthodes de modélisation statistique sur un échantillon de circuits généré par la simulation Monte Carlo. Dans cette famille, on y trouve trois méthodes. Une première méthode permet de réduire l'espace des paramètres de sortie d'un circuit, une deuxième permet de modéliser les circuits par des modèles non Gaussiens basés sur les copules Archimédiennes et une troisième et dernière méthode permet d'estimer les métriques de test en utilisant directement leurs formules analytiques. La deuxième famille englobe deux méthodes d'estimation des métriques de test par des circuits extrêmes générés par la simulation Monte Carlo. La première méthode permet d'estimer les métriques de test directement sur l'échantillon des circuits extrêmes et la deuxième méthode permet d'estimer les métriques de test par le modèle statistique des circuits extrêmes. Enfin, ce chapitre sera clôturé par un organigramme de synthèse des méthodes proposées ainsi qu'une comparaison entre elles.

Chapitre 3 → Travaux Futurs : Il présente les travaux sur lesquels je compte travailler dans le futur et qui viennent de démarrer soit sous forme de projets ou de thèses de doctorat. Ces travaux sont divisés en trois familles principales. La première famille représente une continuité des travaux dans le domaine du test des circuits. La deuxième famille représente l'utilisation des techniques de modélisation statistique dans le domaine de la théorie de la fouille de données (*Data Mining*). Le but de ces travaux est d'étudier la possibilité d'utiliser les méthodes que j'ai proposées dans le domaine du test des circuits pour résoudre des problèmes du même style de manière générique pour tout type de système. La troisième famille concerne le développement d'un nouveau simulateur de réseaux de capteurs sans fil. Le but de ce simulateur est double. Le premier concerne le développement de modèles mathématiques et statistiques pour accélérer les simulations dans ces réseaux et le deuxième but vise à étudier la possibilité d'utiliser les techniques de test appliquées aux circuits pour le test des défaillances dans les réseaux de capteurs sans fil.

On commence par vouloir tout le bien, et on finit par espérer le moindre mal.
(proverbe)

Table des Matières

Table des matières

Liste des Figures vii

Liste des Tableaux xi

Liste des Algorithmes xiii

1 Synthèse des Travaux 1

1 Curriculum Vitæ . . . 1
1.1 Etat Civil . . . 1
1.2 Grades et titres universitaires . . . 1
1.3 Positions . . . 2
1.4 Responsabilités . . . 2
1.5 Résumé . . . 3
1.6 Distinctions . . . 4
1.7 Jury de thèse . . . 4
1.8 Encadrements de doctorats et de magisters . . . 4
1.8.1 Thèses de doctorat soutenues . . . 4
1.8.2 Thèses de doctorat en cours . . . 4
1.8.3 Thèses de doctorat à venir . . . 5
1.8.4 Thèses de magister soutenues . . . 5
1.8.5 Thèses de magister en cours . . . 6
1.9 Publications (aperçu) . . . 6
2 Activités de recherche . . . 7
2.1 Contexte . . . 7
2.2 Activités de recherche : de septembre 2001 à août 2002 . . . 7
2.2.1 Modèle de gestion de stocks à prix d'achat variables (Q, r, Ct) . . . 7
2.3 Activités de recherche : de septembre 2002 à août 2008 . . . 7
2.3.1 Modélisation statistique des circuits mixtes et RF . . . 9
2.3.2 Plateforme CAO pour le test de circuits mixtes et RF . . . 12
2.3.3 Ordonnancement des vecteurs de test . . . 13
2.3.4 Codification pour une qualité optimale des signaux analogiques . . . 14
2.3.5 Génération de vecteurs de test pseudo-aléatoires multi-niveaux . . . 14
2.4 Activités de recherche : septembre 2008 à aujourd'hui . . . 14
2.4.1 Modélisation statistique par les copules Archimédiennes . . . 15
2.4.2 Modélisation par la théorie des valeurs extrêmes . . . 15
2.4.3 Outil pour l'évaluation des métriques de test par les copules . . . 15
3 Encadrements . . . 15
3.1 Encadrements doctoraux . . . 15
3.1.1 Méthodes statistiques pour l'évaluation de test de circuits analogiques et mixtes sous variations paramétriques multiples . . . 16
3.1.2 Génération d'échantillons multidimensionnels pour le Data Mining 17
3.1.3 Réseaux de capteurs sans fil, Modélisation et Application à des Mesures Environnementales . . . 17

3.1.4 Méthodes d'optimisation pour le transport, le cas de contraintes spécifiques . . . 19
3.1.5 Conception d'un réseau de capteurs pour des prises de décision à base de méthodes du Data Mining . . . 20
3.1.6 Une approche inter-couches pour l'économie d'énergie et la fiabilité dans les réseaux de capteurs sans fil dédiés aux applications critiques de surveillance . . . 20
3.1.7 Cadre méthodologique et applicatif pour le développement de réseaux de capteurs fiables . . . 21
3.2 Encadrements de magisters . . . 22
3.3 Encadrements d'ingénieurs . . . 22
3.4 Encadrements de DEA et de Master 2 Recherche . . . 22
4 Publications scientifiques . . . 22
4.1 Thèse de doctorat et rapports d'ingénieur et de DEA (3) . . . 22
4.2 Livres de vulgarisation (2) . . . 23
4.3 Manuels (1) . . . 23
4.4 Chapitres de livres (3) . . . 23
4.5 Articles dans des revues internationales avec comité de lecture (5) . . . 23
4.6 Communications internationales avec comité de lecture et actes (36) . . . 24
4.7 Conférences invitées internationales avec actes (2) . . . 26
4.8 Séminaires internationaux (5) . . . 26
4.9 Articles dans des conférences nationales avec comité de lecture et actes (21) 26
4.10 Dépôt de logiciel (1) . . . 28
4.11 Logiciels et applications (3) . . . 28
4.11.1 Libres . . . 28
4.11.2 Non libres . . . 28
5 Activités d'enseignement . . . 28
5.1 En 2002 en tant qu'étudiant . . . 29
5.1.1 Langage Delphi (enseignement créé) . . . 29
5.2 De 2004 à 2007 en tant que doctorant . . . 29
5.2.1 Architecture PAC-Amodeus et langage Tcl/Tk . . . 29
5.2.2 Système de Gestion de Bases de Données Relationnelles . . . 29
5.2.3 Approche Orientée Objet (Java) . . . 30
5.3 De 2007 à 2008 en tant qu'Attaché Temporaire d'Enseignement et de Recherche (ATER) . . . 30
5.3.1 Langage de Description de Matériel VHDL . . . 30
5.3.2 VHDL et prototypage rapide . . . 30
5.3.3 Projet C, simulateur de microprocesseur Freescale ColdFire . . . 31
5.3.4 Initiation à la conception de VLSI numériques . . . 31
5.3.5 Microélectronique numérique et prototypage . . . 32
5.3.6 Prototypage : Filtrage Vidéo . . . 32
5.3.7 Système d'exploitation . . . 32
5.3.8 Programmation Orientée Objet et Java . . . 33
5.3.9 Langage C : logiciel assembleur du 68HC12 . . . 33
5.4 Depuis 2008 en tant que Maître de Conférences . . . 33
5.4.1 Test des circuits microélectroniques (enseignement créé) . . . 33
5.4.2 Réseaux IP - concepts, programmation et applications . . . 34
5.4.3 Développement mobile et multimédia (enseignement créé) . . . 34

5.4.4 Communications numériques et Applications Mobiles (enseignement créé) . . . 34
5.4.5 Projet tutoré . . . 35
5.4.6 Développement web sous Android (enseignement créé) . . . 35
5.4.7 Harmonisation Java (enseignement créé) . . . 35
5.4.8 Test logiciel (enseignement créé) . . . 35
5.5 Depuis 2009 en tant qu'intervenant . . . 36
5.5.1 Développement mobile (enseignement créé) . . . 36
5.5.2 IHM : Interface Homme Machine (enseignement créé) . . . 36
5.5.3 Programmation Java . . . 36
5.6 Depuis 2009 en tant qu'enseignant associé . . . 36
5.6.1 Programmation Orientée Objet et Java (enseignement créé) . . . 36
5.6.2 Programmation Android (enseignement créé) . . . 37
5.6.3 Les réseaux de capteurs sans fil : théorie et applications (enseignement créé) . . . 37
5.7 Bilan de l'activité d'enseignement depuis 2002 . . . 37
5.7.1 Avant 2008 . . . 37
5.7.2 De 2008 à aujourd'hui . . . 37
6 Responsabilités collectives, animations et projets scientifiques . . . 40
6.1 Au sein de l'UBO et du laboratoire Lab-STICC . . . 40
6.2 Au niveau national . . . 40
6.3 Au niveau international . . . 40
6.4 Contrats et projets . . . 42
6.4.1 PNR : Projet National de Recherche (2011-2014) . . . 42
6.4.2 ARS : Agence Régionale de Santé (2014-2015) . . . 42
6.4.3 ANR : Agence Nationale de la Recherche (2015-1018) . . . 43

2 Travaux Actuels **45**
1 Synthèse et comparaison des méthodes proposées . . . 46
2 Les métriques de test et leurs estimateurs . . . 47
3 Evaluation statistique des techniques de test analogique . . . 50
3.1 Réduction des paramètres de sortie . . . 51
3.1.1 La comparaison des profils de métriques de test . . . 51
3.1.2 Stratégies d'élimination des paramètres de sortie . . . 52
3.1.3 Algorithme de réduction des paramètres de sortie . . . 53
3.1.4 Cas d'étude: amplificateur RF à faible bruit (LNA) de NXP . . . 54
3.1.5 Réduction des paramètres de sortie du LNA . . . 55
3.2 Évaluation par une copule Archimédienne . . . 58
3.2.1 Étapes de l'approche proposée . . . 61
3.2.2 Cas d'étude : pixel d'un capteur de vision CMOS (Atmel) . . . 61
3.2.3 Le modèle statistique des pixels . . . 62
3.2.4 Ajustement des distributions marginales . . . 62
3.2.5 Calcul de la copule empirique des pixels . . . 63
3.2.6 Test d'adéquation de la copule empirique . . . 64
3.2.7 Génération d'un échantillon plus large de pixels . . . 65
3.2.8 Précision sur le calcul des métriques de test . . . 65
3.2.9 Fixation des limites de test . . . 67
3.3 Calcul direct des métriques de test analogique . . . 67

3.3.1 Écriture des métriques de test en fonction des copules 67
3.3.2 Procédure de calcul direct des métriques de test 68
3.3.3 Cas d'étude: amplificateur RF à faible bruit (LNA) de STMicroelectronics 68
3.3.4 La distribution conjointe de l'échantillon initial 69
3.3.5 La fonction de répartition conjointe des paramètres de sortie . . . 69
3.3.6 Les copules empiriques des performances et des mesures de test . 71
3.3.7 Le modèle statistique 71
3.3.8 Estimation des métriques de test 74
3.4 Conclusion 74
4 Estimation des métriques de test à base des circuits extrêmes multi-variés 75
4.1 La théorie des valeurs extrêmes multi-variées 78
4.1.1 Choix du seuil des valeurs extrêmes 78
4.1.2 La distribution de Pareto Généralisée Multi-variée de type II (BGPD-II) 79
4.2 Estimation des métriques de test à base d'un échantillon de circuits extrêmes 82
4.3 Estimation des métriques de test en utilisant le modèle statistique des valeurs extrêmes 84
4.4 Cas d'étude : amplificateur RF à faible bruit (LNA) de NXP 86
4.4.1 Estimation en utilisant la simulation Monte Carlo 86
4.4.2 Estimation à base des circuits extrêmes 87
4.4.3 Estimation à base du modèle des circuits extrêmes 89
4.5 Conclusion 94

3 Travaux Futurs 97
1 Méthodes pour l'optimisation et l'évaluation précise du test analogique 98
1.1 Génération de vecteurs de test multi-fréquences 98
1.2 Estimation des métriques de test par élargissement des performances 100
2 Techniques d'échantillonnage statistique pour la fouille de données numériques . . 102
2.1 La modélisation par les copules 103
2.2 L'approche de calcul des valeurs manquantes 103
2.3 Résultats expérimentaux 104
2.4 Conclusion 106
3 Méthodes statistiques pour l'accélération des simulations dans un RCSF 106
3.1 Modèle de consommation énergétique 107
3.2 Durée de vie d'un RCSF 107
3.3 Analyse de régression 107
3.4 La méthode proposée 108
3.5 Cas d'étude 109
3.6 Conclusion 110
4 CupCarbon : Simulateur de réseaux de capteurs sans fil 111
4.1 Introduction 111
4.2 Simulateurs existants 111
4.3 Présentation générale d'un RCSF 112
4.3.1 Présentation d'un capteur 113
4.3.2 Présentation et caractéristiques d'un RCSF 114
4.4 Le simulateur CupCarbon 114
4.4.1 Présentation générale 114

4.4.2 Flôt d'utilisation 115
4.5 Algorithme de simulation WiSeN 116
4.6 Modèle de calcul séquentiel de l'énergie 119
4.6.1 Cas d'un réseau statique 119
4.6.2 Cas d'un réseau mobile 122
4.7 Modèle de calcul parallèle de l'énergie 125
4.7.1 L'architecture GPU 125
4.7.2 Le modèle 125
4.8 Implémentation et illustration 126
4.9 Résultats et discussions 130
4.10 Conclusion 132

Références Bibliographiques **133**

Liste des Figures

1.1 Modèle de gestion des stocks (Q, r, Ct). 8
1.2 Méthode pour l'estimation des métriques de test avec précision. 10
1.3 Echantillon de 1000 circuits générés par la simulation Monte Carlo. 11
1.4 Echantillon d'un million de points suivants la loi multi-normale. 11
1.5 (a) Calcul de la copule empirique d'un échantillon, (b) Génération d'un échantillon par les copules. 12
1.6 Architecture d'une plateforme de CAO pour le test de circuits analogiques mixtes et RF. 13
1.7 Répartition des enseignements avant 2008. 38
1.8 Répartition des enseignements principaux depuis 2008. 38
1.9 Répartition des enseignements entre niveau Master (et magister), Licence et ingénieur depuis 2008. 39
1.10 Répartition des enseignements entre CMs, TDs et TPs depuis 2008. 39

2.1 Estimation des métriques de test par les méthodes : directe, multi-normale, non paramétrique et par la copule Gaussienne. 46
2.2 Estimation des métriques de test en utilisant les copules. 47
2.3 Résumé des méthodes proposées. 48
2.4 Comparaison des profils d'une métrique de test. 52
2.5 Layout de la puce d'un LNA conçu sous la technologie $0.25\mu m$ BiCMOS de NXP. . 54
2.6 Echantillon de 10^6 circuits générés par la simulation Monte Carlo d'un LNA. 55
2.7 Profils des métriques de test en considérant tous les paramètres de sortie : $Gain, NF, S_{11}$ et $T_{ED}T_{CS}$ 56
2.8 Profils des métriques de test en éliminant le $Gain$. 56
2.9 Profils des métriques de test en éliminant NF. 57
2.10 Profils des métriques de test en éliminant S_{11}. 57
2.11 Profils des métriques de test éliminant les performances NF et S_{11} et la mesure de test T_{CS}. 58
2.12 Estimation des métriques de test en utilisant la théorie des valeurs extrêmes pour la performance $Gain$ et la mesure de test T_{ED}. 59
2.13 Structure du pixel d'un capteur de vision à intégration. 61
2.14 Un échantillon initial de 1000 circuits générés par simulation Monte Carlo du circuit. 62
2.15 Un ensemble initial de 1000 pixels obtenu par la simulation Monte Carlo du circuit (noir) et un échantillon de 1000 pixels obtenu à partir d'une distribution multi-normale (gris). 63
2.16 (a) La distribution marginale de la performance (DSNU), et (b) La distribution marginale de la mesure de test (VA). 64
2.17 a) la copule empirique de l'échantillon des pixels et (b) la copule théorique de Clayton. 64
2.18 1000 pixels générés par la simulation Monte Carlo du circuit (gris) et 16000 pixels générés à base de la copule de Clayton (noir). 65
2.19 Le Taux de défauts T_E et les intervalles de confiance. 66
2.20 La Perte de rendement Y_L et les intervalles de confiance. 66
2.21 Approche de calcul des métriques de test à partir du modèle statistique. 68
2.22 Schéma de l'amplificateur RF à faible bruit (LNA) de STMicroelectronics. 69
2.23 Échantillon initial de 1000 circuits obtenus par la simulation Monte Carlo du LNA. 70

2.24 Test d'ajustement des distributions marginales des performances (a) NF, (b) S11, (c) Gain, (d) 1-dB CP et (e) IIP3 et (f) de la mesure de test. 72
2.25 Copule empirique des données initiales d'un LNA. 73
2.26 Les métriques de test Y_L et T_E obtenues à partir de l'estimation basée sur la copule Gaussienne et par la méthode proposée. 75
2.27 Principe de l'approche des dépassements de seuils. 79
2.28 Détermination de seuil par le graphe de la fonction de la moyenne des excès (MEF). 80
2.29 (a) 1000 points générés de la distribution BEVD, (b) 1000 points générés de la distribution BGPD-II. 81
2.30 La dépendance dans les extrêmes (paramètre α). 81
2.31 Graphe de contour de la densité de BGPD avec le modèle logistique négatif pour les dépendances : (a) $\alpha = 1.2$, (b) $\alpha = 2$, (c) $\alpha = 2.5$ et (d) $\alpha = 3.5$ et pour différentes distributions marginales. 83
2.32 Les proportions entrant dans l'estimation du Taux de défauts T_E dans le cas bi-varié. 83
2.33 Les proportions $F_A(s_1, s_2)$ et $(1 - F_A(s_1, s_2))$ issues de la deuxième simulation. . . 85
2.34 Les proportions $F_B(u_1, u_2)$ et $(1 - F_B(u_1, u_2))$ issues de la première simulation. . 85
2.35 Les métriques de test (T_E et Y_L) pour 38000 circuits extrêmes en fonction de $k_1 = 4$ et $k_2 = 2$ à 6 avec un pas de 0.1. 87
2.36 Les métriques de test (T_E et Y_L) en fonction de $k_1 = 4$ et $k_2 = 2$ à 6 avec un pas de 0.1 (estimées à partir d'un ensemble de $38 \cdot 10^3$ circuits extrêmes). 88
2.37 Estimation directe de T_E pour différentes erreurs de classification des circuits extrêmes. 88
2.38 Erreurs d'estimation directe de T_E pour différentes erreurs de classification des circuits extrêmes. 89
2.39 La copule empirique du $Gain$ et de S_{11}. 90
2.40 Les histogrammes du $Gain$ et de S_{11} des circuits extrêmes qui passent le test. . . 90
2.41 Les circuits extrêmes qui passent le test et la densité de la BGPD à base du modèle de dépendance logistique négatif. 91
2.42 (a) Les circuits extrêmes vérifiant $Gain > u_{Gain}$ et $S_{11} > u_{S_{11}}$ et (b) leurs copule. 92
2.43 Les métriques de test (T_E et Y_L) en fonction de $k_1 = 4$ et $k_2 = 2$ à 6 avec un pas de 0.1 (avec $38 \cdot 10^3$ circuits extrêmes). 92
2.44 Les histogrammes de T_{ED} et de T_{CS} des circuits extrêmes fonctionnels. 93
2.45 Estimation par le modèle de T_E pour différentes erreurs de classification des circuits extrêmes. 94
2.46 Erreurs d'estimation par le modèle de T_E pour différentes erreurs de classification des circuits extrêmes. 95
2.47 Comparaison des erreurs d'estimation de T_E pour différentes erreurs de classification des circuits extrêmes. 95

3.1 Gain avec faute et sans faute obtenu par une simulation fréquentielle. 99
3.2 Présentation du problème de minimisation des intervalles de détection de fautes. . 99
3.3 Les temps de calcul CPU obtenus par les deux méthodes proposées. 100
3.4 Exemple d'une performance élargie 101
3.5 Le Taux de défauts moyen et ses intervalles de confiance calculés pour des échantillons de tailles différentes et par les deux méthodes : *sans élargissement* et *avec élargissement*. 102
3.6 Génération d'un échantillon plus large. 104
3.7 Illustration de la méthode proposée. 105
3.8 Les résultats obtenus par la méthode proposée et les méthodes existantes. 105

3.9 Régression linéaire pour 10 valeurs de l'énergie en fonction du nombre de capteurs. 109
3.10 Prédiction de l'énergie pour $N = 5000$ en utilisant la régression linéaire. 109
3.11 Régression linéaire pour 10 valeurs de la durée de vie en fonction du nombre de capteurs. 110
3.12 Prédiction de l'énergie pour $N = 5000$ en utilisant la régression logarithmique. . . 110
3.13 Exemple d'un capteur. 113
3.14 Exemple d'un programme *Arduino*. 113
3.15 Un exemple d'un réseau de capteurs sans fil. 114
3.16 L'interface principale du simulateur *CupCarbon*. 115
3.17 Flot de l'utilisation du simulateur *CupCarbon*. 116
3.18 L'architecture du simulateur *CupCarbon*. 117
3.19 Le comportement d'un générateur. 118
3.20 Le comportement d'un exécuteur. 118
3.21 Exemple d'un script de communication d'un capteur : (a) non uniformisé et (b) uniformisé. 120
3.22 Les états de l'algorithme de simulation à événements discrets. 121
3.23 Les états de l'algorithme de simulation de mobiles. 122
3.24 Différence entre les architectures CPU et GPU. 125
3.25 Les états de l'algorithme à événements discrets sous GPU. 128
3.26 Exemple d'un réseau de capteurs dans *CupCarbon*. 129
3.27 (a) Temps de simulation en fonction du nombre de capteurs et (b) L'accélération en fonction du nombre de capteurs. 131
3.28 (a) Temps de simulation en fonction du nombre d'itérations et (b) L'accélération en fonction du nombre d'itérations. 131
3.29 (a) Temps de simulation en fonction du nombre de capteurs et (b) L'accélération en fonction du nombre d'itérations. 132

Liste des Tableaux

2.1 Réduction par l'approche gloutonne de l'ensemble des paramètres de sortie. 59
2.2 Réduction exhaustive de l'ensemble des paramètres de sortie. 60
2.3 Comparaison des valeurs critiques de la loi de Kolmogorov-Smirnov D_n. 63
2.4 Les performances du pixel capteur de vision et les paramètres statistiques de leurs Gaussiennes et leurs spécifications ajustées et fixées à 3σ. 63
2.5 Les valeurs moyennes des métriques de test avec leurs intervalles de confiance. . . 67
2.6 Liste des performances et des spécifications du LNA. 69
2.7 Les valeurs critiques du test de Kolmogorov-Smirnov. 70
2.8 Paramètres des distributions marginales ajustées. 71
2.9 Les paramètres des distributions marginales du $Gain$ et de S_{11}. 90
2.10 Les paramètres des distributions marginales de T_{ED} et T_{CS} 93

3.1 Les scripts de communication 128
3.2 Les résultats de simulation 129
3.3 Les scripts de communication (Iter=1) 129
3.4 Les scripts de communication (Iter=2) 130

Liste des Algorithmes

1 Algorithme pour la simulation à événements discrets d'un réseau de capteurs sans fil et statiques. 123
2 Algorithme pour la simulation à événements discrets d'un réseau de capteurs sans fil et mobiles. 124
3 Algorithme pour la simulation à événements discrets sur GPU d'un réseau de capteurs sans fil et mobiles. 127

1

Synthèse des Travaux

Cette partie présente mon parcours et les contributions faites depuis 2002.

1 Curriculum Vitæ

1.1 Etat Civil

- BOUNCEUR Ahcène
-
-
-
-
-
- Adresse professionnelle
  - Laboratoire Lab-STICC (CNRS UMR 6285)
  - Université de Bretagne Occidentale (UBO)
  - Département d'Informatique
  - 20, Avenue Victor Le Gorgeu, 29238, Brest Cedex
  - Tel : +33 (0)2 98 01 62 17
  - fax : +33 (0)2 98 01 80 11
  - Email : Ahcene.Bounceur@univ-brest.fr
  - Web : http://pagesperso.univ-brest.fr/~bounceur

1.2 Grades et titres universitaires

- Avril 2007
  - **Doctorat en Micro et Nano Électronique**
  - Institut National Polytechnique de Grenoble (actuellement Grenoble INP)
  - Laboratoire TIMA (Grenoble)
  - Titre : Plateforme CAO pour le test de circuits mixtes
  - Directeur et Co-directeur : M. Salvador Mir et M. Emmanuel Simeu
  - Jury :
    - M. Pierre Gentil (Professeur), Président
    - M. Yves Bertrand (Professeur), Rapporteur
    - Mme. Bozena Kaminska (Professeur), Rapporteur
    - M. Salvador Mir (Directeur de Recherche), Directeur de Thèse

    - M. Emmanuel Simeu (Docteur-HDR), Co-directeur de thèse
    - M. Bernard Courtois (Directeur de Recherche), Examinateur
    - M. Jean-Louis Carbonéro (Docteur), Examinateur

- Septembre 2003
  - **DEA Recherche Opérationnelle, Combinatoire et Optimisation**
  - École Nationale Supérieure d'Informatique et de Mathématiques Appliquées de Grenoble (ENSIMAG)
  - Titre du stage : Outil de CAO pour la validation des techniques d'auto-test des circuits microélectroniques
  - Encadrant et Co-encadrant : M. Salvador Mir et M. Emmanuel Simeu
- Septembre 2002
  - **Ingénieur en Recherche Opérationnelle**
  - Université de Béjaia, Algérie
  - Titre du stage : Gestion optimale des silos à céréales de l'entreprise Cevital
  - Encadrant et Co-encadrant : M. Djamil Aïssani et M. Smail Adjabi
- Juin 1995
  - **Diplôme de Programmeur en informatique**
  - École Micro-Services de Béjaia, Algérie
  - Titre du stage : Logiciel de gestion de personnel
  - Encadrant : M. Abdelhak Saidani

1.3 Positions

- Septembre 2008 - aujourd'hui
  - **Enseignant Chercheur (Maître de Conférences)**
  - Université de Bretagne Occidentale
  - UFR Sciences et Techniques
  - Département informatique
  - Section CNU 27 (qualifié CNU 27, 61 et 63 en 2007)
  - Laboratoire Lab-STICC
- Septembre 2007 - Août 2008
  - **Attaché Temporaire d'Enseignement et de Recherche (ATER)**
  - Temps plein
  - École Nationale Supérieure d'Électronique et de Radio-électricité de Grenoble (ENSERG)
- Septembre 2006 - Août 2007
  - **Post-doctorat**
  - Laboratoire TIMA (Grenoble) - Financement de l'ADR

1.4 Responsabilités

- Avril 2014 - aujourd'hui
  - **Membre du bureau de l'équipe MOCS**
  - Laboratoire Lab-STICC
- Février 2014 - aujourd'hui

  - **Chercheur associé**
  - **Membre du Conseil Scientifique**
  - CDTA : Centre de Développement des Technologies Avancées (Algérie)
  - Division Architecture des Systèmes et Multimédia
- Septembre 2009 - aujourd'hui
  - **Enseignant Chercheur associé**
  - **Responsable associé de l'équipe RCM du LIMED**
  - Université de Béjaia (Algérie)
  - Faculté des Sciences Exactes
  - Département informatique
  - Laboratoire LIMED (Laboratoire d'Informatique Médicale)
  - Equipe RCM : Réseaux de Capteurs pour la Médecine
- Septembre 2011 - aujourd'hui
  - **Responsable du C2i de la formation continue**
  - Formation Continue de l'UBO
- Septembre 2009 à Août 2010
  - **Vice responsable du master 2 LSE**
  - Département informatique

1.5 Résumé

J'ai obtenu mon doctorat en micro et nano électronique en 2007 à Grenoble INP sous la direction de M. Salvador Mir (directeur de recherche CNRS) et financé sous un contrat de collaborateur de recherche doctorant. En mai 2007, j'ai participé au concours de doctorat organisé par l'IEEE TTTC[1] où j'ai été classé 3ème. J'ai fait une année de post-doc entre 2006 et 2007 à TIMA, ensuite j'ai été ATER à plein temps, de 2007 à 2008, à l'ENSERG (École Nationale Supérieure d'Électronique et de Radio-électricité de Grenoble).

Depuis 2008, je suis Maître de conférences en informatique à l'UBO (Université de Bretagne Occidentale). J'enseigne principalement Java (programmation orientée objet, bases du langage, IHM, réseau, etc.), Android, les réseaux (généraux et sans fil), le test des circuits microélectroniques, le test de logiciels, etc. Depuis 2009, j'étais le vice responsable du Master 2 LSE (Logiciels pour les Systèmes Embarqués) et je suis le responsable de la formation C2i de la formation continue de l'UBO.

Je suis membre de l'équipe de recherche MOCS (Méthodes et Outils pour les Circuits et Systèmes) du laboratoire Lab-STICC. Mes travaux de recherche concernent les 3 sujets suivants :

- Le développement d'outils et la modélisation statistique multidimensionnelle pour l'évaluation précise des techniques de test analogiques, mixtes et radio fréquence (RF),
- Le développement d'outils pour la modélisation et la simulation des réseaux de capteurs sans fil,
- Les modèles statistiques et d'échantillonnage pour le Data Mining.

J'ai publié plus de soixante articles dont cinq dans des journaux internationaux (TCAD, JETTA), trois chapitres de livres (Springer), trente six dans des conférences internationales (ETS, DATE,

[1] TTTC : Test Technology Technical Council.

ICECS, VLSI-SoC, etc.) et vingt et un dans des conférences nationales.

Depuis 2009, je suis enseignant chercheur associé avec l'Université de Béjaia (Algérie) suite à une coopération officielle entre cette Université et l'Université de Brest. Cette coopération nous a permis d'avoir 2 doctorants en co-tutelle financés à 100% par l'Université de Béjaia. Depuis septembre 2014, je suis membre et responsable associé de l'équipe RCM (Réseaux de Capteurs pour la Médecine) du laboratoire LIMED (Laboratoire de l'Informatique Médicale) de l'Université de Béjaia.

Depuis février 2014, je suis chercheur associé et membre du conseil scientifique du centre de recherche en microélectronique CDTA (Centre de Développement des Technologies Avancées) d'Algérie. Je participe principalement au montage de projets de recherche liés au test des circuits et aux réseaux de capteurs sans fil, ainsi qu'à l'évaluation des projets de recherche internes.

Je participe à plusieurs projets de recherche ANR, ARS et PNR[2].

1.6 Distinctions

- Classé 3ème au concours de thèses organisé par l'IEEE TTTC, Berkeley, États-Unis, Mai 2007.

1.7 Jury de thèse

- Invité en tant qu'examinateur de la thèse de doctorat de M. Nourredine Akkouche
  - Laboratoire TIMA, Grenoble INP
  - Date: 9 septembre 2011
  - Titre: Techniques de modélisation statistique de circuits analogiques et mixtes pour l'optimisation du test de production

1.8 Encadrements de doctorats et de magisters

1.8.1 Thèses de doctorat soutenues

- **Kamel Beznia**
  - Financement : Académie de Cherchell (Algérie) - 100%
  - Directeur de thèse : Reinhardt Euler (UBO, Brest)
  - Titre : Méthodes statistiques pour l'évaluation de test de circuits analogiques et mixtes sous variations paramétriques multiples
  - Début : septembre 2010
  - Soutenue : le 6 septembre 2013
  - Situation actuelle : Chef de département informatique de l'académie de Cherchell

1.8.2 Thèses de doctorat en cours

- **Rima Houari**
  - Financement : Université Abderrahmane Mira de Béjaia (Algérie) - 100%
  - Directeur de thèse : M-Tahar Kechadi (UCD Dublin, Irlande)
  - Titre : Génération d'échantillons multidimensionnels pour le Data Mining

[2]Projet National de Recherche Algérien.

  - Début : septembre 2011
  - Soutenance prévue : décembre 2014

- **Massinissa Lounis**
  - Financement : Université Abderrahmane Mira de Béjaia (Algérie) - 100%
  - Directeur de thèse : Bernard Pottier (UBO, Brest)
  - Titre : Réseaux de capteurs sans fil, Modélisation et Application à des Mesures Environnementales
  - Début : septembre 2012
  - Soutenance prévue : décembre 2015

1.8.3 Thèses de doctorat à venir

- **Naima Belakbir**
  - Financement : CIFRE avec l'entreprise SYSTRANS - 100%
  - Directeurs de thèse : Reinhardt Euler (UBO) et Marc Sevaux (UBS)
  - Titre : Méthodes d'optimisation pour le transport, le cas de contraintes spécifiques
  - Début : septembre 2014
- **Massinissa Saoudi**
  - Financement : (50%) Université de Bretagne Occidentale (UBO) et (50%) University College Dublin (UCD), Irlande
  - Co-Directeurs de thèse : Reinhardt Euler (UBO) et M-Tahar Kechadi (UCD)
  - Titre : Conception d'un réseau de capteurs pour des prises de décision à base de méthodes du Data Mining
  - Début de thèse prévu pour : septembre 2014
- **Ali Benzerbadj**
  - Financement : Université d'Oran - 100%
  - Directeurs de thèse : Bernard Pottier - (UBO) et Kechar Bouabdellah (Université d'Oran)
  - Titre : Une approche inter-couches pour l'économie d'énergie et la fiabilité dans les réseaux de capteurs sans fil dédiés aux applications critiques de surveillance
  - Début : septembre 2014
- **Farid Lalem**
  - Financement : Ecole Polytechnique (Algérie) - 100%
  - Co-Directeur de thèse : Reinhardt Euler
  - Co-Encadrant : Rahim Kacimi
  - Titre : Cadre méthodologique et applicatif pour le développement de réseaux de capteurs fiables
  - Début : septembre 2014

1.8.4 Thèses de magister soutenues

- **Bilal Saoud**
  - Financement : Université Abderrahmane Mira de Béjaia (Algérie) - 100%
  - Titre : Plateforme pour la modélisation statistique et la génération multidimensionnelle des circuits mixtes et analogiques sous test
  - Soutenue : septembre 2013

1.8.5 Thèses de magister en cours

- **Abderrezak Djouabri**
  - Financement : Université Abderrahmane Mira de Béjaia (Algérie) - 100%
  - Titre : Capteurs sans fil et analyse pour la télémédecine
  - Début : septembre 2012
  - Soutenance prévue : septembre 2014
- **Nabil Kadjouh**
  - Financement : Université Abderrahmane Mira de Béjaia (Algérie) - 100%
  - Titre : Simulation de batteries de capteurs sous des variations météorologiques
  - Début : septembre 2013
  - Soutenance prévue : septembre 2015
- **Mouadh Bali**
  - Financement : Université Abderrahmane Mira de Béjaia (Algérie) - 100%
  - Titre : Modélisation d'un système de monitoring temps réel d'un réseau de capteurs sans fil
  - Début : septembre 2013
  - Soutenance prévue : septembre 2015

1.9 Publications (aperçu)

Mes travaux de recherche depuis 2003 ont conduit aux principales publications suivantes : trois chapitres de livre, cinq revues scientifiques internationales, trente six publications en conférences internationales et vingt et un publications en conférences nationales. Cette liste est complétée par deux conférences invitées internationales. Cela représente 67 publications scientifiques.

- Livres de vulgarisation (2)
  - Edition : EDA Publishing Association
  - Site : http://www.eda-publishing.org
- Revues internationales (5)
  - TCAD : IEEE Transactions on Computer Aided Design of Integrated Circuits and Systems (2)
  - JETTA : Journal of Electronic Testing: Theory and Application (2)
  - ME : Microelectronics journal (1)
- Chapitres de livre (3)
  - Springer (VLSI-SoC) (3)
- Conférences internationales avec comité de lecture (36)
  - IEEE : VLSI-SoC, ISPS, ICECS, DTIS, ETS, IDT, IMS3TW, DATE, INDS
  - DCIS, EWILI
- Conférences invitées internationales (2)
  - IEEE VTS (1)
  - European Nanoelectronics Design Technology Conference (1)
- Conférences nationales avec comité de lecture (21)
  - JNRDM, GDR-SoC SiP, ROADEF, JEESI, MOSIM

2 Activités de recherche

2.1 Contexte

Les travaux de recherche qui seront présentés dans cette section sont divisés en trois parties principales. La première partie (Section 2.2) sera consacrée au travail effectué durant le stage de fin d'études dans le domaine de la Recherche opérationnelle où un nouveau modèle de gestion des stocks a été proposé. La deuxième partie (Section 2.3) sera consacrée aux travaux réalisés dans le cadre de la thèse de doctorat et durant les recherches post-doctorales. Ces travaux ont été effectué au laboratoire TIMA (Techniques de l'Informatique et de la Microélectronique pour l'Architecture des systèmes) de Grenoble INP (Institut National Polytechnique) et financés par le projet européen NanoTest de MEDEA+.

Ils visent les objectifs principaux suivants :

1. La modélisation statistique des circuits analogiques, mixtes et radio fréquence (RF),
2. Le développement d'une plateforme de CAO pour l'évaluation du test de ces circuits mixtes,
3. L'optimisation et la génération de vecteurs de test analogiques.

La dernière partie (Section 2.4) introduira les domaines de recherches actuels. Ils englobent les méthodes utilisant la théorie des copules archimédiennes, ainsi que les méthodes utilisant la théorie des valeurs extrêmes afin d'évaluer avec précision une technique de test. Un nouveau simulateur de réseaux de capteurs *CupCarbon* sera aussi introduit. Celui-ci sera suivi d'une section détaillée sur un nouveau modèle de simulation de réseaux de capteurs sur le GPU (*Graphical Process Unit*).

2.2 Activités de recherche : de septembre 2001 à août 2002

Cette période est marquée par un travail effectué dans le cadre d'un projet de fin d'études réalisé dans une entreprise agro-alimentaire *Cevital*. Le travail porte sur la gestion des stocks de silos à céréales d'une capacité de 120 mille tonnes, la plus grande capacité de stockage de céréales en Afrique et la gestion des fils d'attente des camions chargeurs. Un nouveau modèle de gestion de stocks a été proposé et il a fait l'objet d'une publication dans MOSIM 2003 [1].

2.2.1 Modèle de gestion de stocks à prix d'achat variables (Q, r, Ct)

Un nouveau modèle de gestion des stocks (Q, r, Ct) a été proposé et qui permet de prendre en considération les fluctuations de la bourse [1]. Ce modèle diffère des modèles existants par rapport au fait qu'il tient compte de la variabilité des prix d'achat des produits à stocker. Ce qui n'est pas le cas des modèles de gestion de stocks classiques présentés dans la littérature. Un simulateur a été développé afin de valider ce modèle. Il a été démontré que celui-ci est le plus optimal et le plus économique de plusieurs modèles existants. La Figure 1.1 montre le principe de ce modèle où la décision concernant l'approvisionnement du stock ou l'état du stock (courbe bleue) est directement liée aux prix fixés par la bourse (courbe noire). Le modèle utilisé pour le réapprovisionnement du stock lorsqu'une variation de prix est enregistrée est le modèle (Q, r) présenté dans [2] qui tient compte de la fluctuation de la demande.

2.3 Activités de recherche : de septembre 2002 à août 2008

Cette période est marquée par des travaux visant à optimiser et à évaluer les techniques de test des circuits microélectroniques analogiques, mixtes et RF. Le but principal est d'aboutir à des méthodes d'évaluation très précise, d'ordre de ppm (parts par millions) et ensuite de les intégrer dans des outils

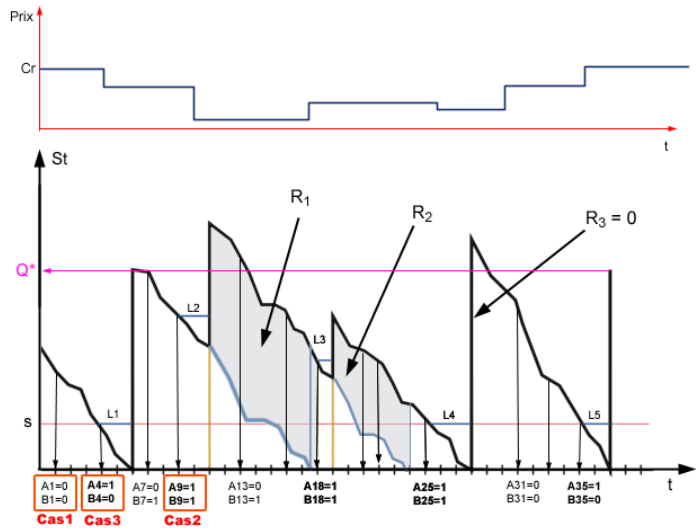


Figure 1.1: Modèle de gestion des stocks (Q, r, Ct).

informatiques. L'originalité des travaux proposés durant cette période est basée principalement sur l'utilisation des techniques statistiques multidimensionnelles (la loi multi-normale et la théorie des copules). Une plateforme de CAO pour le test a aussi été développée, programmée en Skill et C++ et qui est intégrable dans le logiciel Cadence, l'un des logiciels les plus utilisés par les concepteurs de circuits intégrés.

La nouvelle génération des dispositifs intégrés de type SoC (*System-on-Chip*) extrêmement puissants trouve une application majeure dans les domaines des télécommunications, du multimédia et dans les applications biomédicales. En effet, il est aujourd'hui envisageable d'intégrer dans une seule puce tout un système de communication. Ceci rend leur test de plus en plus complexe, ce qui engendre des coûts de test prohibitifs en raison du temps de test qui est souvent très important et aussi en raison de l'utilisation d'équipements de test très coûteux. Le coût du test des circuits de type SoC peut représenter plus de 50% de leur prix initial. D'où donc le recours à de nouvelles techniques de test basées sur la conception en vue du test (DFT : *Design For Test*). Une technique de DFT consiste à modifier la structure interne de la puce dans le but de faciliter son test. Parmi les techniques révolutionnaires du DFT il existe des techniques dites BIST (*Built In Self Test*) ou "Auto-test intégré" qui consistent à intégrer dans une puce une circuiterie supplémentaire permettant à celle-ci de s'auto-tester. Ces techniques nécessitent l'utilisation d'outils de CAO pour valider leur efficacité avant une réelle fabrication. Ce type d'outils n'existe pas pour les circuits analogiques, mixtes et RF et c'est ce qui a motivé la proposition de mon sujet de thèse. Le développement réalisé dans le cadre de celle-ci nécessite avant tout des études et des recherches dans le but de proposer une méthodologie permettant d'évaluer et de valider une technique de test analogique. Une plateforme de CAO pour le test (CAT : Computer Aided Test) a été développée et elle est intégrable dans l'environnement de conception de circuits microélectroniques Cadence. Cette plateforme a été installée à STMicroelectronics de Grenoble et à l'Université de Santander en Espagne.

De ce fait, le développement de mes travaux de recherche de septembre 2002 à août 2008 a été

basé, primo, sur la recherche de nouvelles techniques (Mathématiques, Statistiques et Recherche Opérationnelle) de génération et d'optimisation de vecteurs de tests structurels et fonctionnels pour les composants AMS (*Analog and Mixed-Signal*) et RF ; secundo, sur la mise en place d'un environnement logiciel permettant d'effectuer et d'automatiser les différents calculs et techniques développés. Ces méthodes seront détaillés dans ce qui suit.

2.3.1 Modélisation statistique des circuits mixtes et RF

L'évaluation de test en considérant les variations du procédé de fabrication (*process variation*) nécessite l'utilisation des méthodes statistiques multidimensionnelles. Les approches statistiques proposées dans [3] [4] [5] [6] [7] permettent de classifier les circuits à base des distributions de probabilité de leurs performances et de leurs mesures de test (Mesures DT). En effet, la considération de fautes simples (catastrophiques ou paramétriques) est sensible pour des techniques de test de production si le design est robuste. En revanche, dans le cas où les limites de test (LdT) de production sont très serrées, le taux de défauts résultant des déviations paramétriques multiples peut être important. En outre, le processus de vieillissement provoque des défaillances qui sont souvent causées par des déviations multiples. L'évaluation d'une technique de test est basée sur le calcul de métriques telles que la couverture de fautes F (probabilité pour qu'une faute soit détectée parmi les fautes injectées), le rendement de test Y_T (probabilité pour qu'un circuit passe le test), le taux de défauts D (probabilité pour qu'un circuit soit défaillant parmi ceux qui passent le test), la perte de rendement Y_L (probabilité pour qu'un circuit échoue au test parmi ceux qui sont fonctionnels) avec une grande précision (ordre de ppm : parts par millions).

Dans le cas des déviations multiples, la modélisation statistique peut être faite à partir de données obtenues par une simulation Monte Carlo. Si la densité de probabilité des performances et des Mesures DT des circuits sous test (CUT[3]) est connue, les métriques de test (Métriques DT) analogiques sont calculées comme suit :

$$Y = \int_A f_S(s)\ ds \tag{1.1}$$

$$Y_T = \int_B f_T(t)\ dt \tag{1.2}$$

$$Y_L = 1 - \frac{\int_A \int_B f_{ST}(s,t)\ ds\ dt}{Y} \tag{1.3}$$

$$D = 1 - \frac{\int_A \int_B f_{ST}(s,t)\ ds\ dt}{Y_T} \tag{1.4}$$

où $A = (A_1, \cdots, A_n)$ est le vecteur des spécifications, $B = (B_1, \cdots, B_m)$ est le vecteur des LdT, $\int_A$ représente $\int_{A_1} \cdots \int_{A_n}$, $\int_B$ représente $\int_{B_1} \cdots \int_{B_m}$, $f_S(s) = f_S(s_1, \cdots, s_n)$ est la densité de probabilité conjointe des performances, $f_T(t) = f_T(t_1, \cdots, t_m)$ est la densité de probabilité conjointe des Mesures DT et $f_{ST}(s,t) = f_{ST}(s_1, \cdots, s_n, t_1, \cdots, t_m)$ est la densité de probabilité conjointe des performances et des Mesures DT.

Nous avons proposé dans [4] une nouvelle technique permettant d'évaluer avec précision les Métriques DT sous des déviations du procédé de fabrication. La Figure 1.2 montre les étapes de celle-ci. Le modèle statistique des circuits sous test sera extrait à base d'une simulation de type Monte Carlo. Puis, un échantillon plus large ayant le même modèle sera généré en utilisant un

[3] Circuits Under Test.

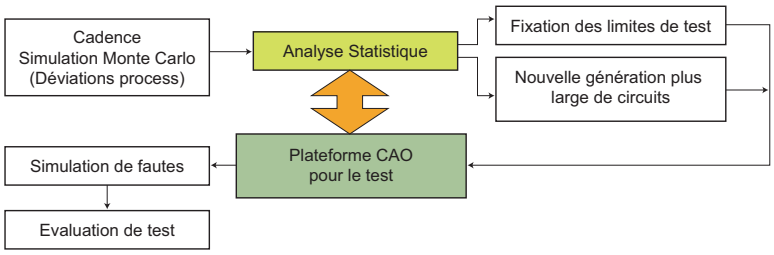


Figure 1.2: Méthode pour l'estimation des métriques de test avec précision.

logiciel de type Matlab ou R. Ce nouvel échantillon sera utilisé pour fixer les LdT. Les Métriques DT seront ensuite calculées sous la présence des fautes catastrophiques et paramétriques simples pour les différentes Mesures DT. Ceci permet d'évaluer la capacité de la technique à détecter les fautes catastrophiques et paramétriques simples. Il est possible aussi de trouver l'ensemble minimal des performances pour lequel la couverture de fautes est meilleure. Généralement, il n'est pas possible d'estimer les Métriques DT directement sur un échantillon de circuits simulé par Monte Carlo, étant donné que les circuits défaillants sont rarement générés.

Modélisation statistique par la loi multi-normale : Quand le modèle des circuits obtenus par la simulation Monte Carlo suit une loi multi-normale, il suffit juste de générer un échantillon plus large en utilisant les logiciels statistiques comme Matlab ou R. A titre d'exemple, nous avons travaillé sur un amplificateur opérationnel totalement différentiel [4]. Il a été conçu sous la technologie $0.18\mu m$ CMOS de STMicroelectronics. Il a 11 performances (Gain, Bande passante du Gain, Marge de phase, CMRR[4], PSRR[5] gnd, PSRR vdd, THD[6], Courant, Intermodulation, Slew Rate $+/-$ et Bruit) et nous avons pris en compte deux Mesures DT (SNDR[7] et l'Offset).

La Figure 1.3 montre la distribution de la Marge de phase et du SNDR pour le cas de 1000 circuits (de l'amplificateur) générés par la simulation Monte Carlo (en o) et de 1000 circuits générés par la loi multi-normale (en $+$). Cette figure montre clairement que les deux distributions sont quasiment identiques. Le même résultat a été obtenu pour les autres performances et Mesures DT. La Figure 1.4 montre l'échantillon de 1000 circuits (en noir) et en gris un autre échantillon d'un million d'instances générées par la loi multi-normale. Ainsi, avec un million d'instances, la précision de l'ordre de ppm peut alors être atteinte.

Une fois les Métriques DT calculées, il est donc possible d'estimer les LdT. Celles-ci présentées en haut peuvent être fixées comme étant un compromis entres les Métriques DT. Souvent dans l'industrie les Métriques DT les plus utilisées sont le taux de défauts et la perte de rendement. La LdT est choisie au point où la perte de rendement est égale à dix fois le taux de défauts.

Modélisation statistique par la copule Gaussienne : Une nouvelle méthode permettant d'estimer les Métriques DT analogiques, mixtes et RF à l'étape de conception a été proposée durant mon

[4]CMRR : Common-Mode Rejection Ratio ou Taux de réjection de mode commun.
[5]PSRR : Power Supply Rejection Ratio ou Taux de réjection du bruit d'alimentation.
[6]THD : Total Harmonic Distortion ou Distortion harmonique totale.
[7]SNDR : Signal to Noise Dynamic Range ou Plage dynamisuqe du rapport signal sur bruit.

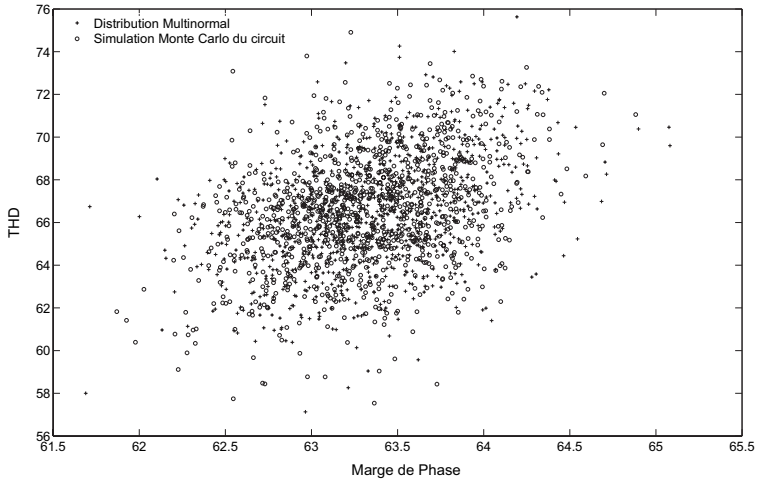


Figure 1.3: Echantillon de 1000 circuits générés par la simulation Monte Carlo.

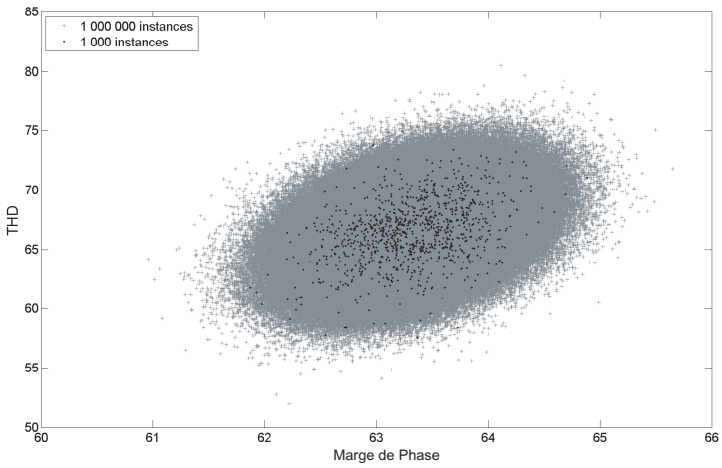


Figure 1.4: Echantillon d'un million de points suivants la loi multi-normale.

travail de recherche post-doctorale [3] [5]. Cette méthode utilise la théorie des copules pour estimer la distribution conjointe des paramètres de sortie d'un circuit. A ma connaissance, c'est le premier usage de cette théorie dans le domaine du test des circuits. Le principe est de séparer les dépendances entre les variables aléatoires et leurs distributions marginales. Ceci permet de modéliser certaines distributions multi-variées non connues grâce à cette dépendance qui, souvent, a une forme pouvant être modélisée par les lois paramétriques. La théorie des copules permet aussi de générer des échantillons de circuits plus larges.

La Figure 1.5(a) montre un exemple d'une copule (en bleu) extraite d'un échantillon (en mauve) en calculant la CDF de chacune de ces distributions marginales ($F1$ et $F2$). La Figure 1.5(b) montre un échantillon large (en couleur mauve en bas à gauche) généré à partir d'une copule Gaussienne (en couleur bleue en haut à droite) [3].

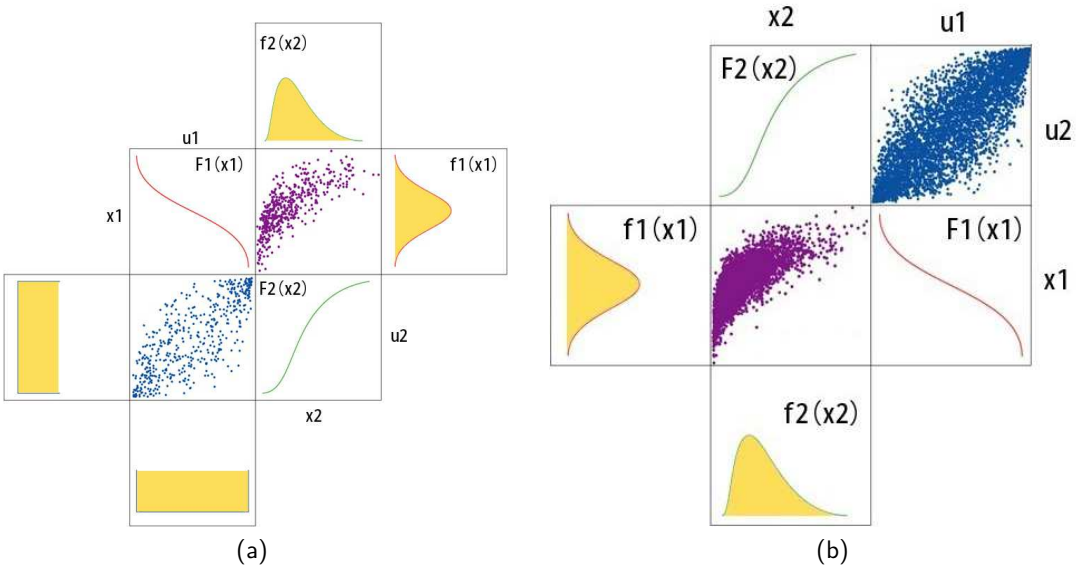


Figure 1.5: (a) Calcul de la copule empirique d'un échantillon, (b) Génération d'un échantillon par les copules.

Nous avons démontré l'efficacité de cette technique sur l'évaluation d'un BIST d'un amplificateur à faible bruit LNA (*Low Noise Amplifier*) de STMicroelectronics. Ces travaux sont basés uniquement sur les copules Gaussiennes. Des travaux montrant comment modéliser des distributions multidimensionnelles n'ayant pas des copules Gaussiennes ont aussi été proposés et publiés (cf. Section 2.4.1).

2.3.2 Plateforme CAO pour le test de circuits mixtes et RF

Une plateforme de CAO pour le test a été développée durant ma thèse [8] [9] [10] [11]. Cette plateforme a été développée de sorte à ce qu'ils soit possible de simuler n'importe quel type de circuit et en utilisant n'importe quel type de simulateur sous Cadence (exemple : Spice, Spectre, Eldo, etc.). La Figure 1.6 montre l'architecture simplifiée de cette plateforme qui inclut des outils de modélisation, d'injection et de simulation de fautes analogiques et mixtes. Cette plateforme est

intégrable dans le logiciel de conception de circuits microélectroniques Cadence. Son architecture est composée d'un ensemble de trois outils séparés. La modélisation de fautes, l'injection et la simulation de fautes sont effectuées en utilisant l'outil *FIDESIM*. Les résultats sont sauvegardés dans une base de données qui pourra être consultée par les autres outils. En particulier, l'outil *OPTEVAL* permet d'évaluer une technique de test et *OPTEGEN* sert à générer et à optimiser les vecteurs de test.

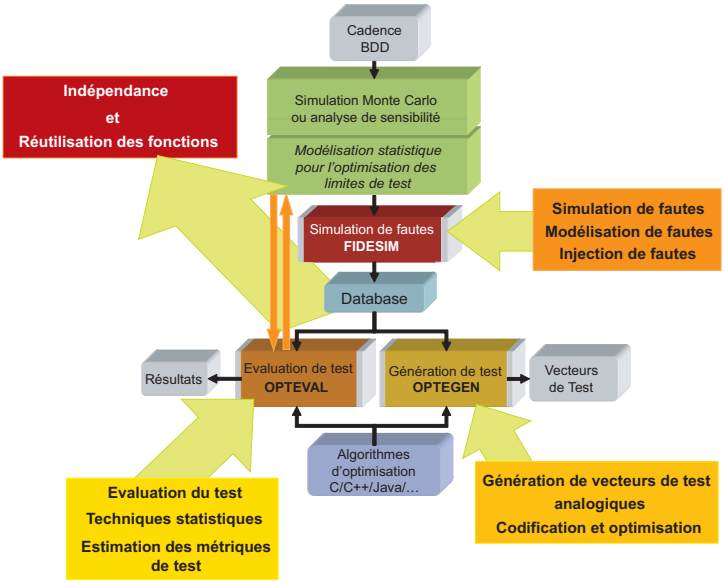


Figure 1.6: Architecture d'une plateforme de CAO pour le test de circuits analogiques mixtes et RF.

Ces outils sont utilisés dans le but d'évaluer les Métriques DT sous les fautes catastrophiques et paramétriques simples, une fois les limites des Mesures DT fixées.

2.3.3 Ordonnancement des vecteurs de test

Afin de réduire le coût de production, une méthode a été présentée durant ma dernière année de thèse permettant de réduire l'ensemble des performances d'un circuit en se basant sur le calcul de la métrique taux de défauts. Elle consiste en la recherche du plus petit sous-ensemble de performances de test permettant d'atteindre un taux de défauts seuil souhaité. Cette méthode a été appliquée à un amplificateur opérationnel de STMicroelectronics. Nous avons fixé la valeur du taux de défauts seuil D_{th} entre 10ppm et 100ppm, et pour chacun de ces seuils, nous avons déroulé l'algorithme présenté dans [12] [13] sur 30 échantillons différents d'un million d'amplificateurs générés par la loi multi-normale. En effet, cela permet d'obtenir le nombre de performances nécessaires pour chaque taux de défauts seuil fixé et pour chaque échantillon généré.

Cette technique a été validée dans le cadre d'un stage de master que j'ai co-encadré avec M. Salvador Mir. Ce stage a donné suite à une thèse toujours dans le même contexte.

2.3.4 Codification pour une qualité optimale des signaux analogiques

Il est toujours difficile de générer des signaux analogiques d'une haute qualité à l'intérieur d'une puce. Ceci est dû essentiellement à la nature complexe des signaux analogiques, à leur sensibilité au bruit et à la tolérance sur les paramètres des circuits. Un outil permettant la génération d'un signal de qualité optimale a été développé et intégré dans la plateforme présentée ci-dessus. Il nécessite l'implémentation d'algorithmes pour l'optimisation multi-objectif et non-linéaire. Nous avons ainsi mis en place les algorithmes des méthodes *WARGA* (*Weighted Average Ranking Genetic Algorithm*) et *NSGA* (*Non-dominated Sorting Genetic Algorithm*).

La technique d'optimisation utilisée est présentée dans [14] [15] [16] [17] [18]. Dans la première version, soit les phases ou bien les décalages du train binaire étaient considérées comme étant les paramètres nécessaires à optimiser. Dans la deuxième version (améliorée), les deux optimisations sont considérées à la fois. Une fois le train binaire optimisé à base des phases, un autre algorithme basé sur le principe de Monte Carlo est utilisé pour trouver le décalage optimal.

2.3.5 Génération de vecteurs de test pseudo-aléatoires multi-niveaux

Dans le domaine du test de circuits mixtes, il n'existe pas à notre connaissance d'algorithmes de génération de vecteurs de test dédiés à la caractérisation des systèmes non linéaires en utilisant des stimuli dans le domaine temporel. L'analyse de la réponse impulsionnelle permet la génération de ces vecteurs pour le cas des circuits linéaires. Cependant, l'extension de cette technique pour les systèmes non linéaires est complexe. Ce qui a été proposé pour remédier à cette problématique est l'utilisation des noyaux de Volterra. En général, un système non linéaire invariant dans le temps peut être caractérisé par une série finie de Volterra avec une précision arbitraire selon l'équation suivante :

$$y(k) = h_0 + \sum_{r=1}^{N} \sum_{m_1=0}^{M-1} \cdots \sum_{m_r=0}^{M-1} h_r(m_1, \cdots, m_r) \times \prod_{j=1}^{r} x(k - m_j) \tag{1.5}$$

où x et y sont, respectivement, l'entrée et la sortie du système, N est l'ordre maximal de la non linéarité, M est la mémoire du système et h_i est le $i^{ème}$ noyau de Volterra (une matrice de dimension r) qui contient toute l'information sur l'ordre du $i^{ème}$ comportement non linéaire du système.

Nous avons présenté un outil destiné à la génération des vecteurs de test multi-niveaux pour des circuits analogiques non linéaires dans le but de calculer les noyaux de Volterra. Nous avons développé cet outil sous C++ Builder (version indépendante sous le nom de *C-VOLKER*) et sous SKILL sous le nom de *CADVOLKER* qui s'intègre dans l'environnement Cadence [19] [20] [21] [22] [23] [24].

2.4 Activités de recherche : septembre 2008 à aujourd'hui

Cette partie vise à remédier à certaines limitations des travaux antérieurs cités ci-dessus. La première limitation représente le cas où la copule d'un CUT n'est pas Gaussienne. La Section 2.4.1 montre l'utilisation d'une autre famille de copules dites Archimédiennes. Elle permet de modéliser une famille de copules très large et non linéaire. Une autre limitation des travaux antérieurs réside dans le fait que les circuits défaillants apparaissent souvent aux extrémités des distributions de leurs paramètres. Ainsi, les Métriques DT estimées manquent toujours de précision étant donné que les circuits générés se concentrent souvent autour de la moyenne de chaque paramètre. La Section 2.4.2 montre comment effectuer une telle estimation en se focalisant uniquement sur la génération et la simulation des circuits extrêmes. La Section 2.4.3 introduira un outil intégrant ces méthodes.

2.4.1 Modélisation statistique par les copules Archimédiennes

Nous avons présenté des travaux illustrant l'utilisation des copules archimédiennes pour la modélisation des dépendances non Gaussiennes des paramètres de sortie d'un circuit [25] [26] [27]. L'évaluation des techniques de test analogique/RF nécessite une précision du modèle statistique multi-varié des sorties du dispositif sous test, à savoir les performances et les Mesures DT. Un modèle basé sur les copules sépare les dépendances entre ces paramètres et leurs distributions marginales, fournissant un ensemble complet intégrant la modélisation des dépendances et utilisant des lois statistiques multi-variées usuelles. Dans ce travail, nous avons montré comment utiliser les copules Archimédiennes afin de modéliser des dépendances non Gaussiennes. En particulier, la copule de Clayton a été utilisée pour modéliser les dépendances entre les paramètres de sortie d'un capteur de vision CMOS dans le but d'évaluer son BIST.

2.4.2 Modélisation par la théorie des valeurs extrêmes

Une nouvelle méthode pour estimer les Métriques DT à base de la théorie des valeurs extrêmes a été proposée dans [28][29]. C'est le premier travail ayant traité cette problématique en utilisant cette théorie. Les résultats obtenus sur un LNA RF ont montré à quel point cette méthode est précise et efficace pour un cas où les spécifications ont été fixées à 4σ. Il a fallu générer uniquement 40 mille circuits extrêmes pour atteindre la même précision que celle des méthodes existantes où il a fallu générer un million de circuits (soit 96% de réduction).

2.4.3 Outil pour l'évaluation des métriques de test par les copules

Un outil *METRICS* a été développé pour générer des échantillons multidimensionnels suivant la distribution multi-normale ainsi qu'à base de la théorie des copules (Gaussienne, de Clayton, de Gumbel et de Frank) [30] [31]. Dans un premier temps, un fichier de données issu de la simulation Monte Carlo du CUT doit être chargé. Ce fichier contient l'échantillon des valeurs des paramètres de sortie (les performances et les Mesures DT) du CUT. A partir de cet échantillon, la distribution conjointe peut être observée entre chaque couple de paramètres de sortie. Selon le modèle observé et validé, un nouvel échantillon peut alors être généré. Si le modèle est multi-normal un échantillon suivant une loi multi-normale sera généré. Sinon, il faut observer sa copule qui est estimée en calculant les CDFs de chaque distribution marginale. Selon la copule obtenue, un nouvel échantillon de millions de circuits issu de son modèle sera généré. Pour ce faire, il faut d'abord observer les distributions marginales. Celles-ci doivent être ajustées avec des lois de probabilité théoriques. Ensuite, chaque distribution marginale de cette nouvelle copule sera transformée en calculant la CDF inverse correspondante. Ceci nous permet d'obtenir un échantillon d'une taille importante ayant le même modèle statistique que celui du fichier chargé. Les Métriques DT seront finalement estimées sur ce nouvel échantillon.

3 Encadrements

3.1 Encadrements doctoraux

Depuis 2010, j'ai co-encadré trois thèses de doctorat et quatre thèses de magister. L'une a été soutenue en 2013 et deux sont en cours en co-tutelle avec l'Université de Béjaia. Une thèse de magister a été soutenue en 2012 et trois autres sont en cours. Quatre autres thèses débuteront en septembre 2014. L'une sera encadrée en co-tutelle avec l'Université d'Oran, la deuxième sera

financée par une bourse CIFRE par l'entreprise *SYSTRANS*, la troisième sera co-encadrée en co-tutelle entre l'université de Brest et l'UCD et la dernière sera encadrée par l'Ecole Polytechnique d'Algérie.

3.1.1 Méthodes statistiques pour l'évaluation de test de circuits analogiques et mixtes sous variations paramétriques multiples

Doctorant : Kamel Beznia,
Thèse de doctorat soutenue le 6 septembre 2013,
En co-direction avec le Pr. Reinhardt Euler.

Résumé : Le sujet de cette thèse se situe dans le contexte de l'évaluation précise des techniques de test des circuits intégrés analogiques. Cette évaluation se fait par l'estimation des Métriques DT qui sont : le Taux de défauts (T_E) et la Perte de rendement (Y_L). Plus cette évaluation est précise, moindre est le risque de vendre des circuits défaillants ou bien d'en jeter ceux qui sont fonctionnels. L'évaluation d'une technique de test se fait à l'étape de conception des circuits et doit tenir compte des variations du procédé de fabrication. Une technique de test permet de savoir si le circuit est fonctionnel ou non tout en se basant sur des Mesures DT facilement applicables et peu coûteuses en temps et en argent. Ceci permet d'éviter de tester toutes les performances du circuit décrites dans le cahier des charges, qui sont souvent d'une taille importante, difficilement mesurables et nécessitant l'utilisation d'équipements très coûteux avec un temps de test considérable. Dans le cadre de cette thèse, quatre nouvelles méthodes sont proposées afin d'évaluer de manière précise les techniques de test. La première méthode proposée représente une technique permettant d'éliminer les paramètres de sortie (performances et Mesures DT) redondants afin d'obtenir un ensemble réduit qui permet d'améliorer et de simplifier la tâche de l'évaluation des Métriques DT. La deuxième méthode est basée sur l'utilisation des copules Archimédiennes. Celles-ci permettent de modéliser les dépendances non Gaussiennes et non linéaires entre les paramètres de sortie des circuits. La troisième méthode proposée permet de calculer les Métriques DT directement en utilisant leurs formules analytiques obtenues par la théorie des copules, ce qui évite de générer des échantillons multidimensionnels de grande taille. La quatrième méthode est basée sur l'utilisation de la théorie des valeurs extrêmes multivariées. Dans celle-ci, seuls les circuits situés dans les extrémités des distributions seront considérés. Ces méthodes ont été validées en utilisant trois circuits comme cas d'étude. Les deux premiers circuits sont des amplificateurs à faible bruit (LNA), l'un est de STMicroelectronics et l'autre est de NXP Semiconductors. Le dernier est un capteur de vision CMOS conçu sous la technologie d'Atmel. Les méthodes présentées dans cette thèse ont clairement montré leur efficacité en les comparant avec des méthodes existantes. Ainsi, une nouvelle méthodologie a été proposée afin d'évaluer les Métriques DT avec précision. Finalement, un outil intégrant l'ensemble de ces méthodes a été développé.

Membres du jury : M. Bernard Courtois (Directeur de Recherches CNRS au CMP / Examinateur), M. Michel Renovell (Directeur de Recherche au Laboratoire LIRMM / Rapporteur), M. José Machado Da Silva (Maître de Conférences-HDR, Université de Porto / Rapporteur), M. Salvador Mir (Directeur de Recherche CNRS à TIMA / Examinateur et président du jury), M. Grégoire Mercier (Professeur, Télécom Bretagne / Examinateur), M. Reinhardt Euler (Professeur, Lab-STICC, UBO / Directeur de thèse), M. Ahcène Bounceur (Maître de Conférences, Lab-STICC, UBO / Co-directeur de thèse).
Mention : Très honorable.
Situation actuelle : Chef de département informatique de l'Académie de Cherchell (Algérie).

3.1.2 Génération d'échantillons multidimensionnels pour le Data Mining

Doctorante : Rima Houari,
En co-direction avec le Pr. M-Tahar Kechadi.

Sujet : Extraire des connaissances à partir d'un ensemble de données est une tâche principalement très complexe. Souvent, les travaux réalisés dans ce domaine traitent le cas où l'ensemble des données est d'une très grande taille et la corrélation existante entre les différents paramètres est supposée linéaire, calculée en utilisant le paramètre de corrélation classique, le rho de Pearson. Alors que dans la réalité, il est possible de se retrouver dans la situation où l'ensemble des données est d'une taille assez faible au point où il ne permet pas de réaliser les différentes études de fouille et d'extraction de connaissances. Il s'ajoute à cela, la corrélation qui n'est pas forcément linéaire, ce qui nécessite l'utilisation d'un autre facteur de corrélation différent du rho de Pearson.

Dans le cadre de ce stage, nous proposons d'étudier la possibilité de générer des échantillons multidimensionnels ayant exactement le même comportement statistique que l'échantillon original. Ceci peut se faire si le modèle statistique est connu, ou d'une autre manière, si la distribution conjointe de l'échantillon de base est connue. En se basant sur ce modèle, il est ainsi possible de générer numériquement un autre échantillon d'une taille très importante en quelques secondes, sans avoir à récolter des données réelles parfois nécessitant plusieurs mois pour les obtenir.

La génération d'un échantillon multidimensionnel ayant le même comportement statistique qu'un autre échantillon peut se faire par plusieurs méthodes. Il est possible de le générer à base de la loi multi-normale ou multi-student, si le modèle de l'échantillon de base appartient à l'une de ces deux familles. Sinon, la théorie des copules permet d'extraire la distribution conjointe des dépendances existantes entre les différents paramètres de l'échantillon de base. La force de cette théorie réside sur le fait que plusieurs distributions complètement différentes l'une de l'autre peuvent avoir la même copule. C'est-à-dire, la même dépendance de leurs paramètres. En utilisant cette théorie, la dépendance entre les paramètres considérés n'est pas forcément linéaire. Il est donc possible d'étudier le cas des dépendances non linéaires. Si toutefois, cette dépendance n'est pas facilement modélisable, il est possible de considérer une troisième approche où l'on utilisera l'estimation non paramétrique du modèle de base.

En se basant sur un cas d'étude, l'étudiant doit pouvoir déterminer à quelle catégorie de modèle appartient son échantillon. Ensuite, il doit développer et mettre en place les outils permettant de générer un échantillon multidimensionnel ayant le même modèle.

Financement : Université Abderrahmane Mira de Béjaia (Algérie) - 100%
Début : septembre 2011
Soutenance prévue : décembre 2014

3.1.3 Réseaux de capteurs sans fil, Modélisation et Application à des Mesures Environnementales

Doctorant : Massinissa Lounis,
En co-direction avec le Pr. Bernard Pottier.

Sujet : Les réseaux de capteurs sans fil associent des moyens d'acquisition et de contrôle locaux

à des moyens de communication maillés. Ces systèmes sont en forte expansion et tendent à couvrir des échelles aussi large qu'une ville. Ils rendent des services économiques et sociaux décisifs pour réduire l'usage de ressources naturelles, réduire la pollution, prévenir les risques naturels et optimiser les fonctionnements logistiques. Un exemple notable en est le déploiement de systèmes d'allocation de places de parking (en Californie), qui est actuellement appuyé comme une initiative industrielle majeure en direction d'une nouvelle économie durable.
Les réseaux de capteurs sont de petits systèmes économes en énergie, voire autonomes qui observent une ou plusieurs grandeurs locales. Ils peuvent aussi calculer dans le voisinage local et prendre des décisions. Ils peuvent exécuter des algorithmes distribués permettant de router l'information vers un point de contrôle, vers un usager ou un mobile, ou collecter une information sur la totalité ou une partie du réseau. En général, là où les grandeurs observées ne nécessitent pas des fréquences d'observation élevées et des débits de communication importants. Une implémentation raisonnable de ces activités peut faire appel à des rendez-vous synchrones d'une fréquence typique de l'ordre de la seconde.

Les grandeurs observées peuvent être des grandeurs naturelles telles que la présence d'un gaz, la détection d'un mouvement (glissement de terrains ou sismique, un incendie ou une invasion de ravageurs), etc. Il peut aussi s'agir de grandeurs en rapport avec les activités de l'homme comme la disponibilité de places de parking, les embarras de circulation, les queues d'accès à des magasins ou au contraire des situations d'inactivité anormales.

Le couplage entre l'outil d'observation et les grandeurs observées est une nouveauté récente liée à l'apparition des technologies de communication sans fil, de processeurs basse consommation, de miniaturisation et de fabrication à bas coût. Cette nouveauté apporte des champs d'investigation scientifique sur les méthodes de mise en œuvre, sur les grandeurs mesurées et sur le couplage avec des paramètres spatio-temporels : fréquences de mesures, densité des maillages, hiérarchisation des collectes. L'étude d'une application particulière peut se décomposer en une série d'étapes telle que : la planification du déploiement de capteurs, la synthèse des réseaux possibles associant ces capteurs, la présence et la modélisation d'éventuels mobiles, la programmation des activités distribuées et la simulation. Le choix des capteurs peut influer considérablement sur cette première séquence que l'on sera amené à répéter en laboratoire d'étude. Les choix d'implémentation étant validés par la simulation, il faut ensuite passer à la réalisation et au test en vraies grandeurs. Il s'agit de réalisation matérielle incluant des assemblages de microcontrôleurs et des périphériques d'acquisition, d'implémentation d'opérateurs locaux, de conditionnement et de stratégie de test et de mesure.

Autour d'une application d'intérêt collectif, d'outils logiciels facilitant les premières étapes de la conception, et l'intégration des mesures dans des bases de données publiques, il est proposé de dérouler ce flot en cherchant à préciser la relation entre le modèle d'acquisition et de traitement distribué et le modèle physique observé. Quelques applications possibles sont la détection de mouvement de terrains, les écoulements d'eaux, l'existence de gaz, et d'hygrométrie à sélectionner en fonction d'intérêts économiques.

Financement : Université Abderrahmane Mira de Béjaia (Algérie) - 100%
Début : septembre 2012
Soutenance prévue : décembre 2015

3.1.4 Méthodes d'optimisation pour le transport, le cas de contraintes spécifiques

Doctorant : Naima Belakbir,
En co-direction (académique) : Pr. Reinhardt Euler (UBO), Pr. Marc Sevaux (UBS),
En co-encadrement (académique) : M. Marc Le Pouliquen,
En co-encadrement (industriel) : M. Stéphane Croguennec et M. Jean-François Trevien.

Sujet : Pour répondre à une demande croissante d'entreprises de transport et pour renforcer sa position, la société SYSTRANS souhaite s'investir davantage dans l'étude et l'application de méthodes heuristiques pour la résolution efficace de problèmes d'optimisation émanant du domaine des transports. A titre d'exemple, on peut citer le problème de tournées de véhicules : étant données un dépôt, des commandes et une flotte de véhicules, il s'agit de délivrer les commandes tout en respectant les capacités des véhicules et des fenêtres temporelles, ceci en minimisant des coûts (durée d'utilisation des véhicules, distances parcourues, etc.).

Les systèmes existants sont actuellement loin de satisfaire les entreprises et il est nécessaire de trouver des modèles et des solutions efficaces pour le passage à l'échelle et la prise en compte des nombreuses contraintes de ces problèmes de transport.

Le sujet s'intéressera plus particulièrement à des contraintes spécifiques comme le "multi-compartiments" ou la prise en compte des temps de services des conducteurs routiers (réglementation sociale des conducteurs routiers).

Etant donné qu'il n'existe pas de solution logicielle qui prenne en compte ces contraintes spécifiques, il est nécessaire de développer des méthodes ad-hoc. Par ailleurs, les modèles mathématiques existants dans la littérature sont souvent trop éloignés de la réalité de terrain et ignorent des contraintes au bénéfice de modèles plus académiques. Le travail consistera principalement dans la modélisation mathématique des contraintes, et le développement de matheuristiques et métaheuristiques plus efficaces, dans le but d'aboutir à un « moteur d'optimisation », boîte noire qui pourra absorber les demandes d'optimisation et proposer plusieurs résultats en fonction des scénarios choisis. Le développement de ces outils nécessite un investissement en recherche fondamentale très poussée avant de pouvoir être appliqués dans des cas concrets.

SYSTRANS est éditeur de logiciels développant des applications phares pour le transport. Systrans développe un leadership croissant ces dernières années avec son ERP transport avec lequel il détrône ses concurrents de plus en plus. Sa stratégie consiste à traiter les noyaux durs des problèmes de transports, là où les concurrents s'essoufflent généralement vite. Cette voie s'avère efficace et est reconnue par le marché mais aussi via les financements de la recherche interne par CIR (Crédit Impôt recherche), et précédemment via le statut de JEI (Jeune Entreprise Innovante). L'équipe Recherche Opérationnelle du Lab-STICC travaille sur la résolution efficace de problèmes d'optimisation combinatoire issus de problèmes réels.

L'objectif de cette thèse CIFRE est de développer et de mettre en œuvre de nouvelles méthodes efficaces et innovantes capables de répondre aux demandes de gestion des entreprises.

Financement : Entreprise Systrans (Brest) - 100%
Début : septembre 2014

3.1.5 Conception d'un réseau de capteurs pour des prises de décision à base de méthodes du Data Mining

Doctorant : Massinissa Saoudi,
En co-direction avec le Pr. Reinhardt Euler le Pr. M-Tahar Kechadi.

Sujet : Les capteurs sans fil sont de plus en plus intégrés dans l'environnement, dans les villes, dans les voitures, dans les maisons, etc. Cette intégration permet de réaliser des applications de surveillance et de prédiction très précises telles que la surveillance des personnes âgées, des véhicules, de l'environnement, la prédiction de la route à prendre en temps réel, etc. De nos jours, les camions en tournée (distribution, transport, etc.) sont souvent dotés de plusieurs capteurs afin de garantir une surveillance efficace de tous les paramètres pouvant influencer de manière considérable les coûts liés à une politique de routage donnée, au trafic, à l'environnement (météo) et à des habitudes des chauffeurs liées à leur manière de conduire.

Dans le cadre de ce travail, nous visons à développer une politique de traitement de données, basée sur les techniques du Data Mining, à intégrer dans des capteurs mobiles afin de prendre des décisions en temps réel permettant à des véhicules d'un réseaux routier d'éviter des situations bloquantes et des décisions économiquement chères. On peut citer comme exemple simple, un camion qui passe par une route, où le trafic est bloqué à cause d'un incident donné, et qui doit informer les autres camions de son réseau de ne pas passer par la même route. Ce système simple sera beaucoup plus complexe dans la réalité où chaque camion peut recevoir de la part des autres camions et des autres réseaux beaucoup d'informations liée aux routes, à la météo, et à d'autres paramètres. Ces informations, qui devraient être d'une taille très importante, nécessitent un temps de traitement considérable et peuvent être aussi bruitées (manque de données, présence d'outliers, etc.). D'où la nécessité d'utiliser des algorithmes du Data Minging pour réduire la taille et améliorer la qualité des données.

Le travail principal de cette thèse consiste à étudier la possibilité d'intégrer dans des capteurs des algorithmes de Data Mining. Comme ces capteurs sont limités (une unité de traitement limitée, une mémoire de stockage réduite, etc.) et que le voisinage est dynamique, il est nécessaire de développer des techniques de Data Mining qui tiennent compte de ces paramètres du système sans pour autant compromettre la qualité des solutions finales. Le choix de l'architecture du système à mettre en place sera effectué à l'aide du simulateur CupCarbon (www.cupcarbon.com).

Financement : Présidence UBO (Brest) à 50% et l'UCD Dublin (Irlande) à 50%
Début : septembre 2014

3.1.6 Une approche inter-couches pour l'économie d'énergie et la fiabilité dans les réseaux de capteurs sans fil dédiés aux applications critiques de surveillance

Doctorant : Ali Benzerbadj,
En co-direction avec le Pr. Bernard Pottier (UBO) et le Dr. Bouabdellah Kechar (Université d'Oran).

Sujet : L'objectif de cette thèse est de proposer une approche inter-couches qui permet d'économiser de l'énergie dans les réseaux de capteurs sans fil dédiés aux applications critiques de surveillance tout en permettant de remonter d'une façon fiable l'alarme en cas de détection d'un intrus.

Ce travail proposera une combinaison d'optimisations au niveau des différentes couches de la pile protocolaire, en l'occurrence la couche physique, MAC, réseau et application pour aboutir aux résultats escomptés, à savoir l'économie d'énergie, la fiabilité de la remontée de l'alarme. Les performances de ces résultats feront l'objet d'une évaluation par le biais du simulateur à évènements discrets CASTALIA.

Financement : Université d'Oran (Algérie) à 100%
Début : septembre 2014

3.1.7 Cadre méthodologique et applicatif pour le développement de réseaux de capteurs fiables

Doctorant : Farid Lalem,
En co-direction avec le Pr. Reinhardt Euler,
En co-encadrement avec le Dr. Rahim Kacimi (Université de Toulouse).

Sujet : Il n'existe pas encore de méthodologie permettant aujourd'hui de concevoir des réseaux de capteurs garantissant un déploiement réel de sorte à tenir compte de tous les paramètres environnementaux et urbains. Ceux-ci sont liés soit aux contraintes physiques (bâtiments, routes, etc.) soit aux ondes électromagnétiques (propagation des signaux, interférences, etc.). Nous visons comme objectif principal à travers cette thèse l'élaboration d'un cadre incluant des aspects formels et pratiques pour le développement et la conception de réseaux de capteurs sans fil fiables. Ce développement permettra de mettre en place des outils permettant de concevoir des réseaux de capteurs tenant compte des paramètres pouvant garantir une conception finie, correcte, testée et validée.

La validation des réseaux de capteurs est généralement axée sur les tests dans les systèmes, c'est à dire, l'analyse des exécutions d'un système en entier (logiciel et matériel des nœuds-capteurs). Le test dans les réseaux de capteurs est une tâche complexe. En effet, les réseaux de capteurs s'apparentent à des systèmes distribués et ont un degré élevé de concurrence, résultant dans un très grand espace d'état. L'état interne d'un nœud-capteur est masqué ce qui rend complexe l'analyse des exécutions. Par ailleurs, les tests doivent considérer que le fonctionnement du RCSF est très dépendant de l'environnement. Par exemple, la communication sans fil dépend des conditions environnementales, qui changent au fil du temps et qui sont donc peu fiables.

Dans le cadre de cette thèse, des aspects liés à la mobilité et à la dynamicité du réseau seront aussi pris en considération. Du point de vue mobilité, une étude doit être faite sur la connectivité au niveau du réseau. Et du point de vue dynamicité, une étude doit être faite sur la qualité des liens, l'apparition et la disparition des nœuds. Ceci peut être caractérisé soit par une panne totale du capteur ou bien par une disparition volontaire tel qu'un système de mise en veille du capteur. Une partie de cette thèse sera consacrée également au test des propriétés non fonctionnelles des RCSF telles que la consommation d'énergie. Par ailleurs, toutes les méthodes qui seront développées dans le cadre de cette thèse doivent bien évidemment tenir compte de l'énergie des capteurs étant donné que c'est le paramètre le plus important qu'il faut considérer dans le cas où les capteurs sont autonomes.

Des études de performance doivent conforter notre approche de test. Pour valider nos propositions, il sera nécessaire de les évaluer. On s'attachera à utiliser principalement des méthodes

analytiques. Des simulations pourront être utilisées éventuellement.

Financement : Ecole Polytechnique (Algérie) - 100%
Début : septembre 2014

3.2 Encadrements de magisters

- **Nabil Kadjouh**
  - Financement : Université Abderrahmane Mira de Béjaia (Algérie) - 100%
  - Titre : Simulation de batteries de capteurs sous des variations météorologiques
  - Début : septembre 2013
  - Soutenance prévue : septembre 2015
- **Mouadh Bali**
  - Financement : Université Abderrahmane Mira de Béjaia (Algérie) - 100%
  - Titre : Modélisation d'un système de monitoring temps réel d'un réseau de capteurs sans fil
  - Début : septembre 2013
  - Soutenance prévue : septembre 2015
- **Abderrezak Djouabri**
  - Financement : Université Abderrahmane Mira de Béjaia (Algérie) - 100%
  - Titre : Capteurs sans fil et analyse pour la télémédecine
  - Début : septembre 2012
  - Soutenance prévue : septembre 2014

3.3 Encadrements d'ingénieurs

- Youcef Fellah, 2008 (Polytech Grenoble)
  - Développeur SKILL chez STMicroelectronics (contrat CDI)

3.4 Encadrements de DEA et de Master 2 Recherche

- Emanuel Guével, 2013, CHU de Brest et Université de Bretagne Occidentale
- Ismail Ait-Hamouda, 2012, CHU de Brest et Université de Bretagne Occidentale
- Salah Mohsen, 2008, Laboratoire TIMA, Grenoble (France)
- Nourredine Akkouche, 2006, Laboratoire TIMA, Grenoble (France)
- Jeanne Tongbong, 2005, Laboratoire TIMA, Grenoble (France)
- Boualam Hamichi, 2005, Laboratoire TIMA, Grenoble (France)

4 Publications scientifiques

4.1 Thèse de doctorat et rapports d'ingénieur et de DEA (3)

[8] A. Bounceur, **Plateforme CAO pour le test de circuits mixtes**, Thèse de doctorat, INPG, Grenoble, avril 2007.

[32] A. Bounceur, **Outil de CAO pour la validation des techniques d'auto-test des circuits microélectroniques**, Rapport de DEA, ENSIMAG, INPG, Grenoble, septembre 2003.

[33] A. Bounceur, **Gestion optimale des silos à céréales de l'entreprise Cevital**, Rapport de fin d'études, Université de Béjaia, septembre 2002.

4.2 Livres de vulgarisation (2)

[34] A. Bounceur. Tutoriel Java: Le Monde des Objets. EDA Publishing Edition (ISBN : 978-2-3550-0004-1), 108 pages, 2007.

[35] A. Bounceur. Delphi, le nécessaire pour débuter. EDA Publishing Edition (ISBN : 978-2-3550-0005-8), 55 pages, 2007.

4.3 Manuels (1)

[9] A. Bounceur. RMS CAT Platform, Manuel d'utilisation de la plateforme de simulation de fautes analogiques sous Cadence, 2007.

4.4 Chapitres de livres (3)

[36] M. Bentobache, A. Bounceur, R. Euler, Y. Kieffer, S. Mir, Efficient minimization of test frequencies for linear analog circuits. Chapter in VLSI-SoC, Springer, 2014, (à paraître).

[37] A. Bounceur, S. Mir, L. Rolíndez and E. Simeu. CAT platform for analogue and mixed-signal test evaluation and optimization. Chapter in IFIP International Federation for Information Processing, Volume 249, VLSI-SoC : Research trends in VLSI and Systems on Chip. De Micheli, G., Mir, S., Reis, R. (Eds.), (Boston : Springer), 2007, pp. 281-300.

[19] A. Dhayni, S. Mir, L. Rufer and A. Bounceur. On-chip Pseudorandom Testing for Linear and Non-linear MEMS. Chapter in VLSI-SoC : From Systems to Silicon. R. Reis, A. Osseiran, H.-J. Pfleiderer (Eds.), Springer, Vol. 240, 2007, pp. 245-266.

4.5 Articles dans des revues internationales avec comité de lecture (5)

[28] K. Beznia, A. Bounceur, R. Euler, and S. Mir. Estimation of analog/rf test metrics based on a multivariate extreme value model. JETTA, (soumission en cours).

[3] A. Bounceur, S. Mir, H-G. D. Stratigopoulos, Estimation of Analog Parametric Test Metrics Using Copulas, IEEE Transactions on CAD of Integrated Circuits and Systems 30(9): 1400-1410, 2011.

[38] H-G. D. Stratigopoulos, S. Mir, A. Bounceur, Evaluation of Analog/RF Test Measurements at the Design Stage. IEEE Transactions on CAD of Integrated Circuits and Systems 28(4): 582-590, 2009.

[20] A. Dhayni, S. Mir, L. Rufer, A. Bounceur, E. Simeu, Pseudorandom BIST for test and characterization of linear and nonlinear MEMS. Microelectronics Journal 40(7): 1054-1061, 2009.

[4] A. Bounceur, S. Mir, E. Simeu and L. Rolíndez. Estimation of test metrics for the optimisation of analogue circuit testing. Journal of Electronic Testing: Theory and Applications, Springer Science+Business Media, 23(6), December 2007, pp. 465-663.

[14] L. Rolíndez, S. Mir, A. Bounceur and J.-L. Carbonéro. A BIST Scheme for SNDR Testing of Sigma Delta ADCs Using Sine-Wave Fitting. Journal of Electronic Testing: Theory and Applications, Springer Science+Business Media, 22(4-6), 2006, pp. 325-335.

4.6 Communications internationales avec comité de lecture et actes (36)

[39] Foudil Mir, Ahcène Bounceur, and Farid Meziane. Regression analysis for energy and lifetime prediction in large wireless sensor networks. In the 1st IEEE International Conference on Advanced Networking, Distributed Systems and Applications (INDS'14), Bejaia, Algeria, June 17th-19th 2014.

[40] Rima Houari, Ahcène Bounceur, A-Kamel Tari, and M-Tahar Kechadi. Handling missing data problems with sampling methods. In the 1st IEEE International Conference on Advanced Networking, Distributed Systems and Applications (INDS'14), Bejaia, Algeria, June 17th-19th 2014.

[41] K. Mehdi, M. Lounis, A. Bounceur, and T. Kechadi. Cupcarbon: A multi-agent and discrete event wireless sensor network design and simulation tool. 7th International Conference on Simulation Tools and Techniques (SIMUTools'14), Lisbon, Portugal, March 17-19, 2014.

[42] M. Lounis, K. Mehdi, A. Bounceur. A CupCarbon Tool for Simulating Destructive Insect Movements. 1st IEEE International Conference on Information and Communication Technologies for Disaster Management (ICT-DM'14), Algiers, Algeria, March 24-25, 2014.

[43] M. Bentobache, A. Bounceur, R. Euler, Y. Kieffer, and S. Mir. New techniques for selecting test frequencies for linear analog circuits. In 21st IFIP/IEEE International Conference on Very Large Scale Integration (VLSI-SoC'13), Istanbul, Turkey, 2013.

[44] Beznia Kamel, Bounceur Ahcène, Mir Salvador, and Euler Reinhardt. Analog output parameter reduction based on test metrics estimation. 28th IEEE International Conference on Design of Circuits and Integrated Systems (DCIS'13), Donostia, San Sebastian, Spain November 2013.

[45] R. Houari, A. Bounceur, T. Kechadi, A New Approach for Dimensionality Reduction of Multi-Dimensional Data Based on Sampling Methods for Data Mining, In: Colloque sur l'Optimisation et les Systèmes d'Information (COSI'13), 9-11 june, 2013, Alger, Algérie, 2013.

[46] R. Houari, A. Bounceur, T. Kechadi and R. Euler, A New Method for Estimation of Missing Data Based on Sampling Methods for Data Mining, Third International Conference on Computational Science, Engineering and Information Technology (CCSEIT'13), 7-9 june, 2013, Konya, Turkey.

[47] R. Houari, A. Bounceur, T. Kechadi, A New Method for Dimensionality Reduction of Multi-Dimensional Data using Copulas, In 11th IEEE International Symposium on Programming and Systems (ISPS'13), April 22-24, 2013.

[48] M. Bentobache, A. Bounceur, R. Euler, Y. Kieffer, S. Mir, Efficient minimization of test frequencies for linear analog circuits, 18th IEEE European Test Symposium (ETS'13), May 27-31, 2013.

[49] K. Huang, H-G. Stratigopoulos, L. Abdallah, S. Mir, and A. Bounceur. Multivariate Statistical Techniques for Analog Parametric Test Metrics Estimation, In IEEE International Conference on Design Technology of Integrated Systems in nanoscale era (DTIS'13), March 26-28, Abu Dhabi, UAE.

[25] K. Beznia, A. Bounceur, S. Mir, and R. Euler. Statistical modelling of analog circuits for test metrics computation. In IEEE International Conference on Design Technology of Integrated Systems in nanoscale era (DTIS'13), Abu Dhabi, UAE, pages 25–29, March 26-28 2013.

[29] K. Beznia, A. Bounceur, S. Mir and R. Euler. Accurate Estimation of Analog Test Metrics With Extreme Circuits. In IEEE International Conference on Electronics, Circuits, and Systems (ICECS'12), 09-12 December 2012, Seville, Spain.

[30] A. Bounceur, R. Euler, B. Saoud, K. Beznia, S. Mir. A Tool for Statistical Modelling by Means of Copulas of Analog and Mixed-Signal Circuits. In 27th conference on Design of Circuits and Integrated Systems (DCIS'12), Avignon, France, October 2012. pp. 256-260.

[50] Pierre-Yves Lucas, Eloi Keita, Ahcène Bounceur, Mahamadou Traore, and Bernard Pottier. A

Test Case for a Wireless Sensor Network Design Flow. In 12th Embed With Linux Workshop (EWILI'12), 7 June 2012, Cité de la voile, Lorient, France.

[26] K. Beznia, A. Bounceur, and R. Euler. Analog performance prediction based on Archimedean copulas generation algorithm. In IEEE International Design and Test Work- shop (IDT'11), Beirut, Lebanon, pages 18–23, December 2011.

[27] K. Beznia A. Bounceur and S. Mir. R. Euler, Parametric test metrics estimation using non-Gaussian copulas, In IEEE 17th International Mixed-Signals, Sensors and Systems Test Workshop (IMS3TW'11), Santa Barbara, California, USA, 2011, May 16-18.

[51] A. Asquini, A. Bounceur, S. Mir, F. Badets, J.L. Carbonero, and L. Bouzaida. DFT technique for RF PLLs using built-in monitors. In: Design and Technology of Integrated Systems (DTIS'09), Cairo, Egypte, 2009.

[52] Y. Lechuga, A. Bounceur, R. Mozuelos, M. Martínez, S. Bracho and S. Mir. Test limits evaluation for an ADC Design-for-Test approach by using a CAT platform. 23rd International Conference on Design of Circuits and Integrated Systems (DCIS'08), Grenoble, France, November 2008.

[5] A. Bounceur and S. Mir. Estimation of test metrics for AMS/RF BIST using Copulas. In 14th IEEE International Mixed-Signals, Sensors and Systems Test Workshop (IMS3TW'08), Vancouver, Canada, June 2008.

[12] N. Akkouche, A. Bounceur, S. Mir and E. Simeu. Minimization of Functional Tests by Statistical Modelling of Analogue Circuits. In 2nd IEEE Design and Test of Integrated Systems (DTIS'07), Rabat, Morocco, September 2007, pp. 35-40.

[13] N. Akkouche, A. Bounceur, S. Mir and E. Simeu. Functional Test Compaction by Statistical Modelling of Analogue Circuits. In 13th International Mixed Signals Testing Workshop (IMSTW'07), Povova de Varzim, Portugal, June 18-20 2007, pp. 20-24.

[10] A. Bounceur, S. Mir, L. Rolíndez and E. Simeu. CAT platform for analogue and mixed-signal test evaluation and optimization, In 14th IFIP International Conference on Very Large Scale Integration (VLSI-SoC'06), Nice, France, 2006, pp. 320-325.

[6] A. Bounceur, S. Mir, E. Simeu and L. Rolíndez. Estimation of test metrics for multiple analogue parametric deviations, In 1st IEEE Design and Test of Integrated Systems (DTIS'06), Tunis, Tunisia, 2006, pp. 234-239.

[11] A. Bounceur, S. Mir, L. Rolíndez and E. Simeu. A CAT platform for analogue and mixed-signal test evaluation and optimization. In 11th IEEE European Test Symposium, Southampton (ETS'06), UK, May 21-25, 2006, pp. 217-222.

[53] L. Lizarraga, S. Mir, G. Sicard and A. Bounceur. Study of a BIST Technique for CMOS Active Pixel Sensors, In 14th IFIP International Conference on Very Large Scale Integration (VLSI-SoC'06), Nice, France, 2006, pp. 326-331.

[54] J. Tongbong, A. Bounceur, S. Mir and J.-L. Carbonéro. Evaluation of test measures for low-cost LNA production testing. In Ph.D. forum at 14th IFIP International Conference on Very Large Scale Integration (VLSI-SoC'06), Nice, France, 2006, pp. 48-52.

[16] L. Rolíndez, S. Mir, A. Bounceur and J.-L. Carbonéro. A SNDR BIST for Sigma Delta Analogue-to-Digital Converters. In 24th IEEE VLSI Test Symposium (VTS'06). Apr 30th-May 4th, 2006. Amissville, USA, pp. 314-319.

[21] A. Dhayni, S. Mir, L. Rufer and A. Bounceur. Pseudorandom functional BIST for Linear and Nonlinear MEMS. In Design, Automation, and Test in Europe (DATE'06), Germany, 2006, pp. 664-669.

[7] A. Bounceur, S. Mir, E. Simeu and L. Rolíndez. On the accurate estimation of test metrics for multiple analogue parametric deviations. In 12th International Mixed-Signals Testing Workshop (IMSTW'06), Edinburgh, Southampton, UK, June 21-23, 2006, pp. 19-26.

[23] A. Dhayni, S. Mir, L. Rufer, and A. Bounceur. Characterization and testing of MEMS nonlinearities. In International Design and Test Workshop (IDT'06), 2006.

[22] A. Dhayni, S. Mir, L. Rufer and A. Bounceur. On-chip Pseudorandom Testing for Linear and Nonlinear MEMS, In 13th International Conference on Very Large Scale Integration (VLSI-SoC'05), Perth, Western Australia, October 2005, pp. 435-440.

[18] L. Rolíndez, S. Mir, A. Bounceur and J.-L. Carbonero. A Digital BIST for a 16-bit audio Sigma Delta Analogue-to-Digital Converter, In International Mixed-Signals Testing Workshop (IMSTW'05), Cannes, France, June 2005, pp. 45-52.

[24] A. Dhayni, S. Mir, L. Rufer and A. Bounceur. Nonlinearity Effects on MEMS Onchip Pseudorandom Testing, In International Mixed-Signals Testing Workshop (IMSTW'05), Cannes, France, June 2005, pp. 224-233.

[15] A. Bounceur, S. Mir and E. Simeu. Optimisation of digitally coded test vectors for mixed-signal components. In 19th Conference on Design of Circuits and Integrated Systems (DCIS'04), Bordeaux, France, November 2004, pp. 895-900.

[17] L. Rolíndez, S. Mir, G. Prenat and A. Bounceur. A 0.18 um CMOS Implementation of On-chip Analogue Test Signal Generation from Digital Test Patterns. In Design, Automation, and Test in Europe (DATE'04), Interactive presentation, Paris, February 2004, pp. 704-705.

4.7 Conférences invitées internationales avec actes (2)

[55] S. Mir, H.-G. Stratigopoulos, M. Dubois, and A. Bounceur, Evaluation of parametric test metrics for mixed-signal/RF DFT solutions using statistical techniques, Catrene European Nanoelectronics Design Technology Conference, Grenoble, France, June 2011.

[56] Salvador Mir, Haralampos-G. D. Stratigopoulos, Ahcène Bounceur, Density estimation for analog/RF test problem solving. Invited Talk, IEEE VLSI Test Symposium (VTS'10).

4.8 Séminaires internationaux (5)

[57] Séminaire, Département informatique de l'Université de Béjaia, Algérie, novembre 2010. Thème : Outils de CAO pour la modélisation statistique des circuits microélectroniques.

[58] Séminaire, Département des circuits et des systèmes fiables de l'Université d'Erlangen, Novembre 2009. Thème : CAT platform for analog and mixed-signal test evaluation and optimization.

[59] Séminaire, Département Electrical Engineering de l'Université TU-Delft, Hollande, Février 2009. Thème : CAT Tools for Analog and Mixed- signal Circuit Testing.

[60] Séminaire, Centre de Développement des Technologies Avancées (CDTA), Alger, Algérie, Février 2008. Thème : Outils de CAO pour l'évaluation de test des circuits intégrés analogiques et mixtes.

[61] Séminaire, Université de Béjaia, Béjaia, Algérie, Août 2006. Thème : Application des méthodes et des outils de la Recherche Opérationnelle à la Microélectronique.

4.9 Articles dans des conférences nationales avec comité de lecture et actes (21)

[62] Nora Saadi and Ahcène Bounceur. Modélisation et simulation pour la résolution du problème de couverture de cibles mobiles dans un réseau de capteurs sans fil. 8ème Colloque du GDR SoC-SiP, Paris, France, 11-13 Juin 2014.

[63] Lounis Massinissa, Arezki Laga, and Ahcène Bounceur. Calcul parallèle de la consommation d'énergie des mobiles dans un réseau de capteurs sans fil. 8ème Colloque du GDR SoC-SiP, Paris, France, 11-13 Juin 2014.

[64] Arezki Laga, Lounis Massinissa, and Ahcène Bounceur. Modèle pour la simulation parallèle sur GPUs des réseaux de capteurs sans fil. 8ème Colloque du GDR SoC-SiP, Paris, France, 11-13 Juin 2014.

[65] K. Beznia, A. Bounceur, R. Euler, and S. Mir. Estimation des métriques de test analogique à base d'un échantillon de circuits extrêmes multivariés. 16èmes Journées Nationales du Réseau Doctoral en Microélectronique (JNRDM'13), Grenoble.

[66] K. Beznia, A. Bounceur, R. Euler, and S. Mir. Estimation des métriques de test analogique à base d'un échantillon de circuits extrêmes multivariés. 7ème Colloque du GDR SoC-SiP, Lyon, France, Juin 2013.

[67] A. Bounceur, K. Beznia, R. Euler, and S. Mir. Réduction des paramètres de sortie des circuits analogiques par l'estimation des métriques de test. 7ème Colloque du GDR SoC-SiP, Lyon, France, Juin 2013.

[68] Foudil Mir, Ahcène Bounceur, and Farid Meziane. Energy and lifetime prediction in large wireless sensor networks. 7ème Colloque du GDR SoC-SiP, Lyon, France, Juin 2013.

[69] K. Beznia, A. Bounceur, S. Mir, and R. Euler. Test metrics computation using the statistical model of analog circuits. 6ème Colloque du GDR SoC-SiP, Paris, France, Juin 2012.

[31] B. Saoud, K. Beznia, A. Bounceur, S. Mir, and M. Kerkar. Outil de modélisation statistique des circuits analogiques et mixtes. 6ème Colloque du GDR SoC-SiP, Paris, France, Juin 2012.

[70] Bilal Saoud, Kamel Beznia, Ahcène Bounceur, and Moussa Kerkar. Outil de modélisation et de génération d'un échantillon multidimensionnel des pixels d'un imageur CMOS. 15ème Journées Nationales du Réseau Doctoral en Microélectronique, JNRDM, Marseille, France, 2012.

[71] M. Bentobache, A. Bounceur, R. Euler, Une application efficace du problème de recouvrement au test de circuits analogiques, In 13ème congrès annuel de la Société française de Recherche Opérationnelle et d'Aide à la Décision (ROADEF'12). Angers, France, 2012.

[72] R. Houari, A. Bounceur et T. Kechadi, Nouvelle Approche de Prétraitement pour les Fouilles de Données Numériques, 2ième édition de la conférence nationale de l'informatique destinée aux étudiants de graduation et de post-graduation (JEESI'12), 16 avril 2012, Oued-Smar, Algérie.

[73] A. Bounceur, R. Euler, and K. Beznia. Génération et optimisation de vecteurs de test analogiques multifréquences. In 12ème congrès annuel de la Société française de Recherche Opérationnelle et d'Aide à la Décision ROADEF'2011. Saint-Etienne, France, Mars 2011.

[74] K. Beznia, A. Bounceur, S. Mir, and R. Euler. évaluation d'un bist d'un capteur de vision CMOS à base d'une copule non gaussienne. 5ème Colloque du GDR SoC-SiP, Lyon, France, Juin 2011.

[75] R. Houari, A. Bounceur, T. Kechadi, Traitement de Grandes Masses de Données Multidimensionnelles à base de Méthodes d'échantillonnage, 1ères journées scientifiques du laboratoire LAROMAD, 28 novembre 2011, Tizi-Ouzou, Algérie.

[76] N. Akkouche, A. Bounceur et S. Mir. Réduction de tests fonctionnels par modélisation statistique des circuits analogiques. In 10èmes Journées Nationales du Réseau Doctoral de Microélectronique (JNRDM'07), Lille, France, Mai 2007.

[77] A. Dhayni, S. Mir, L. Rufer et A. Bounceur. BIST pour les microsystèmes nonlinéaires. In 9èmes Journées Nationales du Réseau Doctoral de Microélectronique (JNRDM'06), Rennes, France, Mai 2006.

[78] A. Bounceur, A. Dhayni, S. Mir et L. Rufer. Génération de vecteurs de test pour des MEMS purement non linéaires pour le calcul des noyaux de Volterra. In 8èmes Journées Nationales du Réseau Doctoral de Microélectronique (JNRDM'05), Paris, France, Mai 2005, pp. 340-342.

[79] A. Dhayni, S. Mir, L. Rufer et A. Bounceur. Autotest Intégré des Microsystèmes Nonlinéaires.

In 8èmes Journées Nationales du Réseau Doctoral de Microélectronique (JNRDM'05), Paris, France, Mai 2005, pp. 256-258.

[80] A. Bounceur, S. Mir and E. Simeu, Génération et optimisation de vecteurs de test pour des composants analogiques et mixtes. In 7èmes Journées Nationales du Réseau Doctoral de Microélectronique, Marseille (JNRDM'04), France, Mai 2004, pp. 198-200.

[1] D. Aïssani, S. Adjabi, A. Bounceur, M.L. Mammasse, Modèle de Gestion des Stocks à Prix d'Achat Variable, In the Book "Organisation et Conduite d'Activités dans l'Industrie et les Services", Yves Dallery, Jean-Claude Hennet et Pierre Lopez Editeurs, SCS - European Publishing House, Toulouse, 2003, pp. 415-419.

4.10 Dépôt de logiciel (1)

[81] A. Bounceur, E. L'Her et E. Sonnet, Suidia : Application Android de Télémédecine pour le suivi à distance des patientes atteintes du diabète gestationnel, CHU de Brest, Laboratoire LATIM, Laboratoire Lab-STICC, Université de Bretagne Occidentale, Dépôt en cours : Ouest Valorisation.

4.11 Logiciels et applications (3)

4.11.1 Libres

CupCarbon : Logiciel de maquettage et de simulation des réseaux de capteurs sans fil.
→ http://www.cupcarbon.com.

4.11.2 Non libres

Suidia : Application Android de télémédecine pour le suivi à distance, par tablettes ou smartphones, des patientes atteintes du diabète gestationnel.
→ http://pagesperso.univ-brest.fr/~bounceur/suidia.

CATPlatform : Une plateforme formée d'un ensemble d'outils de CAO pour la simulation de fautes et l'évaluation des techniques de test des circuits analogiques, mixtes et RF sous Cadence. Cette plateforme a été installée à STMicroelectronics de Grenoble et à l'Université de Cantabrie en Espagne sous forme d'un NDA (*Non Disclosure Agreement*[8]).

5 Activités d'enseignement

Cette section a pour principal but de décrire plus en détail mon expérience en tant qu'enseignant, d'en présenter mes compétences et mon approche, mais aussi, d'introduire des suggestions de cours, plus ancrées sur ma spécialité. En effet, celle-ci est orientée vers les mathématiques appliquées, l'informatique et la microélectronique. Ma formation universitaire en recherche opérationnelle et en informatique ainsi que mes travaux de thèse en microélectronique me permettent d'enseigner des matière appartenant à ces trois domaines à la fois.

Mots clefs : Mathématiques appliquées, Optimisation, Statistiques, Informatique, Bases de données, Algorithmique, Programmation Orientée Objet, Microélectronique, Langage de description matériel, Traitement d'images, Filtrage vidéo, Test logiciel et de circuits, Prototypage rapide, Réseaux, Réseaux de capteurs sans fil, IHM, Logiciel.

[8] Accord de non-divulgation.

5.1 En 2002 en tant qu'étudiant

5.1.1 Langage Delphi (enseignement créé)

École/Université : École CCI (Cosult. Com. International) de Béjaia, Algérie
Année : 2001-2002
Niveau : 2ème et 3ème Année ingénieur
Nombre d'heures (cours et TPs) : 18h (5 séances de CM de 2h et 5 séances de TP de 4h)
Description : Durant ma dernière année d'ingénieur en Recherche Opérationnelle, le directeur du service informatique de l'École CCI (Consul. Com. Internationale, Béjaia, Algérie) m'a proposé d'assurer les cours d'informatique pour les étudiants de 3ème Année Ingénieur en Recherche Opérationnelle et Informatique. Le manuel de ce cours a été conçu par moi-même et il a été publié avec la maison d'éditions EDA[9] Publishing (ISBN : 978-2-3550-0005-8) sous le titre *Delphi, le nécessaire pour débuter*.

5.2 De 2004 à 2007 en tant que doctorant

5.2.1 Architecture PAC-Amodeus et langage Tcl/Tk

École/Université : Polytech'Grenoble, Université Joseph Fourier de Grenoble (UJF)
Année : 2004-2005 et 2005-2006
Niveau :

- M2Pro GI : Master 2 Professionnel Génie Informatique
- RICM 3ème année : Réseaux Informatiques et Communication Multimédia

Nombre d'heures (équivalent TD) :

- M2Pro GI : 12h (6 séances de TP de 3h)
- RICM 3 : 18h (9 séances de TP de 3h)

Description : Présentation des principes théoriques et méthodes pratiques nécessaires à la conception des interfaces utilisateur des systèmes interactifs. Ces principes et méthodes concernent deux domaines essentiels, la psychologie cognitive et le génie logiciel : principes ergonomiques, conception ergonomique, architectures logicielles des systèmes interactifs, et outils. Dans ce TP les étudiants doivent créer une interface graphique (en utilisant le langage Tcl/Tk) pour le logiciel Warcraft en se basant sur les principes de l'architecture PAC-Amodeus.

5.2.2 Système de Gestion de Bases de Données Relationnelles

École/Université : École Nationale Supérieure d'Ingénieurs Electriciens de Grenoble (ENSIEG)
Année : 2005-2006
Niveau : Bureau d'Études (BU)
Nombre d'heures (équivalent TD) : 26h (5 séances de CM de 1h et 4 séances de TP de 2h) $\times$ 2 groupes
Description : Ce Cours/TP présente les concepts de base d'un SGBD-R (Système de Gestion de Bases de Données Relationnelles) permettant de concevoir à l'aide de l'UML et de créer à l'aide de mySql une base de données afin de pouvoir créer des pages web dynamiques en utilisant les langages php et html.

[9] Electronic Design Automation.

5.2.3 Approche Orientée Objet (Java)

École/Université : Polytech'Grenoble, Université Joseph Fourier de Grenoble (UJF)
Année : 2004-2005 et 2005-2006
Niveau :

- MIAGE 2ème année : Méthodes Informatiques Appliquées à la Gestion des Entreprises
- RICM 2ème année : Réseaux Informatiques et Communication Multimédia

Nombre d'heures (équivalent TD) :

- MIAGE 2 : 32h (16 séances de TD de 2h)
- RICM 2 : 32h (16 séances de TD de 2h)

Description : Ce TD a pour but d'introduire les paradigmes de la programmation et de la conception par objets dans le cadre du génie logiciel. La COO (Conception Orientée Objet) et la POO (Programmation Orientée Objet) sont abordées en prenant en compte la qualité du logiciel (fiabilité, modularité, évolutivité et réutilisabilité). Le cours présente les concepts fondamentaux de l'AOO (Approche Orientée Objet) : classe, instance, message, héritage, polymorphisme, généricité, contrat, etc.
Le TD était sous forme de cours à base d'un exemple (sur les figures géométriques). Chaque séance permet d'aborder un nouveau concept de la POO tout en l'appliquant à l'exemple des figures. Les étudiant doivent utiliser ces concepts pour programmer un interpréteur du langage LISP.

5.3 De 2007 à 2008 en tant qu'Attaché Temporaire d'Enseignement et de Recherche (ATER)

5.3.1 Langage de Description de Matériel VHDL

École/Université : École Nationale Supérieure d'Électronique et de Radio-électricité de Grenoble (ENSERG)
Année : 2007-2008
Niveau : Master 1
Nombre d'heures (équivalent TD) : 18h (3 séances de TP de 4h et 1 séances de TP de 2h) $\times$ 2 groupes
Description : Les étudiants doivent programmer un exemple d'un circuit en VHDL. L'exemple est déterminé par le responsable de la matière. Nous devons aider les étudiants à compléter leur code VHDL correctement. C'est un TP qui permet aux étudiants de se familiariser avec le code VHDL et utiliser ModelSim afin de synthétiser correctement et d'observer le résultat de simulation de leur code.

5.3.2 VHDL et prototypage rapide

École/Université : École Nationale Supérieure d'Électronique et de Radio-électricité de Grenoble (ENSERG)
Année : 2007-2008
Niveau : 2ème Année
Nombre d'heures (équivalent TD) : 21h (4 séances de TP de 4h) $\times$ 2 groupes
Description : Dans ce TP, les étudiants doivent programmer en VHDL un filtre à réponse impulsionnelle finie. Puis de l'implémenter dans une carte FPGA et le valider en injectant un réel signal tout en observant sur un oscilloscope l'opération du filtrage. Les étudiants doivent

d'abord simuler leur programme sous ModelSim pour valider leur filtre puis de réaliser toutes les étapes leur permettant d'implémenter le filtre dans un FPGA. Ceci en utilisant une suite de logiciels, tels que *Leonardo* et *ISE* pour la synthèse et le placement-routage. La dernière étape consiste donc à utiliser le logiciel *Impact* pour l'implémenter sur un FPGA qui leur permettra de valider le fonctionnement réel de leur filtre. Dans ce TP j'ai participé aussi à la correction des rapports de chaque groupe.

5.3.3 Projet C, simulateur de microprocesseur Freescale ColdFire

École/Université : École Nationale Supérieure d'Électronique et de Radio-électricité de Grenoble (ENSERG)
Année : 2007-2008
Niveau : 2ème Année
Nombre d'heures (équivalent TD) : 40h (8h de tutorat-TP et 9 séances de TD de 4h)
Description : L'objectif de ce projet est de concevoir puis implémenter en langage C, sous Linux, un simulateur de microcontrôleur Freescale ColdFire. Le microprocesseur considéré est simplifié en réduisant le jeu des instructions du ColdFire. Le simulateur doit permettre de lire des programmes pour architecture ColdFire et de simuler leur exécution. Ces programmes seront écrits en langage assembleur pour ColdFire. L'interface graphique du simulateur sera réalisée sous forme d'un shell Linux.

Dans ce projet, des binômes travaillent en premier lieu sur l'analyse complète du problème. Il doivent aborder à la fois comment programmer le simulateur (les structures de données nécessaires, les fonctions indispensables, etc.), puis d'expliquer comment gérer leurs projets, en décrivant le temps consacré pour chaque étape, de telle sorte à ce que chacun travaille indépendamment de l'autre tout en assurant la coordination et l'adaptabilité des programmes de chaque binôme. La deuxième partie consistera donc à coder en langage C le simulateur.

5.3.4 Initiation à la conception de VLSI numériques

École/Université : École Nationale Supérieure d'Électronique et de Radio-électricité de Grenoble (ENSERG)
Année : 2007-2008
Niveau : 2ème Année
Nombre d'heures (équivalent TD) : 5h (2 séances de TP de 4h)
Description : L'objectif est d'initier les étudiants à un flot de conception d'un circuit intégré, de la spécification jusqu'au dessin des masques. Son but est de comprendre les méthodes et les outils pour concevoir des circuits intégrés. L'ensemble des étapes essentielles à la réalisation d'un circuit est présenté et une approche pragmatique de l'emploi des outils industriels de CAO est proposée afin de comprendre les tenants et les aboutissements de la conception des circuits intégrés.

Dans ce TP, les étudiants utilisent le logiciel *Design Vision* pour effectuer de la synthèse et le logiciel *Encounter* pour faire du placement/routage. Ce TP permet aussi aux étudiants de dessiner la forme *Schématique* d'un circuit à partir de sa forme *Layout*. Ceci, en utilisant l'ensemble des cellules de la librairie CORELIB de Cadence.

5.3.5 Microélectronique numérique et prototypage

École/Université : École Nationale Supérieure d'Électronique et de Radio-électricité de Grenoble (ENSERG)
Année : 2007-2008
Niveau : 2ème Année
Nombre d'heures (équivalent TD) : 48h (18 séances de TP de 4h)
Description : Les étudiants réalisent un projet de conception conséquent de la spécification jusqu'au dessin des masques. Les circuits implémentés peuvent être aussi bien des microprocesseurs, des circuits arithmétiques (CORDIC, coprocesseur IEEE virgule flottante, exponentiateur RNS, etc.), des circuits de chiffrement (DES, AES, RSA), des circuits de traitement vidéo (lancer de rayon, Z-buffer, etc.), des réseaux sur puces (NoC) ou bien des FPGAs dédiés à des logiques asynchrones. La liste est bien entendue non exhaustive.

5.3.6 Prototypage : Filtrage Vidéo

École/Université : École Nationale Supérieure d'Électronique et de Radio-électricité de Grenoble (ENSERG)
Année : 2007-2008
Niveau : 3ème année, option Systèmes de traitement de l'information
Nombre d'heures (équivalent TD) : 16h (6 séances de TP de 4h)
Description : TP d'implémentation d'algorithmes de traitement du signal : étude d'un filtre vidéo temps réel. Etude de la synthèse d'une architecture de traitement du signal appliquée sur un algorithme de filtrage d'un flux vidéo. L'application met en œuvre une carte dédiée munie d'un circuit programmable (FPGA), de circuits de conversion CAN et CNA 8 bits vidéo, une caméra et un moniteur.

5.3.7 Système d'exploitation

École/Université : École Nationale Supérieure d'Électronique et de Radio-électricité de Grenoble (ENSERG)
Année : 2007-2008
Niveau : 2ème Année
Nombre d'heures (équivalent TD) : 32h (8 séances de TD de 2h $\times$ 2 groupes)
Description : Ce TD est composé de trois parties décrites comme suit :

1. ***Partie 1 :*** Démon d'exécution différée. On se propose dans cette partie de programmer un démon d'exécution différée. Ce démon lance des commandes à l'heure spécifiée. Un démon est un processus qui tourne en tâche de fond, généralement pour s'acquitter de travaux ne nécessitant pas d'intervention humaine. La plupart des serveurs (web, ftp, etc.) sont des démons.
2. ***Partie 2 :*** Calcul matriciel parallèle. Le but de cette partie est de procéder à la multiplication de deux matrices. Le calcul parallèle vise à tirer partie des capacités des machines dotées de plusieurs cœurs d'exécution. Paralléliser un programme est une tâche ardue qui nécessite une compréhension profonde de l'algorithme à paralléliser, spécialement de son déroulement temporel en machine. Le calcul parallèle introduit également la notion de *granularité* : la charge de travail que l'on confie à chaque cœur.
3. ***Partie 3 :*** Client/Serveur, sockets. Le but de cette partie est de réaliser un serveur TCP d'heure et de date. Ce prétexte fallacieux sera mis à profit pour coder un embryon de

protocole de haut niveau et donner les fondements de développement réseau en utilisant les fonctions POSIX.

5.3.8 Programmation Orientée Objet et Java

École/Université : École Nationale Supérieure d'Électronique et de Radio-électricité de Grenoble (ENSERG)
Année : 2005-2006, 2006-2007 et 2007-2008
Niveau : 2ème année
Nombre d'heures (équivalent TD) : 60h (5 séances de TD de 2h) $\times$ 2 groupes
Description : Introduction à la programmation orientée objet et programmation Java. Le TP est basé en premier lieu sur la programmation des fractales puis sur la programmation d'un éditeur de fonctions permettant à la fois de les évaluer et de les dessiner. Ce dernier TP (de fonctions) a été remplacé, en premier lieu, par l'adaptation du projet C, le simulateur du ColdFire aux normes de la Programmation Orientée Objet et, en deuxième lieu, par un simulateur de portes logiques.
Contribution : En se basant sur l'exemple que j'ai publié dans mon livre "Tutoriel Java: Le Monde des Objets", nous avons pu mettre en place un TP où les étudiants devront programmer un simulateur de portes logiques.

5.3.9 Langage C : logiciel assembleur du 68HC12

École/Université : Polytech'Grenoble, Université Joseph Fourier de Grenoble (UJF[10])
Année : 2005-2006
Niveau : 2ème Année
Nombre d'heures (équivalent TD) : 13,5h (5 séances de TP de 4h)
Description : Ce TP représente un projet informatique ayant comme objectif de réaliser sous UNIX, en langage C ANSI, un logiciel assembleur pour le microprocesseur du 68HC12. Le rôle de ce logiciel est de traduire un programme décrivant une série d'instructions destinées au microprocesseur écrit dans un langage informatique accessible à l'homme, le langage assembleur, en un programme décrivant la même série d'instructions dans un langage accessible à la machine, le code machine (code hexadécimal).

5.4 Depuis 2008 en tant que Maître de Conférences

5.4.1 Test des circuits microélectroniques (enseignement créé)

École/Université : Université de Bretagne Occidentale
Année : 2008 à aujourd'hui
Niveau : Master 2 LSE
Nombre d'heures (équivalent TD) : 25h (4 séances de CM de 2h, 4 séances de TD, 4 séances de TP) de 2h
Description : Le but de ce module est d'aborder les problèmes de validation d'un SoC pendant le cycle de conception. Les étapes de validation sont présentes depuis la spécification de l'application jusqu'à son intégration sur le support matériel et comprennent notamment des méthodes de vérification (formelle ou semi-formelle), de méthodes de conception robustes aux défaillances, des méthodes de simulation et d'injection de fautes et de test. Le cours permet

[10] Université Joseph Fourier.

de comprendre le domaine du test des circuits, de connaître le principe de l'injection de fautes, des vecteurs de test et des algorithmes ATPG et d'introduire le principe d'un BIST.

5.4.2 Réseaux IP - concepts, programmation et applications

École/Université : Université de Bretagne Occidentale
Année : 2008 à aujourd'hui
Niveau : Licence 3
Nombre d'heures (équivalent TD) : 55h (5 séances de CM, 5x2 séances de TD, 5x3 séances de TP) de 2h
Description : Ce module a pour objectif de présenter aux étudiants les concepts de base des réseaux informatiques de type IP et le développement d'applications orientées réseaux. Dans un premier temps, les étudiants se familiariseront avec la bibliothèque socket en langage C, avant d'aborder la programmation de haut niveau des applications en Java (Flots, Sockets, Clients FTP, Thread et synchronisation, IHM en Swing, Sérialisation). A l'issue de l'enseignement, l'étudiant connaît le modèle client-serveur utilisé dans le cadre des SE distribués, connaît les protocoles TCP et UDP et est capable de programmer des applications de type client/serveur, est sensibilisé à l'architecture du réseau internet, manipule les réseaux en utilisant le langage Java et peut développer des applications (réseaux) avec des interfaces graphiques prêtes à l'utilisation par d'autres utilisateurs.

5.4.3 Développement mobile et multimédia (enseignement créé)

École/Université : Université de Bretagne Occidentale
Année : 2009 à 2011
Niveau : Master 2 LSE
Nombre d'heures (équivalent TD) : 13h (2 séances de CM, 2 séances de TD, 2 séances de TP) de 2h
Description : Ce module a pour objectif de développer des applications Java pour les téléphones portables classiques. Il montre la différence entre la programmation sur ordinateur et la programmation sur un téléphone portable qui possède des ressources très limitées (en mémoire, en vitesse, etc.). Il aborde le principe de la KVM (Kilobyte Virtual Machine) et de la programmation J2ME. Il montre l'environnement spécifique pour le développement pour mobiles ainsi que le principe de l'internationalisation des applications.

5.4.4 Communications numériques et Applications Mobiles (enseignement créé)

École/Université : Université de Bretagne Occidentale
Année : 2011 à aujourd'hui
Niveau : Master 2 LSE
Nombre d'heures (équivalent TD) : 32h (5 séances de CM, séances de 5 TD, 5 séances de TP) de 2h
Description : Ce module est une extension du module de développement Java pour mobile. Son objectif est de développer des applications sous Android pour les smartphones et les tablettes tactiles. Ce cours est basé principalement sur les concepts permettant d'utiliser le matériel d'un smartphone tel que l'accéléromètre, le GPS, le capteur de lumière, la bluetooth, etc. Il rappelle les principes de la Géolocalisation et des applications de commande à distance des systèmes embarqués.

5.4.5 Projet tutoré

École/Université : Université de Bretagne Occidentale
Année : 2008 à aujourd'hui
Niveau : Licence 3
Nombre d'heures (équivalent TD) : 24h (6 séances de TD de 4h)
Description : Ce module a pour but de Mobiliser les connaissances de plusieurs enseignements dans un projet de développement logiciel. Ce module permettra à l'étudiant d'acquérir des compétences techniques et scientifiques liées au sujet du projet, de produire un logiciel simple et d'apprendre à gérer son temps. Quelques projets donnés : Simulateur d'un circuit numérique, jeu de labyrinthe, simulateur de mobiles sur une carte géographique, etc.

5.4.6 Développement web sous Android (enseignement créé)

École/Université : Université de Bretagne Occidentale
Année : 2012-2013
Niveau : Master 2 Pro DOSI
Nombre d'heures (équivalent TD) : 25h (4 séances de CM, 4 séances de TD, 4 séances de TP) de 2h
Description : Ce cours montre en premier les bases de développement Android ensuite il montre les concepts nécessaires pour créer des applications sous smartphone communicant à distance avec une base de données, un service web et un cloud. Les notions de base de création d'un service web sont aussi abordées. Ce cours permet aux étudiants de développer des applications mobiles nécessitant l'utilisation de l'internet telles que la consultation du solde d'un compte bancaire, la surveillance à distance, la consultation d'un dossier d'un patient, etc.

5.4.7 Harmonisation Java (enseignement créé)

École/Université : Université de Bretagne Occidentale
Année : 2010-2012
Niveau : Master 2 Pro DOSI
Nombre d'heures (équivalent TD) : 25h (4 séances de CM, 4 séances de TD, 4 séances de TP) de 2h
Description : Le Master DOSI est formé de plusieurs étudiants de formations très hétérogènes. Etant donné que la majorité des cours de la formation sont basés sur Java, une harmonisation pour ce langage est indispensable. Le cours rappelle les concepts de base de la programmation orientée objet ainsi que les notions de la programmation Java.

5.4.8 Test logiciel (enseignement créé)

École/Université : University of Science and Technology of Hanoï (USTH)
Année : 2013 à aujourd'hui
Niveau : Master 2
Nombre d'heures (équivalent TD) : 30h (5 séances de CM et 8 séances de TD) de 2h
Description : Ce cours est enseigné dans un cadre de coopération entre l'Université de Brest et l'Université USTH de Hanoï (Vietnam). Il rappelle les notions théoriques du test en général. Ensuite, il aborde les principes du test logiciel. Un léger aperçu sur le test des circuits intégrés est présenté. Ce qui permet de montrer la différence entre les deux tests. Des exemples pratiques sont aussi prévus en utilisant JUnit et d'autres outils.

5.5 Depuis 2009 en tant qu'intervenant

5.5.1 Développement mobile (enseignement créé)

École/Université : ISEN Brest
Année : 2013 à aujourd'hui
Niveau : 4ème et 5ème année ingénieur
Nombre d'heures (équivalent TD) : 12,5h (2 séances de CM de 1h30 et 4 séances de TP de 3h)
Description : Ce cours permet de donner les concepts de base de la programmation Android. Il rappelle la politique de développement d'applications mobiles et vise à assurer la prise en main des différents outils de développement en utilisant le SDK Android.

5.5.2 IHM : Interface Homme Machine (enseignement créé)

École/Université : ISEN Brest
Année : 2011 à aujourd'hui
Niveau : 4ème et 5ème année ingénieur
Nombre d'heures (équivalent TD) : 15h (2 séances de CM de 1h30 et 5 séances de TP de 3h)
Description : Ce cours rappelle les notions et les outils d'une interface homme machine. Il permet de montrer les différences entre la communication, le dialogue et l'interaction entre un homme et une machine. Ensuite, il aborde les concepts principaux du langage Java permettant de mettre en place une IHM. Il montre aussi comment utiliser l'outil WindowBuilder Pro pour créer facilement des interfaces graphiques tout en garantissant une bonne qualité du code.

5.5.3 Programmation Java

École/Université : ISEN Brest
Année : 2011 à 2013
Niveau : 4ème et 5ème année ingénieur
Nombre d'heures (équivalent TD) : 20h (2 séances de CM de 2h et 5 séances de TP de 4h)
Description : Introduction à la programmation orientée objet et programmation Java. Ce cours permet aux étudiants de découvrir le langage Java et de programmer quelques applications montrant l'intérêt de la programmation orientée objet en général et l'utilisation du langage Java en particulier.

5.6 Depuis 2009 en tant qu'enseignant associé

5.6.1 Programmation Orientée Objet et Java (enseignement créé)

École/Université : Université de Béjaia
Année : 2009 à aujourd'hui
Niveau : M1 et M2
Nombre d'heures (équivalent TD) : 30h (5 séances de CM et 8 séances de TD) de 2h
Description : Ce cours aborde de manière très détaillée les notions de la conception et de la programmation orientée objet ainsi que leur mise en place à base du langage Java. Il introduit les notions de base : classes, objet, héritage, etc. Ainsi que les notions de polymorphisme et de généricité.

5.6.2 Programmation Android (enseignement créé)

École/Université : Université de Béjaia
Année : 2011 à aujourd'hui
Niveau : Magister
Nombre d'heures (équivalent TD) : 30h (5 séances de CM et 8 séances de TD) de 2h
Description : Ce cours montre en premier les bases de développement Android ensuite il montre les concepts nécessaires pour créer des applications sous smartphone communicant à distance avec une base de données, un service web et un cloud. Les notions de base de création d'un service web sont aussi abordées. Ce cours permet aux étudiants de développer des applications mobiles nécessitant l'utilisation de l'internet telles que la consultation du solde d'un compte bancaire, la surveillance à distance, la consultation d'un dossier d'un patient, etc.

5.6.3 Les réseaux de capteurs sans fil : théorie et applications (enseignement créé)

École/Université : Université de Béjaia
Année : 2013 à aujourd'hui
Niveau : Magister
Nombre d'heures (équivalent TD) : 6h (2 séances de CM de 2h)
Description : Ce cours permet de découvrir les principes de la programmation des vrais réseaux de capteurs sans fil. Il introduit les concepts théoriques et pratiques. Les travaux pratiques se font sur des plateformes réelles telles que les cartes Arduino, modules radio XBee et les cartes Waspmote. Ce cours permet aussi de découvrir certaines notions liées à la robotique et à la commande à distance sans fil.

5.7 Bilan de l'activité d'enseignement depuis 2002

5.7.1 Avant 2008

La Figure 1.7 montre la répartition des différents enseignements effectués avant 2008. Ces cours ont été donnés principalement à Polytech'Grenoble (en tant que doctorant) et à l'ENSERG (en tant qu'ATER). Le volume total représente 416 heures équivalent TD réparti comme suit :

- Java (les bases de la programmation orientée objet) (44%)
- TCL/Tk (les principe des IHMs) (11%)
- Delphi (l'environnement de développement Delphi - ***Enseignement Créé***) (6%)
- C (le langage C) (19%)
- Système (programmation système et parallèle) (11%)
- SGBD-R (les bases des Systèmes de Gestion de Bases de Données Relationnelles) (9%)

5.7.2 De 2008 à aujourd'hui

La quasi totalité des cours que j'assure ont été créés par moi même. La Figure 1.8 montre les titres principaux de ces cours. Dans le cours Java, j'assure des cours d'harmonisation, de base de la programmation orientée objet, des cours d'IHM et de réseau. Dans le cours Test, on traite les principes de test des circuits numériques. Le cours Android est donné aussi sous plusieurs formats, que soit pour faire du développement d'applications software et web, pour manipuler du matériel (GPS, accéléromètre, etc.) et pour le développement d'application de commandes sans fil (Bluetooth). Enfin, le cours Sans fil permet d'initier les bases de la programmation sans fil par

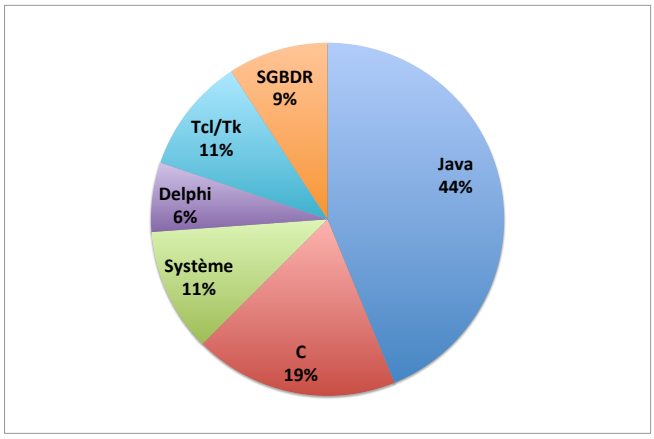


Figure 1.7: Répartition des enseignements avant 2008.

Arduino et XBee. Ce cours est nouveau et ne fait pas encore partie de l'habilitation du département informatique de l'UBO. Actuellement il est assuré au niveau de l'Université de Béjaia et sous forme de cours invité. Le volume de ces cours représente 326 heures équivalent TD répartis comme suit :

- Java (42%)
- Android (27%)
- Test (28%)
- Sans fil (3%)

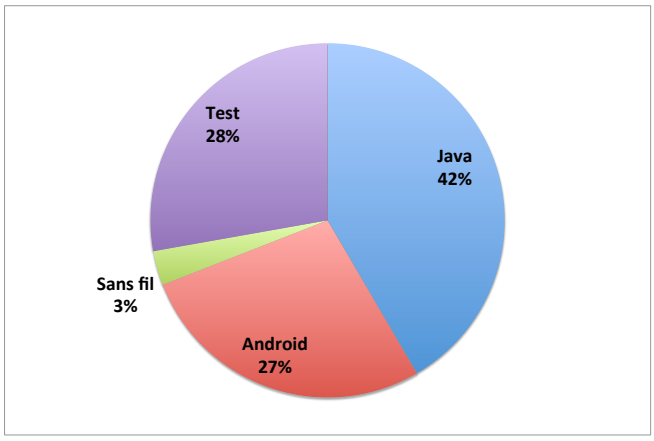


Figure 1.8: Répartition des enseignements principaux depuis 2008.

L'ensemble de ces enseignements répartis entre niveau Licence, Master (et magister) et ingénieur est présenté par la Figure 1.9 et donné comme suit :

- Licence (24%)
- Master (et magister) (61%)
- Ingénieur (15%)

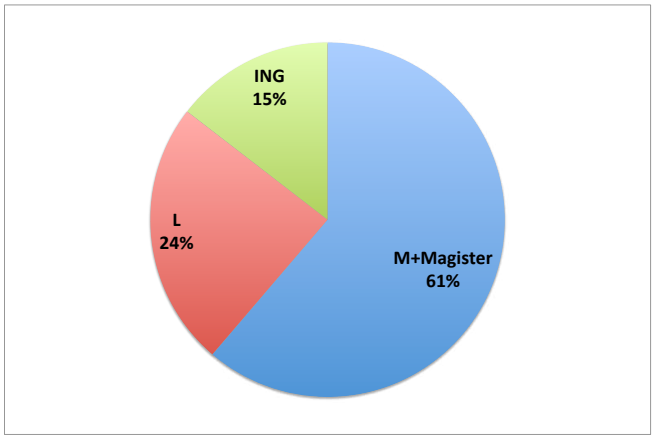


Figure 1.9: Répartition des enseignements entre niveau Master (et magister), Licence et ingénieur depuis 2008.

La répartition des cours sous forme de CMs, TDs et TPs est présenté par la Figure 1.10 et donné comme suit :

- CMs (28%)
- TDs (23%)
- TPs (49%)

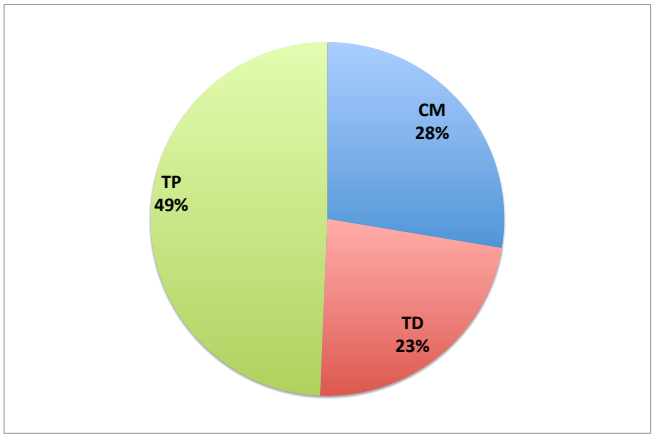


Figure 1.10: Répartition des enseignements entre CMs, TDs et TPs depuis 2008.

6 Responsabilités collectives, animations et projets scientifiques

6.1 Au sein de l'UBO et du laboratoire Lab-STICC

- Responsable du site web du département informatique
- Co-responsable (avec Alain Plantec et Franck Vermet) des séminaires SSC (Séminaires des Systèmes Communicants) du Lab-STICC et de l'ISSTB (11 séminaires mensuels organisés) de 2010 à 2011. http://pagesperso.univ-brest.fr/~bounceur/isstb/ssc
- Co-organisation avec M. Bernard Pottier d'une école internationale d'automne sur les réseaux de capteurs, mesures et environnement et organisation d'une formation sur Arduino et le sans fil. http://ecole-capteurs.univ-brest.fr

6.2 Au niveau national

- Membre du groupe GDR-RO depuis 2011
- Organisation d'une journée thématique avec le Groupe Test et Tolérance du GDR SoC-SiP (Université Pierre et Marie Curie, Jussieu, le 5 octobre 2012)
  - Thème : Méthodes et Outils pour la Prise en Compte de la Variabilité des Procédés de Fabrication
  - Site : http://pagesperso.univ-brest.fr/~bounceur/journee_thematique_gdr.html
- Porteur du projet de l'ISSTB. Titre : "Etude statistique en vue de test du comportement extrême des circuits micro-électroniques" (Lab-STICC et Laboratoire de Mathématiques de Brest)
- Réalisation d'expertises scientifiques (financements de projets, dossiers de bourse, etc.)

6.3 Au niveau international

- Editeur invité du journal *Algorithm for Wireless Sensor Networks* (2014) : (http://www.mdpi.com/journal/algorithms/special_issues/wireless_sensor_networks)
- Responsable des Tutorials de la conférence IDT 2014
- Responsable associé de l'équipe de recherche RCM (Réseau de Capteurs pour la Médecine) du laboratoire LIMED (Laboratoire d'Informatique Médicale – Université de Béjaia)
- Membre du comité de programme des conférences DTIS, IDT, INDS et COMMCA.
- Reviewer occasionnel : TCAD (Transactions on Computer Aided Design), ITC (International Test Conference) et JETTA (Journal of Electronic Testing: Theory and Application)
- Co-organisation avec Mr Abdelkamel Tari (Université de Béjaia, Algérie) d'une école d'été sur les réseaux de capteurs sans fil : Impacts et défis pour la société du 30 juin 2013 au 3 juillet 2013.
  - treize intervenants ont été invités dont 8 chercheurs internationaux et 5 chercheurs nationaux.
  - J'ai assuré une formation sur la programmation de base des réseaux de capteurs sans fil
  - Site : http://pagesperso.univ-brest.fr/~bounceur/ecole2013
- Invité pour assurer une formation pratique sur les réseaux de capteurs sans fil et pour gérer le site web d'une école d'hiver sur les réseaux de capteurs sans fil organisée par l'Université d'Oran
- Proposition de création d'un nouveau laboratoire d'informatique médicale LIMED (Laboratoire d'Informatique Médicale) et participation au pilotage de sa création à l'Université de Béjaia

(avec Mr Abdelkamel Tari, son directeur et Mme Chafiaa Hamitouche, la directrice adjointe du laboratoire LATIM de Brest) sous la direction de Mr Djoudi Merabet l'ex-recteur de l'Université de Béjaia - 2013

- Mise en place d'une coopération officielle entre l'Université de Béjaia et l'Université de Brest en 2010 et en 2012
- Assure des cours de Java, d'Android et du sans fil à l'Université de Béjaia.
- Assure un cours de test logiciel et de circuits à l'USTH (Université des Sciences et des Technologies d'Hanoï au Vietnam)
- Modération de sessions (DCIS 2012)
- Membre de l'IEEE (IEEE Gold member)
- Invitation de plusieurs chercheurs et doctorants étrangers pour des stages recherche :

  - M. Belkacem Brahmi (stage de recherche), enseignant chercheur à l'Université de Béjaia (Algérie) - 2014. Domaine : Recherche Opérationnelle,
  - M. Bouabdellah Kechar (stage de recherche et coopération), Responsable de l'équipe Réseaux de capteurs de l'Université d'Oran, Algérie - 2014. Domaine : Réseaux de capteurs,
  - Mme Zahia Bidai (stage de recherche), Enseignante chercheuse à l'Université d'Oran, Algérie - 2014. Domaine : Réseaux de capteurs,
  - M. Abdelkader Laouid (stage de recherche), Doctorant à l'Université d'El-Oued, Algérie - 2014. Domaine : Réseaux de capteurs,
  - M. Kamel Adi (visite), Chef de département informatique de l'Université de Québec en Outaouais - Février 2014,
  - M. Amine Cheriet (stage de recherche), Doctorant à l'Université d'Oran, Algérie - 2013. Domaine : Réseaux de capteurs,
  - M. Djoudi Mérabet (visite et coopération), l'ex-recteur de l'Université de Béjaia (juillet 2012). Signature de la coopération entre l'Université de Brest et l'Université de Béjaia,
  - Mr Moussa Kerkar (séminaire), l'ex-doyen de la faculté de sciences exactes de l'Université de Béjaia (Séminaire ISSTB, octobre 2010),
  - M. Abdelkamel Tari (visite et coopération), le directeur du laboratoire LIMED de l'Université de Béjaia (Séminaire ISSTB en octobre 2010 et école d'automne en octobre 2012),
  - Melle Malika Belkadi (stage de recherche), enseignante chercheuse à l'Université Mouloud Mammeri de Tizi-Ouzou (Algérie) – 2013. Domaine : Réseaux de capteurs sans fil,
  - Melle Salima Nait Belkacem (stage de recherche), enseignante chercheuse à l'Université de Boumerdes (Algérie) – 2013. Domaine : Recherche Opérationnelle,
  - M. Nordine Khimoum (stage de recherche), enseignant chercheur à l'Université Abderrahmane Mira de Béjaia (Algérie) – 2013. Domaine : Recherche Opérationnelle,
  - M. Mohamed Azni (stage de recherche), enseignant chercheur à l'Université Abderrahmane Mira de Béjaia (Algérie)– 2013. Domaine : Télécommunication,
  - M. Foudil Mir (stage de recherche), enseignant chercheur à l'Université Abderrahmane Mira de Béjaia (Algérie) – 2012 et 2013. Domaine : Réseaux de capteurs sans fil,
  - M. Merakeb Abdelkader (stage de recherche), enseignant chercheur à l'Université Mouloud Mammeri de Tizi-Ouzou (Algérie) – 2012. Domaine : Commandes Optimales,
  - M. Bentobache Mohand (stage de recherche, enseignant invité), enseignant chercheur à l'Université de Laghouat (Algérie) – 2011, 2012, 2013 et 2014. Domaine : Recherche Opérationnelle.

6.4 Contrats et projets

6.4.1 PNR : Projet National de Recherche (2011-2014)

J'étais partenaire d'un projet de recherche national algérien (PNR) sur la cybercriminalité au titre "*Automatic extraction and analysis of evidence data in cybercime investigations*". Les coordinateurs du projet sont Abdelkamel Tari et M-Tahar Kechadi (UCD, Dublin). Les autres partenaires de ce projet sont : Aris Ouksel (Université de Chicago), Hamamache Kheddouci (Université Claude Bernard, Lyon 1), Abdelakamel Tari (Université de Béjaia), Ahcène Bounceur (Université de Bretagne Occidentale). Ce projet porte sur le développement de nouvelles méthodes basées sur le Data Mining dans le domaine de la cybercriminalité. Ma partie concerne l'utilisation des méthodes de la modélisation statistique multidimensionnelle et de la théorie des copules dans le domaine du Data Mining. Il a été à l'origine du financement de la thèse de ma doctorante Rima Houari.

Description du projet : *The first generation of digital forensic tools is very limited and is struggling to keep pace with modern analysis workload and computing paradigms. The process of digital forensic investigation is very slow as a result of the complexity of search and analysis methods employed, lack of memory due to large volumes of data to be investigated, lack of automation, data abstraction, etc. We propose to develop a forensic system for the automatic extraction and standardization of data forensics in a canonical form, and for coding and reasoning about the context and content of suspect data collections, fusing the information in a fashion that is sensitive to context, and enabling the extraction of information about the structure of meaning and community as described in forensic data and in their collection. We then use this forensic system to investigate the construction of context, meaning and community in cybercrime investigations. We worked closely with the CRJJ (Centre de Recherche Juridique et Judiciaire) of the Algerian Ministry of Justice, to collect the use-case data that will be used in the investigation. The members of the team bring a combination of proven research skills and software development background in digital forensics, cybercrime investigations, software engineering, data mining, cooperative information systems, and network analysis, that we believe is synergistic and will enable the successful completion of the project.*

In this report, we will go through our overall methodology of how to design such framework that automatically extracts evidence from seized collections of digital devices containing huge and various amounts of data. We will summarise the various projects initiated to implement the project goals.

6.4.2 ARS : Agence Régionale de Santé (2014-2015)

Je suis partenaire d'un projet ARS qui vient d'être accepté sous le titre "Suivi du diabète gestationnel par télémédecine". Les coordinateurs du projet sont Emmanuel Sonnet (CHU de Brest) et Véronique Kerlan (CHU de Brest). Celui-ci porte sur le développement d'applications de télémédecine pour le suivi à distance des patientes atteintes du diabète gestationnel en utilisant les nouvelles technologies de communication basées principalement sur les smartphones et les tablettes tactiles. Un premier prototype est mis en place et sera testé sur des vraies patientes à partir de mi-mai 2014. Les partenaires de ce projet sont : Emmanuel Sonnet (Médecin Diabétologue au CHU de Brest), Erwan L'Her (Directeur du CESIM, Brest) et Ahcène Bounceur (Université de Bretagne Occidentale). Le prototype proposé a fait l'objet d'un dépôt logiciel au sein de la SATT[11] Ouest Valorisation. Ce projet permettra de réaliser l'application finale respectant toutes les normes liées à l'utilisation dans

[11] Sociétés d'Accélération du Transfert de Technologies.

le domaine médical et à la confidentialité des patientes dans le but de l'utiliser dans tous les hôpitaux français.

Description et objectifs du projet :

- permettre le suivi à distance des femmes ayant un diabète gestationnel (à travers le contrôle des glycémies capillaires principalement)
- délivrer des messages d'alerte en cas d'hyperglycémie, renforcer l'observance et mettre en évidence une éventuelle indication à un traitement plus intensifié (diététique renforcée, insuline); ces messages sont à destinée de la patiente, et de l'équipe médicale afin de déclencher une action adéquate (suivi téléphonique, consultation, hospitalisation)
- aider à l'adaptation des doses d'insuline le cas échéant
- diminuer à terme l'incidence du diabète de type 2 chez ces femmes à risque
- utiliser l'expérience acquise à travers ce projet pour le déploiement d'une structure de télémédecine appliquée au diabète au sein du territoire (diabète de type 1 sous pompe, diabète chez un patient en EHPAD, etc.)

Ce projet repose sur l'utilisation d'un logiciel développé entre les différents partenaires, installé sur un smartphone ou une Tablette tactile, qui permet de transférer les données à l'équipe médicale et de donner aux patientes des conseils éducatifs. Il s'agit d'un projet de télésurveillance qui s'adresse aux femmes ayant un diabète gestationnel, vivant sur le territoire de santé 1.

6.4.3 ANR : Agence Nationale de la Recherche (2015-1018)

Je suis coordinateur d'un projet de recherche ANR au nom de PERSEPTEUR. Il s'agit dans ce projet de développer un flot de conception de réseaux de capteurs sans fil dans un milieu urbain tout en tenant compte des ondes électromagnétiques. Ce flot sera intégré dans un simulateur de réseaux de capteurs 3D pour pouvoir maquetter et simuler des réseaux dans un environnement 3D qui représente dans notre cas une ville virtuelle. L'un de nos partenaires est l'entreprise *Virtualys* représentée par Olivier Marc et qui nous fournira comme outil *Vcité* qui est une maquette virtuelle de la ville de Brest. Le premier objectif du projet est de pouvoir tracer la cartographie des différentes ondes électromagnétiques au niveau de la ville de Brest. Ensuite, de pouvoir tester la faisabilité d'une installation d'un réseau de capteurs tout en étudiant à l'avance les différentes problématiques liées à la propagation des signaux en ville et aux interférences avec les autres réseaux déjà installés. Les partenaires de ce projet sont : Laurent Clavier (Professeur à l'IEMN, Lille), Pierre Combeaux (MCF à XLIM, Poitiers), Olivier Marc (Chef de projet à l'Entreprise *Virtualys*) et Ahcène Bounceur (MCF au Lab-STICC, Brest).

Description du projet : Le Projet PERSEPTEUR provient d'une alliance de laboratoires reconnus par le CNRS au titre de la recherche sur les réseaux de capteurs et leurs interactions, de la modélisation physique et spatiale du canal radio, et d'une société spécialisée dans les représentations 3D des structures urbaines. Cette alliance propose d'étudier et de développer des outils reposant sur des descriptions urbaines libres, et permettant la synthèse visualisée de caractéristiques des signaux radio couvrant un large spectre technologique. Outre l'aspect spatial, ce projet a aussi l'ambition d'intégrer l'aspect temporel, reposant sur des scénarios de mobilité. Ce projet veut répondre à plusieurs types d'interrogations : usage de l'espace et des fréquences, optimisation de cet usage par mise en place de routages, information citoyenne sur l'existence de signaux radio, services de surveillance divers (gaz, ressources) par capteurs distribués, et retour à l'information publique.

2
Travaux Actuels

Ce chapitre sera consacré à la présentation de mes travaux de recherche récents et sur lesquels je continue à travailler actuellement. Ces travaux représentent une suite directe des travaux menés durant ma thèse de doctorat et mes recherches post-doctorales. Ils sont principalement focalisés sur la proposition de nouvelles méthodes statistiques efficaces et très précises (d'ordre de ppm[1]) permettant d'évaluer les techniques de test des circuits analogiques, mixtes et RF à l'étape de conception, en se basant sur l'estimation des métriques de test pour le cas de déviations paramétriques multiples. L'estimation de ces métriques permettra de fixer les limites de test pour les mesures de test potentielles. Ces limites de test seront ensuite utilisées pour l'évaluation des métriques de test en présence de fautes catastrophiques et paramétriques simples. Les nouvelles méthodes proposées sont intégrées dans un outil développé dans le but de faciliter la tâche de l'évaluation des techniques de BIST.

Ce chapitre est organisé comme suit. Il est divisé en quatre parties principales. La première partie (Section 1) présente une synthèse des méthodes proposées dans le domaine de la modélisation statistique pour l'évaluation précise des techniques de test. La deuxième partie (Section 2) introduit les définitions, les formes probabiliste ainsi que les estimateurs des métriques de test sous des variations paramétriques multiples des circuits sous test.

La troisième partie (Section 3) présentera un ensemble de méthodes permettant d'améliorer celles déjà existantes. Elles sont basées sur l'évaluation des métriques de test par la modélisation statistique des paramètres de sortie des circuits (i.e. les performances et les mesures de test). On y trouve trois méthodes. La première méthode permet de réduire l'ensemble des paramètres de sortie d'un circuit dans le but d'améliorer la précision dans les calculs car en simulation Monte Carlo, moins est la taille de la dimension considérée meilleure est la précision sur les calculs et les estimations effectués [44]. La deuxième méthode utilise les copules Archimédiennes pour modéliser les paramètres de sortie des circuits. Cette famille de copules complète la famille des copules elliptiques (Gaussienne et de Student) présentées durant mon post-doctorat [3]. C'est une famille dite non paramétrique qui permet de modéliser un ensemble très large de copules. Leur inconvénient majeure, c'est qu'au jour d'aujourd'hui il n'est pas possible de générer des copules de ce type pour des dimensions importantes et souvent même des dimensions supérieure à trois. Ceci limite leur utilisation. La troisième méthode représente une méthode permettant d'estimer les métriques de test en utilisant directement leur formule analytique [25]. Ceci est possible grâce à la théorie des copules qui permet d'écrire la formule analytique de n'importe quelle distribution multidimensionnelle tant que sa copule est connue.

[1] ppm : parts par millions.

La quatrième partie (Section 4) présentera une nouvelle famille de méthodes permettant d'estimer les métriques de test à base des circuits extrêmes dits aussi *rares*. On y trouve deux méthodes. La première méthode permet d'estimer les métriques de test à base d'un échantillon de circuits extrêmes et la deuxième permet d'estimer les métriques de test à base d'un modèle analytique estimé sur le même échantillon de circuits extrêmes.

1 Synthèse et comparaison des méthodes proposées

Un travail de comparaison entre les méthodes existantes basées sur la modélisation statistique a été fait dans [49]. Ces méthodes sont celles basées sur l'estimation de la loi multi-normale, de la copule Gaussienne, et de la méthode du noyau pour estimer les métriques de test. Pour ce faire, une simulation Monte Carlo de 10^6 circuits a été réalisée pour évaluer une technique de test (BIT[2]) d'un amplificateur RF à faible bruit (LNA) de STMicroelectronics. Cette évaluation a servi de référence pour faire cette comparaison. La Figure 2.1 illustre les résultats obtenus en estimant les métriques de test à l'aide de ces trois méthodes.

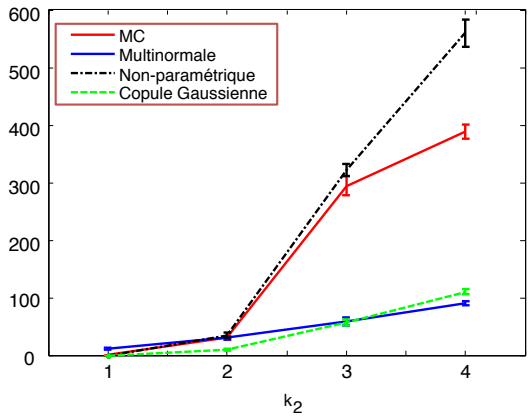


Figure 2.1: Estimation des métriques de test par les méthodes : directe, multi-normale, non paramétrique et par la copule Gaussienne.

Un échantillon de départ de 5000 circuits a été sélectionné parmi les 10^6 circuits simulés. Ensuite, en démarrant de cet ensemble, chaque méthode a été utilisée afin d'estimer les métriques de test avec une précision de ppm. Dans ce travail il a été conclu que les résultats obtenus par les copules (courbe verte de la Figure 2.1) sont loins des résultats de référence estimés directement sur un échantillon original de 10^6 circuits (courbe rouge de la Figure 2.1), et ceux obtenus par la méthode du noyau sont proches des résultats de référence (courbe noire de la Figure 2.1). Cependant, en faisant le même travail sur un échantillon de départ plus large ($\gg 5000$) l'estimation par les copules a donné des résultats très proches de ceux de référence comme le montre la courbe rouge de la Figure 2.2. La courbe en vert montre les résultats obtenus par les copules sur un échantillon de 5000.

Ces résultats permettent de conclure que la précision de l'estimation de la densité de probabilité conjointe dépend significativement de la taille de l'échantillon original. Étant donné que la taille de l'échantillon obtenu par la simulation Monte Carlo du circuit sous test est souvent très petite,

[2]Built In Test.

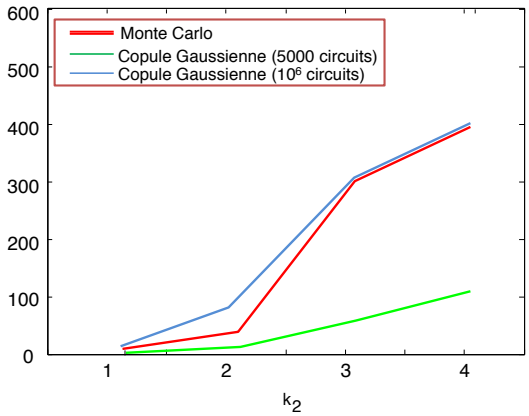


Figure 2.2: Estimation des métriques de test en utilisant les copules.

la précision sur le calcul des métriques de test n'est malheureusement pas suffisante. D'où l'intérêt des méthodes proposées dans le cadre de la thèse [82] basées sur la théorie des valeurs extrêmes.

L'organigramme de la Figure 2.3 résume l'ensemble des méthodes proposées. Les rectangles blancs représentent les méthodes proposées dans le passé jusqu'à mon post-doctorat et les rectangles gris représentent les méthodes proposées récemment, depuis mon recrutement en tant que maître de conférences, et sur lesquelles nous continuons à travailler à ce jour. Celles-ci seront détaillées dans ce chapitre. Cet organigramme montre aussi une méthodologie sur l'utilisation des méthodes proposées selon le cas d'étude considéré. Il est conseillé en premier de réduire l'espace des paramètres de sortie des circuits générés par la simulation Monte Carlo. Ensuite, si le modèle statistique obtenu n'est pas connu, les métriques de test seront estimées en utilisant les méthodes d'estimation non paramétriques tels que par exemple la méthode du noyau [38]. Cependant, si le modèle statistique obtenu est connu, deux possibilités existent. Si l'échantillon de départ est assez important pour pouvoir estimer avec précision ses paramètres statistiques alors il est conseillé d'estimer directement son modèle et selon celui obtenu, qui peut être multi-normal [4], à base de couples (elliptique [3] ou archimédienne [27]) un échantillon ayant le même modèle peut être ainsi généré avec un nombre très important (d'ordre de millions, voire de milliards de circuits). Les métriques de test seront ainsi estimées avec précision à base de ce nouvel échantillon. Si en revanche, l'échantillon de départ n'est pas important, souvent parce que les simulations prennent beaucoup de temps, il est conseillé d'utiliser la théorie des valeurs extrêmes où uniquement les circuits extrêmes sont générés [29][82][83]. L'estimation des métriques de test sera effectuée à base de ces circuits étant donné que les circuits défaillants ou ceux qui échouent au test, utilisés pour estimer les métriques de test, sont des circuits extrêmes.

2 Les métriques de test et leurs estimateurs

Dans cette section nous définissons les métriques de test qui permettent d'évaluer la qualité d'un test. Les métriques de test analogiques sont présentées dans [84]. Ces métriques quantifient la capacité d'une technique de test à différencier correctement les circuits fonctionnels des circuits

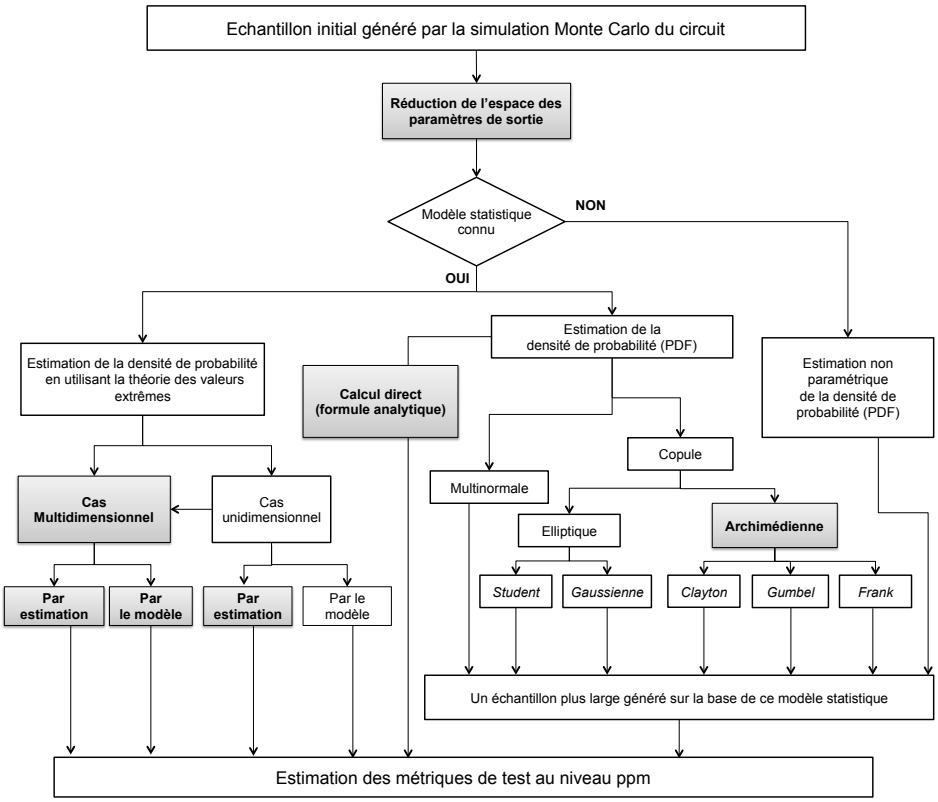


Figure 2.3: Résumé des méthodes proposées.

défaillants. Certaines métriques sont utiles pour le constructeur (pour évaluer le test de production) et d'autres pour les concepteurs (pour évaluer leur technique de test). Les métriques de test sont données comme suit :

- **Le Rendement (Y: Yield)**: C'est la proportion des circuits qui sont fonctionnels, il est donné comme suit:
$$Y = \mathbf{Pr}(\text{Circuit est fonctionnel})$$
- **Le Rendement de test (Y_T: Test Yield)** : C'est la proportion des circuits qui passent le test, il est donné comme suit:
$$Y_T = \mathbf{Pr}(\text{Circuit passe le test})$$
- **La Couverture de rendement (Y_C: Yield Coverage)**: C'est la proportion des circuits qui passent le test parmi les circuits fonctionnels, elle est donnée comme suit:
$$Y_C = \mathbf{Pr}(\text{Circuit passe le test/ Circuit est fonctionnel})$$
- **La Perte de rendement (Y_L: Yield Loss)** : C'est la proportion des circuits qui échouent au test parmi les circuits fonctionnels, elle est donnée comme suit:
$$Y_L = \mathbf{Pr}(\text{Circuit échoue au test/ Circuit est fonctionnel}) = 1 - Y_C$$
- **Le Taux de défauts (D_L: Defect Level** ou encore T_E**: Test Escapes) :** C'est la proportion des circuits défaillants parmi ceux qui passent le test, il est donné comme suit:
$$T_E = \mathbf{Pr}(\text{Circuit est défaillant/ Circuit passe le test})$$

Dans ce qui suit nous allons présenter les formules analytiques des métriques de test analogique dans le cas des variations du procédé de fabrication. Nous nous intéressons seulement à deux métriques principales, à savoir le Taux de défauts T_E et la Perte de rendement Y_L. Ces deux métriques sont utiles pour les concepteurs afin d'évaluer leur technique de test.

En utilisant les définitions présentées ci-dessus, on peut alors écrire les métriques de test dans une forme probabiliste comme suit:

$$T_E = 1 - \frac{\mathbf{Pr}(\text{Circuit est fonctionnel \& passe le test})}{\mathbf{Pr}(\text{Circuit passe le test})} \tag{2.1}$$

$$Y_L = 1 - \frac{\mathbf{Pr}(\text{Circuit est fonctionnel \& passe le test})}{\mathbf{Pr}(\text{Circuit est fonctionnel})} \tag{2.2}$$

Nous allons dans ce qui suit exprimer les formules théoriques multidimensionnelles des métriques de test dans le cas de plusieurs performances et mesures de test par leurs fonctions de densité de probabilité conjointe (PDF) et leurs fonctions de répartition conjointe (CDF).

Soit un circuit avec n performances $\mathbf{P} = (P_1, P_2, \ldots, P_n)$ et n spécifications $s = (s_1, s_2, \ldots, s_n)$. Ce circuit est conçu de telle sorte que chaque performance P_i satisfait les spécifications s_i (c.-à-d. $P_i \leq s_i$). Pour ce circuit, nous considérons un ensemble de m mesures de test $\mathbf{T} = (T_1, T_2, \ldots, T_m)$ et m limites de test $l = (l_1, l_2, \ldots, l_m)$. Le circuit passe le test si chaque mesure de test T_i satisfait les limites de test l_i (c.-à-d. $T_i \leq l_i$). En utilisant les définitions présentées ci-dessus, on peut alors écrire les métriques de test sous forme probabiliste comme suit :

$$T_E = 1 - \frac{\mathbf{Pr}(P_1 \leq s_1, \ldots, P_n \leq s_n, T_1 \leq l_1, \ldots, T_m \leq l_m)}{Pr(T_1 \leq l_1, \ldots, T_m \leq l_m)} \tag{2.3}$$

$$Y_L = 1 - \frac{\mathbf{Pr}(P_1 \leq s_1, \ldots, P_n \leq s_n, T_1 \leq l_1, \ldots, T_m \leq l_m)}{Pr(P_1 \leq s_1, \ldots, P_n \leq s_n)} \tag{2.4}$$

$\Rightarrow$

$$Y_L = 1 - \frac{\int_{s_1}, \cdots, \int_{s_n} \int_{l_1}, \cdots, \int_{l_m} f_{PT}(s,l)\ ds\ dl}{\int_{s_1}, \cdots, \int_{s_n} f_P(s)\ ds} \tag{2.5}$$

$$T_E = 1 - \frac{\int_{s_1}, \cdots, \int_{s_n} \int_{l_1}, \cdots, \int_{l_m} f_{PT}(s,l)\ ds\ dl}{\int_{l_1}, \cdots, \int_{l_m} f_T(l)\ dl} \tag{2.6}$$

avec :

- $\int_{s_1}, \cdots, \int_{s_n}$ est l'intégration dans le domaine des spécifications.
- $\int_{l_1}, \cdots, \int_{l_m}$ est l'intégration dans le domaine des limites de test.
- $f_P(s) = f_P(s_1, s_2, \ldots, s_n)$ est la densité de probabilité conjointe des performances.
- $f_T(l) = f_T(l_1, l_2, \ldots, l_m)$ est la densité de probabilité conjointe des mesures de test.
- $f_{PT}(s,l) = f_{PT}(s_1, s_2, \ldots, s_n, l_1, l_2, \ldots, l_m)$ est la densité de probabilité conjointe des performances et des mesures de test.

On peut aussi exprimer les métriques de test par les fonctions de répartition conjointe des performances et des mesures de test des circuits sous test, on peut alors écrire les métriques de test sous la forme:

$$T_E = 1 - \frac{F_{PT}(s_1, s_2, \ldots, s_n, l_1, l_2, \ldots, l_m)}{F_T(l_1, l_2, \ldots, l_m)} \tag{2.7}$$

$$Y_L = 1 - \frac{F_{PT}(s_1, s_2, \ldots, s_n, l_1, l_2, \ldots, l_m)}{F_P(s_1, s_1, \ldots, s_n)} \tag{2.8}$$

Avec:

- $F_P(s_1, s_1, \ldots, s_n)$ est la fonction de répartition conjointe des performances.
- $F_T(l_1, l_2, \ldots, l_m)$ est la fonction de répartition conjointe des mesures de test.
- $F_{PT}(s_1, s_2, \ldots, s_n, l_1, l_2, \ldots, l_m)$ est la fonction de répartition conjointe des performances et des mesures de test.

Les métriques de test, définies précédemment, peuvent être directement estimées en utilisant les estimateurs suivants :

$$\hat{T_E} = \frac{\text{Nombre de circuits qui sont défaillants et qui passent le test}}{\text{Nombre de circuits qui passent le test}} \tag{2.9}$$

$$\hat{Y_L} = \frac{\text{Nombre de circuits qui sont fonctionnels et qui échouent au test}}{\text{Nombre de circuits qui sont fonctionnels}} \tag{2.10}$$

3 Evaluation statistique des techniques de test analogique

Les techniques de test (DfT) doivent être évaluées pendant la phase de conception. En d'autres termes, il faut prouver qu'elles sont efficaces et qu'elles peuvent réellement détecter les circuits fonctionnels et les circuits défaillants. D'où la nécessité de le faire à l'étape de conception avant la fabrication réelle des circuits. L'évaluation de ces techniques se fait en estimant les erreurs commises sur la décision prise par celles-ci. C'est à dire, estimer les erreurs où la décision est erronée au sens de déclarer qu'un circuit soit défaillant alors que ce n'est pas le cas ou bien de déclarer qu'un circuit soit fonctionnel alors qu'il est défaillant. Ces erreurs sont quantifiées par des

probabilités d'erreurs appelées métriques de test. Dans le domaine du test analogique ces métriques représentent le Taux de défauts (T_E) et la Perte de rendement (Y_L). Pour calculer ces métriques, il faut un échantillon de circuits généré par la simulation Monte Carlo du circuit sous test. Étant donné que ce type de simulations prend beaucoup de temps, il n'est possible de générer qu'un échantillon de quelques milliers de circuits en un temps raisonnable. Avec cet échantillon, il n'est malheureusement pas évident d'estimer les métriques de test car cet échantillon peut ne pas contenir de circuits défaillants. Il faut cependant générer des millions de circuits pour pouvoir faire une telle évaluation, ce qui n'est pas possible. Un certain ensemble de méthodes ont été proposées dans la littérature afin de remédier à ce problème. Ces méthodes sont très pratiques et permettent bien évidemment de surmonter la problématique de l'évaluation d'une technique de BIST. Mais elles restent tout de même non applicables dans certaines situations. Nous citons, par exemple, le cas où la densité de probabilité des circuits n'est pas Gaussienne, où la copule n'est pas connue. Aussi, même si cette densité est connue, si elle est estimée sur un ensemble de circuits d'une petite taille, ce qui est souvent le cas, la précision de l'ordre de ppm ne pourra pas être atteinte.

Dans cette section, nous présenterons un ensemble de méthodes permettant d'évaluer des techniques de test dans le cas où la copule de l'échantillon initial n'est pas Gaussienne et dans le cas où sa taille est petite. Nous compléterons cet ensemble par des améliorations où l'on essayera de réduire l'ensemble des paramètres de sortie en éliminant ceux qui sont redondants et qui ne changent rien à l'évaluation si on les supprime. Aussi, nous montrerons dans certains cas l'un des avantages de la théorie des copules qui permettent d'écrire la formule analytique des métriques de test, ce qui permet de les évaluer directement en utilisant ces formules. Ceci évite de générer des échantillons de tailles importantes et permet un calcul direct plus précis et plus rapide.

Cette section est organisée comme suit. Nous commencerons par présenter les méthodes permettant de réduire l'ensemble des paramètres de sortie. C'est une étape de préparation et de traitement de données. La deuxième partie sera consacrée à l'évaluation par les copules Archimédiennes qui sera suivie du calcul direct des métriques de test par leurs formules analytiques.

3.1 Réduction des paramètres de sortie

Dans cette section, nous proposons une nouvelle approche pour réduire le nombre des paramètres de sortie par l'estimation des métriques de test dans le but d'évaluer une technique de test avec précision. Pour valider l'approche proposée, un amplificateur RF à faible bruit (LNA) conçu sous la technologie $0.25\mu m$ BiCMOS de NXP a été considéré. Ce circuit comporte trois performances et deux mesures de test alternatives qui sont proposées pour remplacer ces performances. Avec l'utilisation de l'approche proposée, nous allons montrer qu'une seule performance et une seule mesure de test suffisent pour une estimation précise des métriques de test.

3.1.1 La comparaison des profils de métriques de test

Pour chaque mesure de test T_i, avec une valeur moyenne μ_i et un écart-type σ_i, la limite de test correspondante l_i peut être fixée à $l_i = \mu_i + k_i\sigma_i$ (ou $l_i = \mu_i - k_i\sigma_i$). Nous définissons comme *profil d'une métrique de test* la courbe qui décrit la variation d'une métrique (T_E ou Y_L) en fonction des variations des limites des mesures de test. En général, les spécifications sont fixées dans le cahier des charges, tandis que les limites de test peuvent être fixées par l'ingénieur de test.

La méthode de réduction des paramètres de sortie a besoin d'une comparaison entre les profils des métriques de test que l'on obtient dans le cas où l'ensemble de tous les paramètres de sortie est pris en compte, et le cas où un sous ensemble des paramètres de sortie est considéré. Pour la

comparaison de ces profils, nous considérons les deux fonctions de profil discrètes $y_0 = f_0(k)$ et $y_1 = f_1(k)$ illustrées par la Figure 2.4. Pour ces fonctions, y_0 et y_1 sont exprimés en ppm et les coefficients de la limite de test k_i de toutes les mesures de test sont définies à la même valeur k, où k peut prendre r valeurs différentes k_j, $j = 1, \ldots, r$ (typiquement dans l'intervalle $[3, 6]$). Pour chaque valeur j, on calcule la distance entre les deux fonctions:

$$d_j = f_1(k_j) - f_0(k_j) \tag{2.11}$$

La distance maximale $d_{\max}$ exprimée en ppm est donnée par :

$$d_{\max} = \max\{d_j,\ j = 1, \cdots, r\} \tag{2.12}$$

Si $d_{\max} > d_{th}$, alors le profil $f_0(k)$ est considéré comme étant redondant et il sera éliminé de l'ensemble des paramètres de sortie.

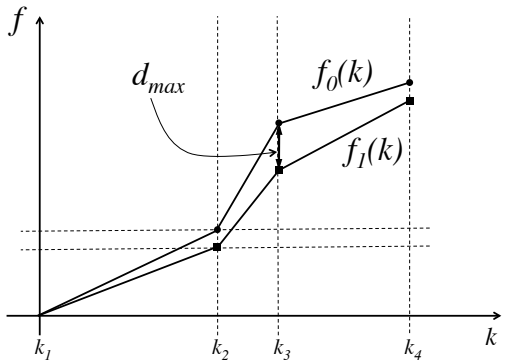


Figure 2.4: Comparaison des profils d'une métrique de test.

3.1.2 Stratégies d'élimination des paramètres de sortie

Dans cette section, nous présenterons les différentes stratégies utilisées pour éliminer les paramètres de sortie redondants afin de trouver le meilleur ensemble qui donne les valeurs les plus proches de celles des métriques de test estimées à partir de l'ensemble initial de tous les paramètres de sortie. Nous avons utilisé deux types de stratégies pour la réduction des paramètres de sortie, l'élimination exhaustive et l'élimination Gloutonne.

- **Elimination exhaustive** : elle consiste à former tous les ensembles possibles des paramètres de sortie et à calculer pour chaque ensemble les métriques de test. Cela n'est possible que pour un petit nombre de paramètres de sortie. Le nombre total des ensembles à prendre en considération est égal à $\sum_{i=1}^{n} C_n^i \times \sum_{j=1}^{m} C_m^j$, où n est le nombre de performances et m le nombre de mesures de test. Cette stratégie peut être améliorée en partant d'ensembles formés par une performance et une mesure de test et à ajouter dans chaque itération une performance ou une mesure de test jusqu'à trouver une solution acceptable. Cela évite de générer tous les ensembles possibles.
- **Elimination Gloutonne** : dans ce cas, la performance qui donne la plus petite distance $d_{\max}$ sera éliminée. Dans la deuxième étape qui commence par cette élimination une autre performance qui donne la plus petite distance $d_{\max}$ sera éliminée et ainsi de suite. La même

procédure doit être suivie pour les mesures de test en partant de l'ensemble des performances obtenues. Le nombre total des ensembles formés est égal à $(n+m)+1$, où l'ensemble sans aucune élimination doit être considéré.

Dans ce travail, nous avons utilisé ces deux stratégies d'élimination. D'autres stratégies d'élimination peuvent être envisagées. Il est possible d'utiliser des algorithmes génétiques, l'algorithme de branch and bound [85], etc.

3.1.3 Algorithme de réduction des paramètres de sortie

L'algorithme présenté ci-dessous est la partie principale de la méthode proposée qui permet de réduire le nombre de paramètres de sortie d'un circuit. Cette méthode est basée sur l'estimation des métriques de test dans le but d'obtenir un sous ensemble de paramètres de sortie qui réagit comme l'ensemble original.

Considérons des circuits ayant n performances $\mathbf{P} = (P_1, P_2, \ldots, P_n)$, n spécifications $\mathbf{s} = (s_1, s_2, \ldots, s_n)$, m mesures de test $\mathbf{T} = (T_1, T_2, \ldots, T_m)$ et m limites de test $\mathbf{l} = (l_1, l_2, \ldots, l_m)$. La méthode de réduction des paramètres de sortie basée sur l'estimation des métriques de test se compose des étapes suivantes:

1. Effectuer une simulation Monte Carlo du circuit sous test, en considérant les variations du procédé de fabrication pour obtenir un échantillon de N circuits .
2. Soit $P_{opt} = \{P_1, P_2, \ldots, P_n\}$ l'ensemble réduit et optimal des performances, et soit $T_{opt} = \{T_1, T_2, \ldots, T_m\}$ l'ensemble réduit optimal des mesures de test.
3. Calculer les métriques de test pour les différentes valeurs des limites des mesures de test $k_j, j = 1, ..., r$, en utilisant les équations (2.9) et (2.10). Nous obtenons le profil $f_0(k)$ pour le Taux de défauts T_E et le profil $g_0(k)$ pour la Perte de rendement Y_L.
4. Pour chaque performance P_i dans P_{opt}, calculer les profils des métriques de test $f_i(l)$ et $g_i(l)$ lorsque P_i est éliminée des paramètres de sortie P_{opt}.
5. Sélectionnez la performance P_i du circuit à éliminer de l'ensemble P_{opt} de sorte que la distance $d_{\max}$ entre les profils des métriques de test $f_i(k)$ et $f_0(k)$ et entre les profils $g_i(k)$ et $g_0(k)$ soit la plus petite, selon l'Equation (2.12).
6. Si les profils des métriques de test $f_i(k)$ et $g_i(k)$ sont équivalents aux profils $f_0(k)$ et $g_0(k)$ pour un seuil donné d_{th}, la performance P_i est éliminée de P_{opt} (c.-à-d. $P_{opt} = P_{opt} - \{P_i\}$) et la procédure est répétée à partir de l'étape 4. Si elles ne sont pas équivalentes, l'ensemble des performances du circuit P_{opt} est conservé.
7. Pour chaque mesure de test T_j dans T_{opt}, calculer les métriques de test $f_j(l)$ et $g_j(l)$ quand T_j est éliminée à partir des paramètres de sortie T_{opt}.
8. Sélectionnez la performance T_j du circuit à éliminer de l'ensemble T_{opt} de sorte que la distance $d_{\max}$ entre les profils des métriques de test $f_j(k)$ et $f_0(k)$ et entre les profils $g_j(k)$ et $g_0(k)$ soit la plus petite, selon l'Equation (2.12).
9. Si les profils des métriques de test $f_j(k)$ et $g_j(k)$ sont équivalents aux courbes de référence donnée par $f_0(k)$ et $g_0(k)$ pour un seuil donné d_{th}, la mesure de test T_j est éliminé de T_{opt} (c-à-d. $T_{opt} = T_{opt} - \{T_j\}$) et la procédure est répétée à l'étape 7. S'ils ne sont pas équivalents, l'ensemble des mesures de test T_{opt} est conservé.
10. L'ensemble des paramètres de sortie à conserver est donnée par $P_{opt} \cup T_{opt}$.

3.1.4 Cas d'étude: amplificateur RF à faible bruit (LNA) de NXP

Notre cas d'étude représente un amplificateur RF à faible bruit (LNA) qui fonctionne à $2,4$ GHz et qui est couramment utilisé dans les applications à bande étroite comme le Wifi et le Bluetooth. Il possède deux capteurs intégrés: a) un détecteur d'enveloppe (ED) qui se compose d'un redresseur demi-onde suivi d'un filtre passe-bas qui extrait la composante continue du signal redressé [86]. La sortie de ce capteur est directement liée à l'amplitude de sortie RF de l'amplificateur, et b) un capteur de courant intégré (BICS), proposé à l'origine dans [87], qui tire partie de la faible résistance de la ligne qui relie le cœur du LNA à l'alimentation électrique. À chaque fois qu'un courant I_{CUT} passe dans le LNA, il génère une faible chute de tension à travers la résistance. Cette baisse est générée par le capteur afin d'extraire une tension de sortie proportionnelle au courant d'alimentation dynamique. Pour la mesure de test, la sortie BICS est reliée à l'entrée du détecteur d'enveloppe pour extraire la composante de courant continu. La conception de la puce et son layout sont réalisés

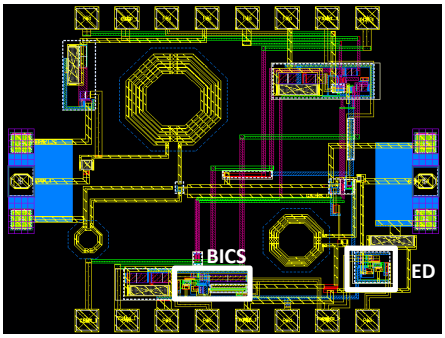


Figure 2.5: Layout de la puce d'un LNA conçu sous la technologie $0.25\mu m$ BiCMOS de NXP.

sur une technologie $0.25\mu m$ BiCMOS de NXP semi-conducteurs. Le layout du LNA et les capteurs BIT sont montrés par la Figure 2.5. Les simulations post-layout faites par Spectre RF montrent que les performances nominales principales du LNA sont: Gain = 16.4 dB, Noise Figure = 2.72 dB, S_{11} = -22 dB, IIP1 = -7.5 dBm et IIP3 = 3 dBm. Enfin, à titre de comparaison, une simulation Monte Carlo de 10^6 circuits a été réalisée pour extraire les performances du LNA et les sorties du capteur BIT. Cette simulation a pris environ trois mois. Pour chaque cas, nous avons enregistré les paramètres de sortie, c'est à dire les valeurs des performances $P_{opt} = \{Gain, NF, S_{11}\}$ et les mesures de test $T_{opt} = \{T_{ED}, T_{CS}\}$. La Figure 2.6 montre un échantillon de 10^6 circuits générés par la simulation Monte Carlo du LNA.

Les spécifications des trois performances $Gain, NF, S_{11}$ sont fixées à $k_1\sigma$, soit:

$$\begin{aligned} Gain \geq s_{gain} &= \mu_{Gain} - k_1 \cdot \sigma_{Gain} \\ NF \leq s_{NF} &= \mu_{NF} + k_1 \cdot \sigma_{NF} \\ S_{11} \leq s_{S_{11}} &= \mu_{S_{11}} + k_1 \cdot \sigma_{S_{11}} \end{aligned}$$

Les limites de test des deux mesures de test T_{ED} et T_{CS} sont fixées à $k_2\sigma$, soit:

$$\begin{aligned} T_{ED} \geq l_{T_{ED}} &= \mu_{T_{ED}} - k_2 \cdot \sigma_{T_{ED}} \\ T_{CS} \geq l_{T_{CS}} &= \mu_{T_{CS}} - k_2 \cdot \sigma_{T_{CS}} \end{aligned}$$

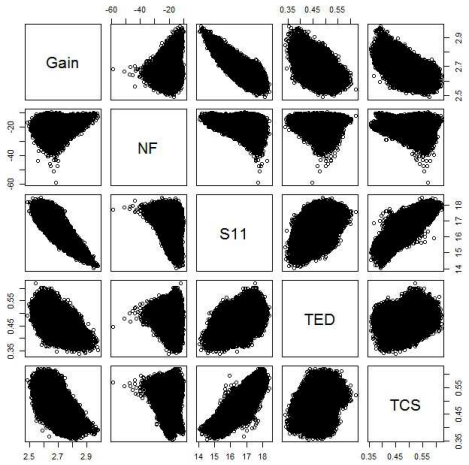


Figure 2.6: Echantillon de 10^6 circuits générés par la simulation Monte Carlo d'un LNA.

3.1.5 Réduction des paramètres de sortie du LNA

Nous allons utiliser la méthode proposée dans la Section 3.1.3 pour réduire les paramètres de sortie du LNA présenté ci-dessus. On commence par un ensemble de circuits générés à partir de la simulation Monte Carlo. Nous considérons tous les paramètres de sortie à savoir les performances $P = \{Gain, NF, S_{11}\}$, et les mesures de test $T = \{T_{CS}, T_{ED}\}$.

Dans une première étape, nous calculons les profils des métriques de test de référence à partir de cet ensemble, nous allons calculer les métriques de test, T_E et Y_L pour différentes valeurs des limites de test, fixées de $k_2 = 3$ à $k_2 = 6$ avec un pas de 0.1. Les spécifications sont fixées à $k_1 = 4$. Les profils obtenues $T_{E_0} = f_0(l)$ et $Y_{L_0} = g_0(l)$ sont représentés par la Figure 2.7.

Nous éliminons maintenant la première performance $Gain$ et nous calculons les métriques de test de la même manière que dans l'étape précédente. Les résultats obtenus sont représentés par les courbes $T_{E_1} = f_1(l)$ et $Y_{L_1} = g_1(l)$ de la Figure 2.8. Pour la comparaison des profils, nous utilisons l'approche présentée dans la section 3.1.1, où nous avons fixé le seuil de distance à $d_{th} = 10ppm$. Le $d_{\max}$ obtenu dans ce cas est égal à $d_{\max(T_E)} = -340ppm$ pour le Taux de défauts T_E et $d_{\max(Y_L)} = +139$ ppm pour la Perte de rendement Y_L. Étant donné que $d_{\max(Y_L)} > 10ppm$, il n'est pas possible d'éliminer la performance $Gain$.

Ensuite, nous éliminons la performance NF et nous calculons les profils des métriques de test. Les profils obtenus $T_{E_2} = f_2(l)$ et $Y_{L_2} = g_2(l)$ sont représentées par la Figure 2.9. Les distances maximales entre ces profils sont $d_{\max(T_E)} = -10ppm$ pour T_E et $d_{\max(Y_L)} = 0ppm$ pour Y_L. Par conséquent, il est possible d'éliminer la performance NF (c.-à-d. $P_{opt} = P_{opt} - \{NF\} \Rightarrow P_{opt} = \{Gain, S_{11}\}$).

Nous continuons avec cet ensemble des performances (c.-à-d. $Gain$ et S_{11}) et nous éliminons la performance S_{11}. Ensuite, nous estimons les profils des métriques de test. Les profils obtenues $T_{E_3} = f_3(l)$ et $Y_{L3} = g_3(l)$ sont représentées par la Figure 2.10. Le $d_{\max}$ obtenu dans ce cas est

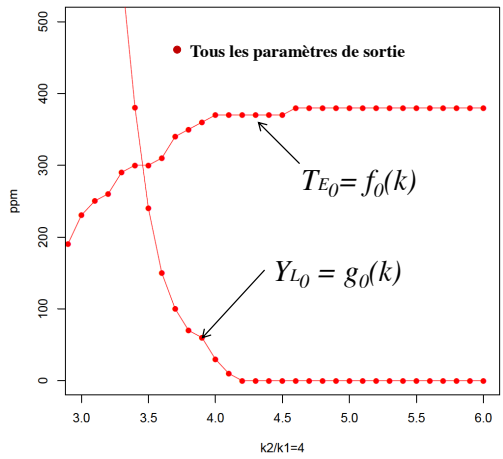


Figure 2.7: Profils des métriques de test en considérant tous les paramètres de sortie : $Gain, NF, S_{11}$ et $T_{ED}T_{CS}$

.

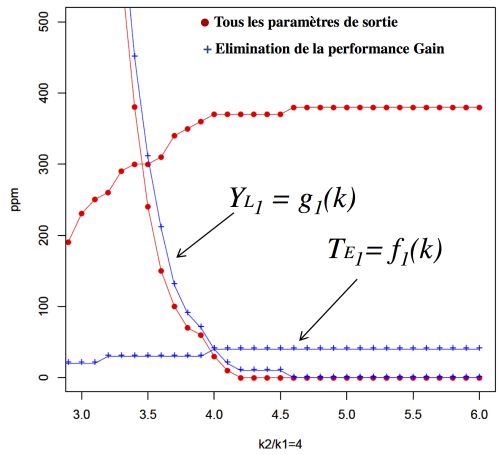


Figure 2.8: Profils des métriques de test en éliminant le $Gain$.

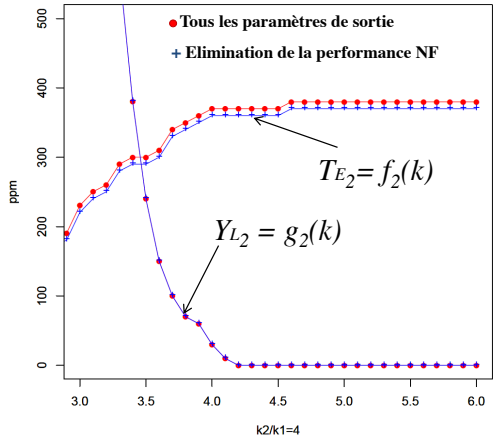


Figure 2.9: Profils des métriques de test en éliminant NF.

égal à $d_{\max(T_E)} = -10ppm$ pour le T_E et $d_{\max(Y_L)} = 0ppm$ pour le Y_L. Par conséquent, il est possible d'éliminer la performance S_{11} (c.-à-d. $P_{opt} = P_{opt} - \{S_{11}\} \Rightarrow P_{opt} = \{Gain\}$).

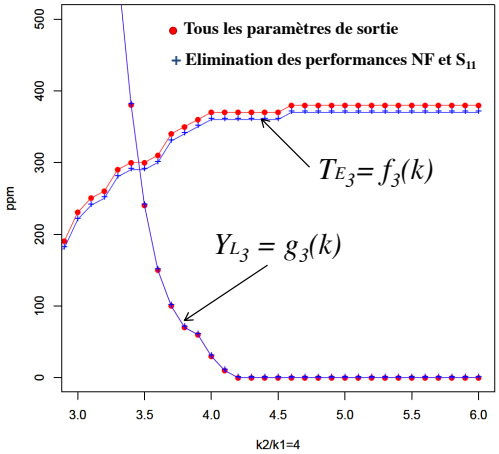


Figure 2.10: Profils des métriques de test en éliminant S_{11}.

Enfin, nous considérons l'élimination des mesures de test alternatives. Les profils des métriques de test obtenues en éliminant la première mesure de test T_{ED} du meilleur ensemble acceptable obtenu à l'étape précédente sont illustrés par la Figure 2.11. Les différentes valeurs obtenues pour $d_{\max}$ sont illustrés dans le Tableau 2.1. Ces résultats montrent qu'il est possible d'éliminer les performances NF et S_{11} et la mesure de test T_{CS}, mais il n'est pas possible d'éliminer la mesure de test T_{ED}. Nous remarquons que l'élimination de T_{CS} se traduit par un impact important sur la Perte de rendement qui est réduit de manière significative. On peut alors l'éliminer car cette mesure de test alternative n'améliore pas la détection du Taux de défauts sur l'utilisation de l'autre mesure

de test T_{ED}, et il ne fait qu'accroître la Perte de rendement. Notez aussi que l'algorithme exhaustif a donné les mêmes résultats. Nous concluons que la performance $Gain$ et la mesure de test T_{ED} sont suffisantes pour évaluer la technique BIT du LNA. En d'autres termes, le modèle statistique qui utilise uniquement ces deux paramètres de sortie va produire des résultats très proches du modèle incluant tous les cinq paramètres de sortie initiaux.

Ainsi, l'ensemble réduit des paramètres de sortie obtenu est :

$$P_{opt} \cup T_{opt} = \{Gain, T_{ED}\}$$

Les résultats donnés par l'algorithme de recherche exhaustif sont présentés par le Tableau 2.2. Notez que la meilleure solution est la même que celle obtenue avec l'algorithme glouton.

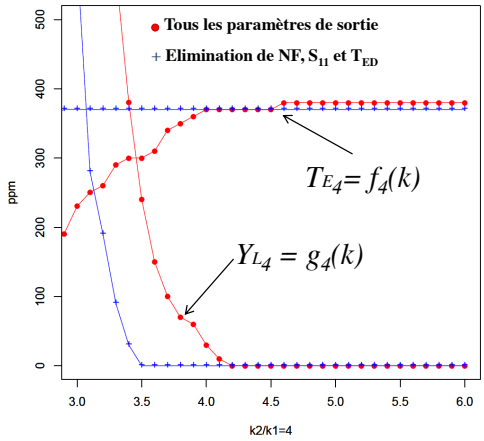


Figure 2.11: Profils des métriques de test éliminant les performances NF et S_{11} et la mesure de test T_{CS}.

En utilisant l'ensemble réduit d'une seule performance et d'une seule mesure de test nous avons estimé les métriques de test par intervalle de confiance à base du modèle des valeurs extrêmes [88][29]. Ensuite, nous les avons comparés aux résultats de l'estimation sur l'échantillon généré par la simulation Monte Carlo du circuit. Ces résultats sont présentés par la Figure 2.12. On remarque bien que les intervalles de confiance du modèle statistique sont plus serrés, donc plus précis, que ceux obtenus par la simulation Monte Carlo.

3.2 Évaluation par une copule Archimédienne

Un modèle basé sur les copules sépare les dépendances des paramètres de sortie de leurs distributions marginales, fournissant un ensemble complet permettant de modéliser les dépendances en utilisant des lois statistiques multi-variées usuelles. Dans cette section, nous illustrons l'utilisation des copules Archimédiennes, en particulier, la copule de Clayton pour la modélisation des dépendances non-linéaires des paramètres de sortie des pixels d'un capteur de vision CMOS conçu sous la technologie d'Atmel dans le but d'évaluer sa technique de test.

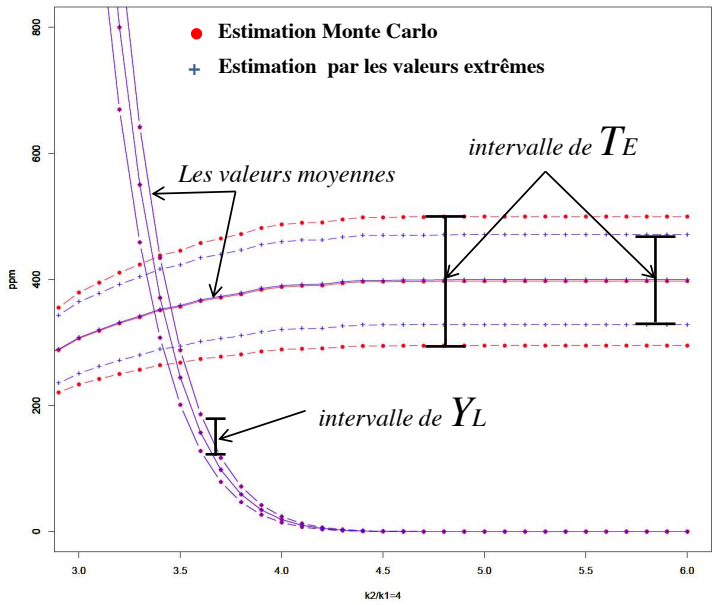


Figure 2.12: Estimation des métriques de test en utilisant la théorie des valeurs extrêmes pour la performance $Gain$ et la mesure de test T_{ED}.

Tableau 2.1: Réduction par l'approche gloutonne de l'ensemble des paramètres de sortie.

Itération	Ensemble des Performances	Ensemble des Mesures de test	$d_{\max}$ (T_E) ppm	$d_{\max}$ (Y_L) ppm	Solution acceptable
1	{2, 3}	{4, 5}	-340	+139	NON
2	**{1, 3}**	**{4, 5}**	**-10**	**0**	**OUI**
3	**{1}**	**{4, 5}**	**-10**	**0**	**OUI**
4*	**{1}**	**{4}**	**-10**	**-600**	**OUI**
5	{1}	{5}	+149	-1500	NON

* La meilleure solution acceptable.

Tableau 2.2: Réduction exhaustive de l'ensemble des paramètres de sortie.

Itération	Ensemble des Performances	Ensemble des Mesures de test	$d_{\max}$ (T_E) ppm	$d_{\max}$ (Y_L) ppm	Solution acceptable
1	**{1, 2, 3}**	**{4}**	**0**	**-600**	**OUI**
2	{1, 2, 3}	{5}	+159	-1500	NON
3	**{1, 2}**	**{4, 5}**	**0**	**0**	**OUI**
4	**{1, 3}**	**{4, 5}**	**-10**	**0**	**OUI**
5	{2, 3}	{4, 5}	-340	+139	NON
6	{1, 2}	{4}	0	-600	NON
7	{1, 2}	{5}	+159	-1500	NON
8	{1, 3}	{4}	+10	-600	NON
9	{1, 3}	{5}	+149	-1500	NON
11	{2, 3}	{4}	-340	+460	NON
12	{2, 3}	{5}	+340	-1500	NON
10	**{1}**	**{4, 5}**	**-10**	**0**	**OUI**
13	{2}	{4, 5}	+370	-159	NON
14	{3}	{4, 5}	-350	+139	NON
15*	**{1}**	**{4}**	**-10**	**-600**	**OUI**
16	{1}	{5}	+149	-1500	NON
17	{2}	{4}	-370	+440	NON
18	{2}	{5}	+370	-1500	NON
19	{3}	{4}	-350	+460	NON
20	{3}	{5}	+350	-1500	NON

* La meilleure solution acceptable.

3.2.1 Étapes de l'approche proposée

Afin d'estimer les métriques de test analogique de manière précise en utilisant la copule de Clayton nous proposons une approche dont les différentes étapes sont les suivantes :

1. Effectuer une simulation Monte Carlo du circuit sous test, en considérant des variations du procédé de fabrication pour obtenir un échantillon de N circuits,
2. Appliquer le test d'ajustement de Kolmogorov-Smirnov présenté dans la Section 2.10.5 de [82] sur les distributions marginales des paramètres de sortie,
3. Calculer les valeurs des paramètres statistiques des distributions marginales des performances et des mesures de test,
4. Appliquer la procédure de choix de la copule optimale présentée dans la Section 2.16 de [82],
5. Calculer la copule empirique,
6. Générer une nouvelle copule plus large de taille m, telle que $(m \gg N)$ de circuits (sous Matlab, R) ayant les mêmes paramètres de dépendance que la copule empirique,
7. Générer un nouvel échantillon de taille m à base de la nouvelle copule, en calculant la fonction de répartition inverse pour chaque marginale de la nouvelle copule,
8. Estimer les métriques de test analogique sur ce nouvel échantillon,
9. A base de cette évaluation, fixer les limites de test pour chaque mesure de test, comme compromis entre le Taux de défauts et la Perte de rendement. Pour ce faire, nous utilisons la règle de dix ($Y_L = 10 \times T_E$).

3.2.2 Cas d'étude : pixel d'un capteur de vision CMOS (Atmel)

Dans cette section nous allons appliquer toutes les étapes de l'approche proposée pour l'estimation des métriques de test par la copule de Clayton pour une technique de test BIST de pixels d'un capteur de vision CMOS présenté dans [89]. Ce pixel a été conçu sous la technologie d'Atmel. Nous considérons la performance DSNU (*Dark Signal Non Uniformity*) ayant une relation non linéaire avec la mesure de test VA (*output voltage*). La Figure 2.13 illustre le schéma du circuit qui représente

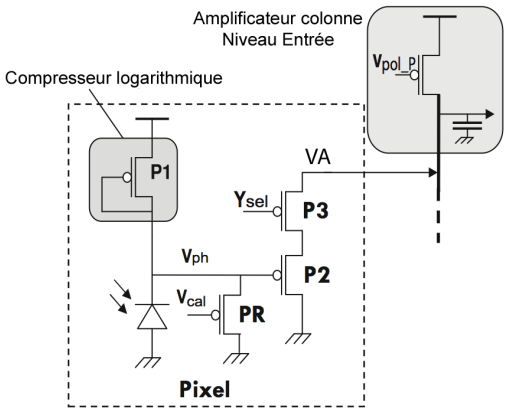


Figure 2.13: Structure du pixel d'un capteur de vision à intégration.

un pixel d'un capteur de vision. La structure du pixel est composée de transistors PMOS et d'une photodiode. Ce type de pixels a une relation logarithmique entre la tension de sortie (V_{ph}) et la lumière incidente (représentée par le courant photo généré I_{ph}). La technique de BIST consiste à

mesurer la tension de sortie VA du pixel en lui appliquant une tension pulsionnelle à l'anode de la photodiode. Cette mesure électrique est effectuée très rapidement, et la mesure de test n'est donc pas dépendante de la lumière entrante. Cette mesure de BIST vise à saisir les principales sources du DSNU, comme la discordance des transistors.

3.2.3 Le modèle statistique des pixels

Le but d'un modèle statistique (distribution conjointe) est de trouver un modèle mathématique capable de décrire le comportement des paramètres de sortie d'un circuit. La Figure 2.14 illustre la distribution conjointe de l'échantillon initial de 1000 circuits générés par la simulation Monte Carlo du circuit. En supposant que la loi conjointe de la performance DSNU et de la mesure de test VA est une multi-normale, nous allons la comparer à une distribution multi-normale ayant les mêmes paramètres. Comme le montre la Figure 2.15 le modèle statistique des pixels (en noir) ne suit pas le modèle loi multi-normale de l'échantillon en gris.

Puisque le modèle statistique de cette distribution conjointe est inconnu, nous allons calculer la copule empirique de cet échantillon pour vérifier si celle-ci est connue. Pour choisir la meilleure copule permettant de modéliser au mieux la dépendance entre ces paramètres de sortie de circuit, nous allons appliquer la procédure de sélection de la copule optimale présentée dans la Section 2.16 de [82].

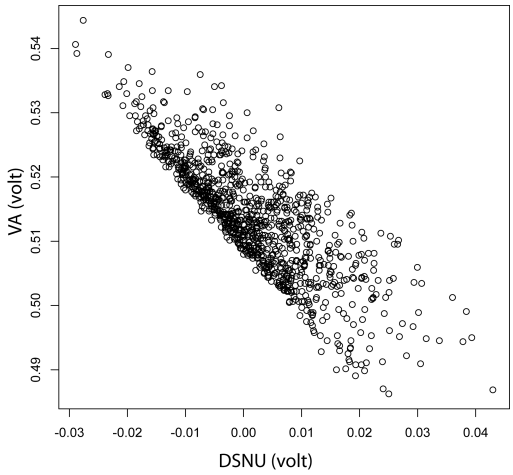


Figure 2.14: Un échantillon initial de 1000 circuits générés par simulation Monte Carlo du circuit.

3.2.4 Ajustement des distributions marginales

Afin de calculer la copule empirique nous avons besoin d'ajuster les distributions marginales des paramètres de sortie de (DSNU, VA) du pixel (cf. Figure 2.16). A cette fin nous avons utilisé le test d'ajustement des distributions univariées de Kolmogorov-Smirnov. Son application a été réalisée par le logiciel R. Étant donnés que les résultats des valeurs critiques du test de Kolmogorov-Smirnov D_n avec un niveau de confiance $\alpha = 5$ sont supérieurs à la statistique de Kolmogorov-Smirnov $D < D_n$, comme le montre le Tableau 2.3, alors on rejette pas l'hypothèse selon laquelle les distributions des

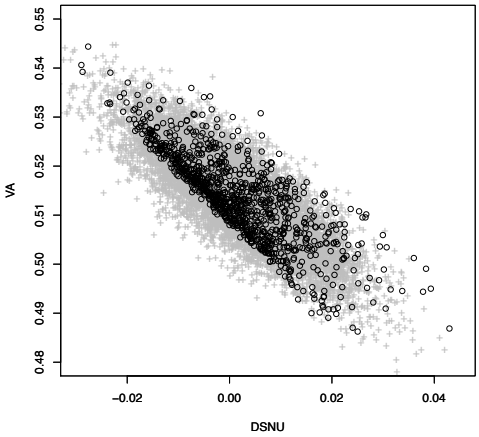


Figure 2.15: Un ensemble initial de 1000 pixels obtenu par la simulation Monte Carlo du circuit (noir) et un échantillon de 1000 pixels obtenu à partir d'une distribution multi-normale (gris).

paramètres de sortie de (DSNU, VA) suivent des lois Normales. Les paramètres de ces distributions sont présentés par le Tableau 2.4.

Paramètre de sortie	**Distribution**	**La statistique** D	D_n
Performance : DSNU	Gaussienne	0.032	0.6852
Mesures de test : VA	Gaussienne	0.041	0.37

Tableau 2.3: Comparaison des valeurs critiques de la loi de Kolmogorov-Smirnov D_n.

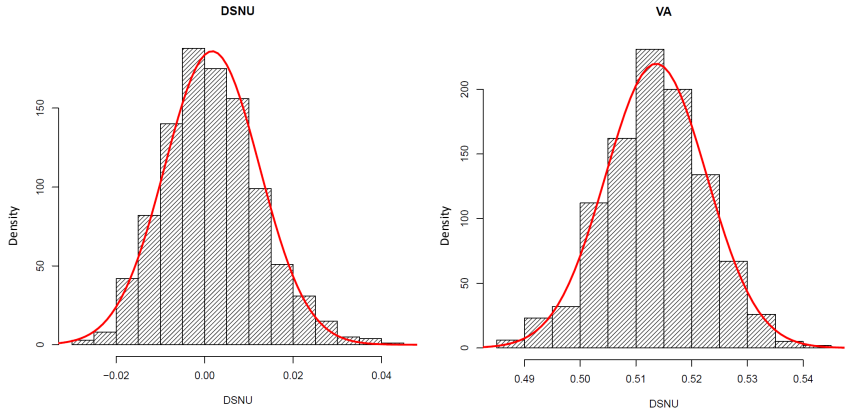
Paramètre de sortie	μ	σ	**Spécifications**	**Limites de test**
Performance : DSNU	1.7 mV	10 mV	$a_1 = -0.032$ V	$b_1 =$ à déterminer
Mesure de test : VA	513 mV	9 mV	$a_2 = +0.032$ V	$b_2 =$ à déterminer

Tableau 2.4: Les performances du pixel capteur de vision et les paramètres statistiques de leurs Gaussiennes et leurs spécifications ajustées et fixées à 3σ.

Les bornes de la spécification seront fixées à : $[\mu - t\sigma, \mu + t\sigma]$ où t est choisi selon l'application considérée. Pour notre cas, nous avons effectué 1000 simulations Monte Carlo ($N = 1000$) et les spécifications sont fixées à 3σ. Elles sont illustrées par le Tableau 2.4.

3.2.5 Calcul de la copule empirique des pixels

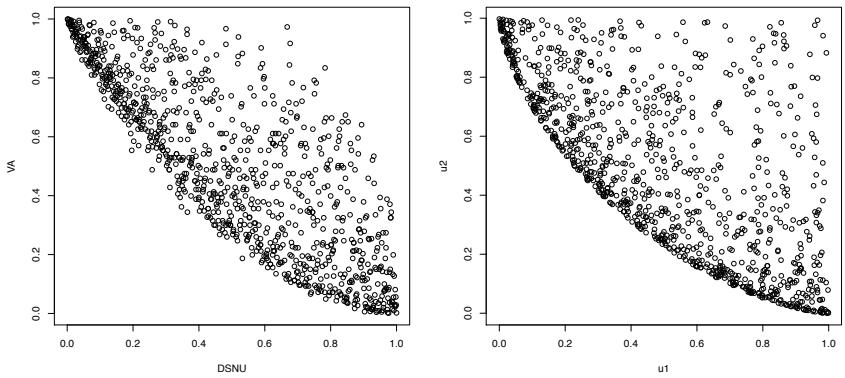
La distribution de la copule empirique $\hat{C}$ résultante n'a pas une forme elliptique typique d'une copule Gaussienne comme le montre la Figure 2.17(a). Cependant, cette distribution a la même forme que la copule de Clayton bi-variée de la Figure 2.17(b). Cette comparaison montre que la copule de



(a) (b)

Figure 2.16: (a) La distribution marginale de la performance (DSNU), et (b) La distribution marginale de la mesure de test (VA).

Clayton est la plus proche possible de la copule empirique obtenue. La sélection de la meilleure copule doit être justifiée par un test d'adéquation.



(a) (b)

Figure 2.17: a) la copule empirique de l'échantillon des pixels et (b) la copule théorique de Clayton.

3.2.6 Test d'adéquation de la copule empirique

Afin de valider formellement l'hypothèse de la copule de Clayton, nous utilisons le test d'ajustement basé sur la copule empirique et la statistique de Cramer-Von Mises présentée en Section 2.15 de [82]. Ce test est mis en oeuvre dans le logiciel R pour tester l'ajustement de la copule empirique $\hat{C}$ à celle de Clayton. La statistique de test de Cramer-Von Mises est égale à 0.025953 pour une valeur critique D_n égale à 0.293206. L'hypothèse de la copule de Clayton n'est pas rejetée. Globalement, on trouve que les copules de Clayton décrivent au mieux les structures de dépendance de

l'échantillon des 1000 pixels générés par la simulation Monte Carlo du circuit.

La copule de Clayton est caractérisée par le paramètre de dépendance $\hat{\theta}$. Ce paramètre est estimé en utilisant l'Equation (2.13). Celui-ci est calculé à partir du taux de Kendall $\hat{\tau}$.

$$\hat{\theta} = -\frac{2\hat{\tau}}{\hat{\tau} - 1} \tag{2.13}$$

Pour notre cas l'estimateur obtenu est $\hat{\theta} = -0.77$ pour $\hat{\tau} = -0.63$.

3.2.7 Génération d'un échantillon plus large de pixels

Une fois la copule validée, nous pouvons générer un échantillon de circuits plus large en utilisant la copule de Clayton. La Figure 2.18 montre le résultat ou l'on a généré un échantillon de 16000 pixels de la copule de Clayton (en noir) et 1000 pixels de l'échantillon initial obtenus par simulation Monte Carlo (en gris).

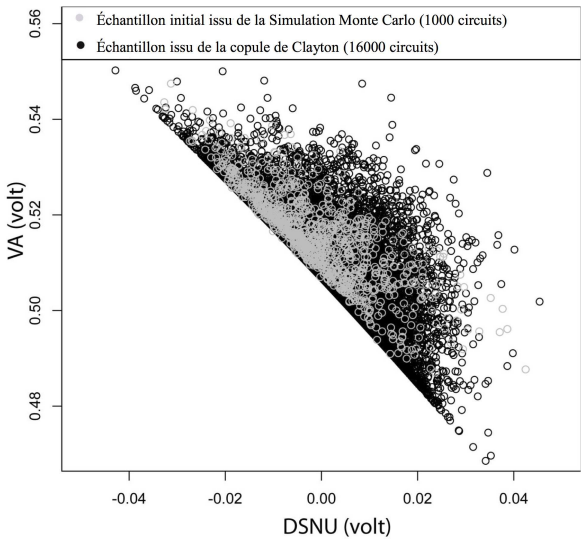


Figure 2.18: 1000 pixels générés par la simulation Monte Carlo du circuit (gris) et 16000 pixels générés à base de la copule de Clayton (noir).

3.2.8 Précision sur le calcul des métriques de test

Nous allons présenter dans ce qui suit les précisions sur les calculs des métriques de test. Cette précision sera donnée sous forme d'intervalles de confiance. Plus l'intervalle est petit, plus la valeur estimée est proche de la valeur réelle. Pour estimer les métriques de test, nous avons varié les limites de test dans l'intervalle $[0.51 - k, 0.51 + k]$ Volt où le facteur k et varié entre 0 et 0.06 avec un pas de 0.001. Pour chaque limite de test, nous avons généré 1000 fois des échantillons de pixels par une copule de Clayton de taille d'un million et pour chaque génération, nous avons estimé les métriques de test. Nous avons calculé la moyenne de chaque métrique et puis fixé ensuite les intervalles de confiance à $\pm 3\sigma$ de cette moyenne. Ce qui signifie que, les valeurs estimées des métriques de test appartiennent à 99.73% à ces intervalles. La courbe en couleur noire de la Figure 2.19 montre

les valeurs moyennes du Taux de défauts T_E obtenues pour chaque limite de test. Le courbe en couleur rouge et les courbes en couleur bleues indiquent le maximum et le minimum du Taux de défauts T_E, respectivement. De la même manière, nous avons estimé la Perte de rendement Y_L. La courbe en couleur noire de la Figure 2.20 montre la moyenne de la Perte de rendement Y_L obtenue pour chaque limite de test. La courbe en couleur rouge et la courbe en couleur bleue indiquent le maximum et le minimum du Y_L, respectivement.

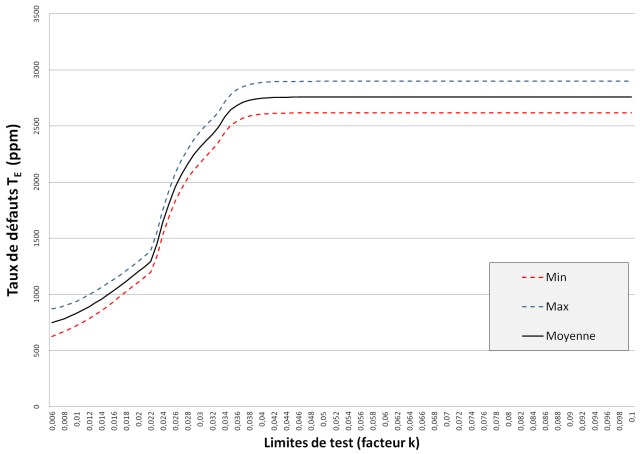


Figure 2.19: Le Taux de défauts T_E et les intervalles de confiance.

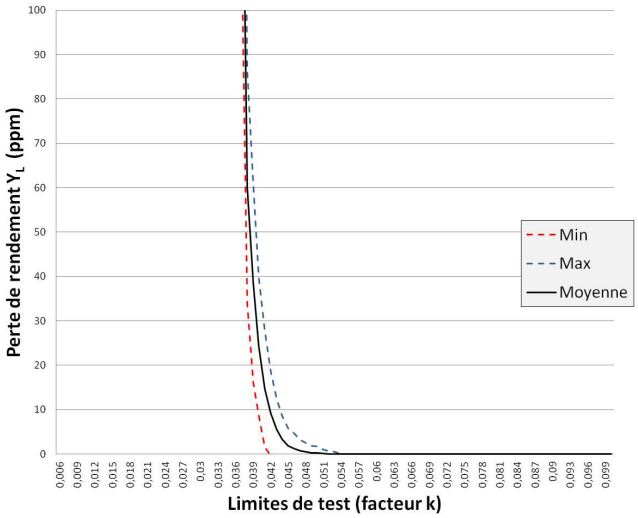


Figure 2.20: La Perte de rendement Y_L et les intervalles de confiance.

3.2.9 Fixation des limites de test

Les limites de test peuvent être fixées en utilisant la règle de dix ($Y_L = 10 \times T_E$). Ceci est obtenu pour $k = 0.026$. Les valeurs correspondantes des métriques de test sont présentées par le Tableau 2.5.

Les métriques de Test	La moyenne	L'intervalle de confiance
Taux de défauts T_E	2049 ppm	[1941,2199] ppm
Perte de rendement Y_L	20490 ppm	[20396,21204] ppm

Tableau 2.5: Les valeurs moyennes des métriques de test avec leurs intervalles de confiance.

3.3 Calcul direct des métriques de test analogique

Dans cette section, nous allons présenter une nouvelle approche, permettant d'évaluer une technique de test analogique sous variations du procédé de fabrication en calculant directement les métriques de test à partir de formules analytiques du modèle statistique de l'échantillon initial obtenu d'une simulation Monte Carlo du circuit sous test. Dans cette approche le modèle statistique considéré est la fonction de répartition conjointe des performances et des mesures de test. Une technique de test d'un amplificateur RF à faible bruit (LNA) de STMicroelectronics nous servira de cas d'étude dans le but de valider cette approche. Pour illustrer la précision de notre approche, nous avons comparé les résultats obtenus aux résultats d'une approche présentée dans [3] basée sur l'estimation par la copule Gaussienne.

3.3.1 Écriture des métriques de test en fonction des copules

Dans cette approche, nous nous sommes basés sur les formules analytiques des métriques de test analogique écrites en fonction de la fonction de répartition conjointe des performances et des mesures de test que nous avons présentées dans la Section 2.

Le théorème de Sklar permet d'écrire une distribution multidimensionnelle F, en fonction des lois marginales $F_1(x_1), \ldots, F_n(x_n)$ et de sa copule C comme suit :

$$F(x_1, \ldots, x_n) = C(F_1(x_1), \ldots, F_n(x_n)). \tag{2.14}$$

Pour exprimer les métriques de test en fonction des copules des performances et des mesures de test, on peut réécrire les deux équations (2.7) et (2.8) comme suit:

$$T_E = 1 - \frac{C_{PT}(u_1, u_2, \ldots, u_n, v_1, v_2, \ldots, v_m)}{C_T(v_1, v_2, \ldots, v_m)} \tag{2.15}$$

$$Y_L = 1 - \frac{C_{PT}(u_1, u_2, \ldots, u_n, v_1, v_2, \ldots, v_m)}{C_P(u_1, u_1, \ldots, u_n)}, \tag{2.16}$$

- $u_i = F_{P_i}(s_i)$ avec $i = 1, \ldots, n$: représente la distribution marginale de la $i^{ème}$ performance.
- $v_j = F_{T_j}(l_j)$ avec $j = 1, \ldots, m$: représente la distribution marginale de la $j^{ème}$ mesure de test.
- $C_P(u_1, u_2, \ldots, u_n)$: représente la copule des performances,
- $C_T(v_1, v_2, \ldots, v_m)$: représente la copule des mesures de test,
- $C_{PT}(u_1, u_2, \ldots, u_n, v_1, v_2, \ldots, v_m)$: représente la copule des performances et des mesures de test.

3.3.2 Procédure de calcul direct des métriques de test

Dans ce qui suit, nous présenterons la procédure proposée afin d'estimer les métriques de test par la fonction de répartition conjointe des paramètres de sortie. Les étapes principales de l'approche sont présentées par la Figure 2.21.

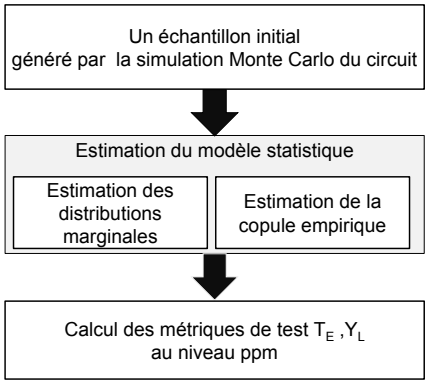


Figure 2.21: Approche de calcul des métriques de test à partir du modèle statistique.

Pour exposer cette approche de manière simple, nous supposons que nous avons un échantillon d'un circuit ayant n performances $\mathbf{P} = (P_1, P_2, \ldots, P_n)$ et n spécifications $\mathbf{s} = (s_1, s_2, \ldots, s_n)$ et un ensemble de m mesures de test $\mathbf{T} = (T_1, T_2, \ldots, T_m)$ et de m limites de test $\mathbf{l} = (l_1, l_2, \ldots, l_m)$. Les étapes de cette approche sont données comme suit :

1. Effectuer une simulation Monte Carlo du circuit sous test, en considérant des variations du procédé de fabrication pour obtenir un échantillon de N circuits.
2. Ajuster les distributions marginales univariées $F_{P_i}(x_i)$ de chaque performance P_i avec $i = 1, \ldots, n$, et $F_{T_j}(y_j)$ de chaque mesure de test T_j avec $j = 1, \ldots, m$, en utilisant le test de Kolmogorov-Smirnov.
3. Appliquer la procédure de choix de la copule optimale pour sélectionner la copule des performances C_P, la copule des mesures de test C_T , et la copule des performances et des mesures de test C_{PT},
4. Le modèle statistique des performances et des mesures de test s'écrit donc comme suit:
   (a) $F_P(x_1, \ldots, x_n) = C_P(F_{P_1}(x_1), \ldots, F_{P_n}(x_n))$
   (b) $F_T(y_1, \ldots, y_m) = C_T(F_{T_1}(y_1), \ldots, F_{T_m}(y_m))$
   (c) $F_{PT}(x_1, \ldots, x_n, y_1, \ldots, y_m) = C_{PT}(F_{P_1}(x_1), \ldots, F_{P_n}(x_n), F_{T_1}(y_1), \ldots, F_{T_m}(y_m))$
5. Les métriques de test peuvent être calculées en utilisant les équations (2.15) et (2.16)

3.3.3 Cas d'étude: amplificateur RF à faible bruit (LNA) de STMicroelectronics

Notre étude de cas représente l'évaluation d'un BIST d'un amplificateur RF à faible bruit (LNA) qui fonctionne à 1.9 GHz. Il est conçu sous la technologie $0.25\mu m$ BiCMOS de STMicroelectronics. Le schéma du circuit du LNA est illustré par la Figure 2.22. Le circuit doit satisfaire cinq performances qui sont P_1=NF, $P_2 = S_{11}$, P_3=Gain, P_4=1-dB CP, et P_5=IIP3, et dont les spécifications sont données dans le Tableau 2.6. La mesure de test considérée est T_1.

Pour évaluer la technique de test de ce LNA, nous utiliserons l'approche présentée dans la Section précédente. Afin d'étudier l'efficacité de l'approche proposée nous allons la comparer à celle présentée dans [3].

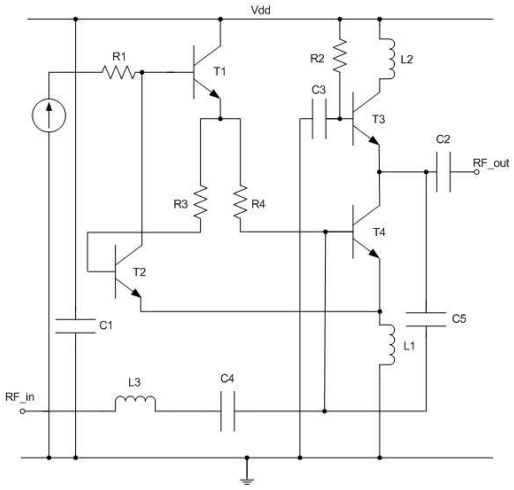


Figure 2.22: Schéma de l'amplificateur RF à faible bruit (LNA) de STMicroelectronics.

Tableau 2.6: Liste des performances et des spécifications du LNA.

i	Performance P_i	Spécification s_i	
		limite inférieure	limite supérieure
1	P_1= NF	$-\infty$	1.3dB
2	P_2=S_{11}	$-\infty$	-9dB
3	P_3=Gain	17dB	$+\infty$
4	P_4=1-dB CP	-11.3dBm	$+\infty$
5	P_5=IIP3	-5.1dBm	$+\infty$

3.3.4 La distribution conjointe de l'échantillon initial

La Figure 2.23 illustre l'échantillon initial de 1000 circuits obtenus par la simulation Monte Carlo du circuit.

3.3.5 La fonction de répartition conjointe des paramètres de sortie

Nous avons ajusté les fonctions de répartitions des distributions marginales univariées de chaque performance et mesure de test du LNA, en utilisant le test d'ajustement de Kolmogorov-Smirnov. Son application a été réalisée par le logiciel R. Les valeurs critiques du test de Kolmogorov-Smirnov avec un niveau de confiance $\alpha = 5$ sont supérieur à la statistique de Kolmogorov-Smirnov $D < D_n$. Les valeurs obtenues sont présentés par le Tableau 2.7.

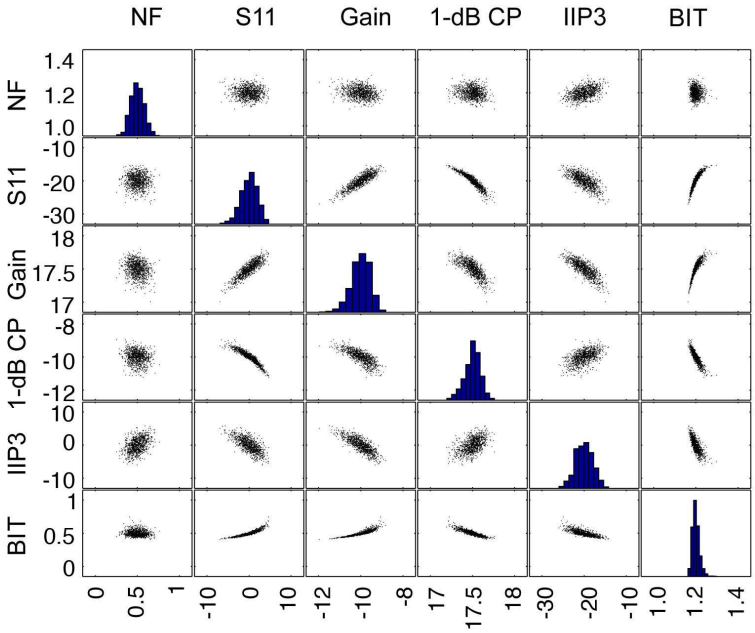


Figure 2.23: Échantillon initial de 1000 circuits obtenus par la simulation Monte Carlo du LNA.

N°	Distribution	D	D_n
$F_{P_1}(x_1)$	Gaussienne	0.022	0.9689
$F_{P_2}(x_2)$	Non paramétrique	0.0626	0.8285
$F_{P_3}(x_3)$	Valeurs extrêmes généralisées	0.028	0.4146
$F_{P_4}(x_4)$	Non paramétrique	0.0556	0.8412
$F_{P_5}(x_5)$	Gaussienne	0.028	0.828
$F_{T_1}(y_1)$	Valeurs extrêmes généralisées	0.018	0.9006

Tableau 2.7: Les valeurs critiques du test de Kolmogorov-Smirnov.

Les distributions obtenues sont présentées dans la Figure 2.24 et leurs paramètres statistiques sont présentés dans le Tableau 2.8.

Tableau 2.8: Paramètres des distributions marginales ajustées.

N°	Fonction de répartition	Paramètres			
		μ	σ	h	ξ
$F_{P_1}(x_1)$	Gaussienne	1.15	0.03	—	—
$F_{P_2}(x_2)$	Non paramétrique	—	—	0.4	—
$F_{P_3}(x_3)$	Valeurs extrêmes généralisées	17.46	0.12	—	-0.34
$F_{P_4}(x_4)$	Non paramétrique	—	—	0.089	—
$F_{P_5}(x_5)$	Gaussienne	-1.12	1.014	—	—
$F_{T_1}(y_1)$	Valeurs extrêmes généralisées	0.36	0.034	—	-0.049

3.3.6 Les copules empiriques des performances et des mesures de test

Dans cette étape, nous allons calculer les copules empiriques des performances et des mesures de test et cela en calculant la fonction de répartition $\hat{F}_{P_i}(x_i)$ et $\hat{F}_{T_j}(y_j)$. Pour chaque distribution marginale de l'échantillon de la Figure 2.23, on obtient la copule empirique qui est représentée dans la Figure 2.25. La distribution résultante a une forme elliptique typique d'une copule Gaussienne.

Afin de vérifier formellement l'hypothèse de la copule Gaussienne, nous utilisons le test d'ajustement basé sur la statistique de Cramer-Von Mises. Ce test est mis en œuvre dans le logiciel R. La statistique de test de Cramer-Von Mises est égale à 0.01457 pour une valeur critique D_n de 0.38654. L'hypothèse de la copule empirique des performances et des mesures de test est une copule Gaussienne, n'est pas rejetée.

Par conséquent, les copules C_P et C_{PT} sont Gaussiennes. Notez que la copule univariée $C(F(x))$ est par définition égale à la fonction de répartition univariée $F(x)$ (c.-à-d. $C(F(x)) = F(x)$). Dans notre cas d'étude, la copule de la mesure de test $C_T(F_{T_1}(y_1))$ est égale à la fonction de répartition univariée de cette mesure de test T_1. C'est-à-dire que $C_T(F_{T_1}(y_1)) = F_{T_1}(y_1)$. La fonction de répartition de la mesure de test est une distribution des valeurs extrêmes généralisées.

3.3.7 Le modèle statistique

Le modèle statistique est donné par différentes fonctions de répartition conjointes des performances et des mesures de test comme suit :

1 La fonction de répartition des performances est donnée par :

$$F_P(x_1, \ldots, x_5) \quad = \quad C_P(F_{P_1}(x_1), \ldots, F_{P_5}(x_5))$$

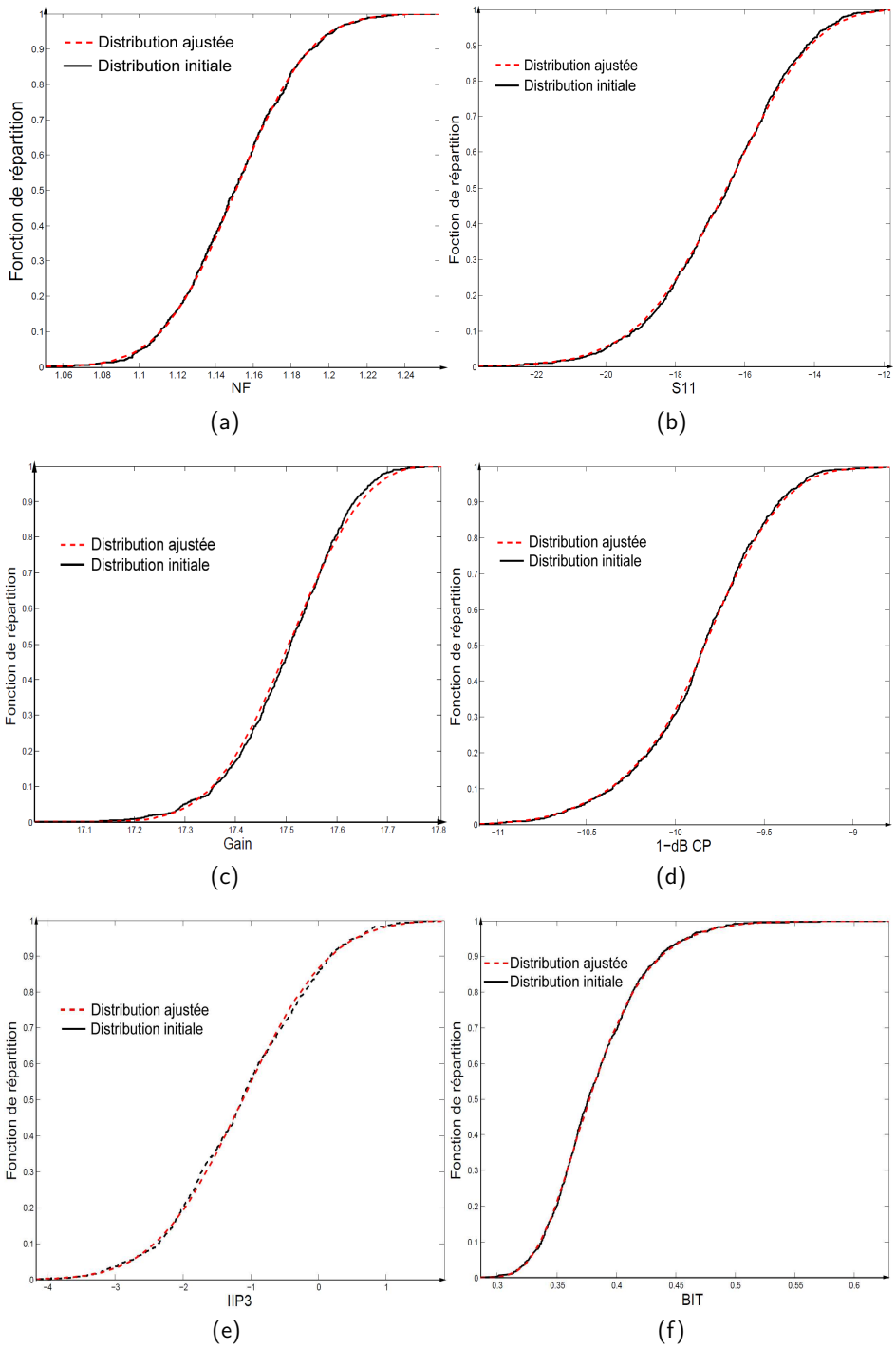


Figure 2.24: Test d'ajustement des distributions marginales des performances (a) NF, (b) S11, (c) Gain, (d) 1-dB CP et (e) IIP3 et (f) de la mesure de test.

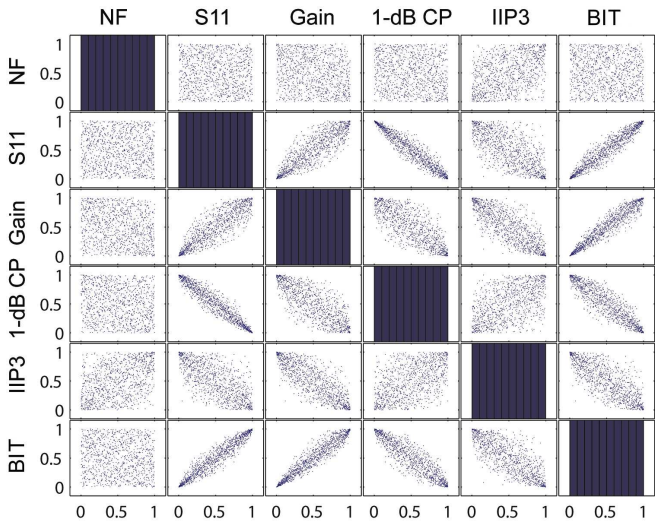


Figure 2.25: Copule empirique des données initiales d'un LNA.

où la copule C_P est Gaussienne et donnée par :

$$C_P(F_{P_1}(x_1),\ldots,F_{P_5}(x_5)) = \int_{-\infty}^{x_1}\cdots\int_{-\infty}^{x_5}\frac{1}{\sqrt{\det\Sigma}}\exp\left[-\frac{1}{2}\begin{pmatrix}\Phi^{-1}(F_{P_1}(x_1))\\ \vdots\\ \Phi^{-1}(F_{P_5}(x_5))\end{pmatrix}^T\times\right.$$
$$\left.\left(\Sigma^{-1}-\mathbf{I}\right)\cdot\times\begin{pmatrix}\Phi^{-1}(F_{P_1}(x_1))\\ \vdots\\ \Phi^{-1}(F_{P_5}(x_5))\end{pmatrix}\right]$$

où $\mathbf{I}$ est la matrice d'identité et Φ^{-1} est la fonction de répartition inverse de la loi Normale centrée réduite et Σ est la matrice de corrélation, et

$$F_P(x_1) = \int_{-\infty}^{x_1}\frac{1}{\sigma\sqrt{2\pi}}e^{-(x-\mu)^2/2\sigma^2}dx$$

$$F_P(x_2) = = \int_{-\infty}^{x_2}\frac{1}{nh}\sum_{i=1}^{n}K\Big(\frac{x-x_i}{h}\Big)dx,$$

$$F_P(x_3) = = \exp\left\{-\left[1+\xi\left(\frac{x_3-\mu}{\sigma}\right)\right]^{-1/\xi}\right\}$$

$$F_P(x_4) = \int_{-\infty}^{x_4}\frac{1}{nh}\sum_{i=1}^{n}K\Big(\frac{x-x_i}{h}\Big)dx,$$

$$F_P(x_5) = \int_{-\infty}^{x_5}\frac{1}{\sigma\sqrt{2\pi}}e^{-(x-\mu)^2/2\sigma^2}dx$$

Les paramètres de chaque fonction de répartition $F_{P_1}(x_1), \ldots, F_{P_5}(x_5)$ sont donnés par le Tableau 2.8.

2 La fonction de répartition de la mesure de test est une Distribution des Valeurs Extrêmes Généralisées (GEV) donnée par:

$$F_{T_1}(y_1) = \exp\left\{-\left[1+\xi\left(\frac{y_1-\mu}{\sigma}\right)\right]^{-1/\xi}\right\}$$

où $\mu \in \mathbb{R}$ est la moyenne, $\sigma > 0$ est l'écart-type, et $\xi \in \mathbb{R}$ le paramètre de forme.

3 La fonction de répartition des paramètres de sortie est donnée par :

$$F_{PT}(x_1, \ldots, x_5, y_1) = C_{PT}(F_{P_1}(x_1), \ldots, F_{P_5}(x_5), F_{T_1}(y_1))$$

où C_{PT} est une copule Gaussienne.

3.3.8 Estimation des métriques de test

Nous allons présenter dans ce qui suit le calcul des métriques de test à base des équations (2.15) et (2.16),

$$T_E = 1 - \frac{C_{PT}(F_{P_1}(s_1), \ldots, F_{P_5}(s_5), F_{T_1}(l_1))}{F_{T_1}(l_1)} \tag{2.17}$$

$$Y_L = 1 - \frac{C_{PT}(F_{P_1}(s_1), \ldots, F_{P_5}(s_5), F_{T_1}(l_1))}{F_{P_1}(s_1), \ldots, F_{P_5}(s_5)} \tag{2.18}$$

Afin de fixer les valeurs des limites de test, nous avons fait varier la valeur de la limite de test l_1 de 0.40 Volt à 0.80 Volt avec un pas de 0.01 Volt, puis nous avons utilisé les équations (2.17) et (2.18) pour calculer les métriques de test. La courbe noire de la Figure 2.26 représente les valeurs des métriques de test obtenues par la méthode proposée. La courbe rouge de la Figure 2.26 représente les valeurs des métriques de test obtenues par la copule Gaussienne [3].

Comme on peut le voir, les valeurs obtenues par chaque méthode sont proches. Cependant, dans cette approche, une fois le modèle statistique déterminé, les métriques de test sont calculées directement à l'aide du modèle. Même si le nombre de performances et de mesures de test est très important, le calcul des métriques de test est simple. En effet, dans ce travail, le modèle de l'étude de cas est basé sur une copule Gaussienne qui n'a pas une forme analytique. Toutefois, un algorithme a été développé par [90] [91] [92], qui permet un calcul rapide et précis.

3.4 Conclusion

Dans cette section nous avons présenté trois méthodes pour estimer avec précision les métriques de test analogique. La première méthode consiste à traiter et à préparer les paramètres de sortie (performances et mesures de test) du circuit sous test. C'est un nettoyage qui permet d'éliminer les paramètres redondants. Ce sont ceux pour lesquels une élimination ne change rien aux valeurs des métriques de test. Une fois ces paramètres éliminés, nous avons présenté une deuxième méthode permettant d'estimer leur structure de dépendance (copule) dans le cas où celle-ci n'est pas Gaussienne. Nous avons montré qu'il est possible d'utiliser un autre type de copule dites copule Archimédienne. La dernière méthode montre que dans le cas où la copule des paramètres de sortie est connue, il est possible d'écrire la formule analytique des métriques de test. Ces dernières peuvent être directement calculées à base de ces formules et ne nécessitent pas de générer des échantillons

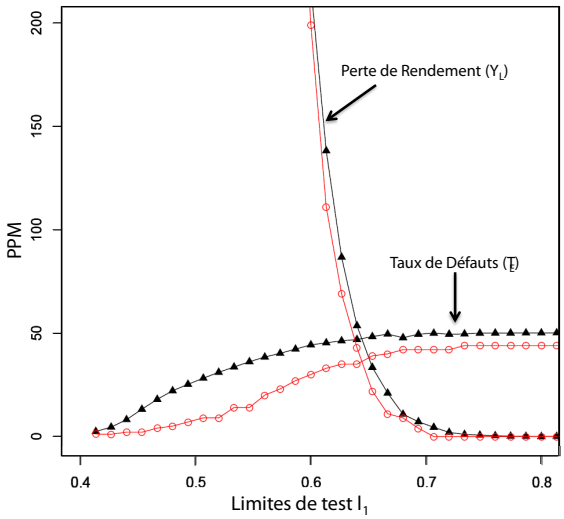


Figure 2.26: Les métriques de test Y_L et T_E obtenues à partir de l'estimation basée sur la copule Gaussienne et par la méthode proposée.

de grande taille. Cette méthode est beaucoup plus précise et moins gourmande en mémoire et en temps de calcul. Il reste juste à spécifier que si le modèle statistique suit une loi multi-normale, il y a toujours une présence d'intégrales multiples dans les métriques de test. Dans ce cas, il existe des algorithmes très puissants permettant de calculer ces intégrales avec une grande précision. Ces méthodes restent tout de même applicables que pour un certain nombre d'intégrales raisonnable. Dans le cas où le nombre d'intégrales est important, il n'est pas possible d'appliquer une telle approche. Une des alternatives pour remédier à ce problème est de trouver la copule Archimédienne la plus proche de la copule Gaussienne. Sinon, on utilisera les anciennes méthodes basées sur la génération d'échantillons par la simulation Monte Carlo.

L'inconvénient majeur de ces deux dernières méthodes ainsi que de celles existantes est que l'estimation des paramètres du modèle statistique est basée sur un échantillon initial souvent d'une petite taille. Le problème réside sur le fait que l'on cherche à estimer les métriques de test avec précision. Sachant que l'échantillon initial est déjà petit, il n'est donc pas possible d'atteindre facilement une telle précision car les paramètres estimés sont déjà biaisés à l'avance puisque les métriques de test se calculent à base des circuits qui se trouvent dans les extrêmes des distributions. En raison de ces limitations, nous avons proposé dans la Section 4 suivante une nouvelle approche pour estimer les métriques de test à base des circuits extrêmes.

4 Estimation des métriques de test à base des circuits extrêmes multi-variés

La majorité des méthodes développées jusqu'à présent pour évaluer une technique de test analogique sous variations du procédé de fabrication sont basées sur l'estimation de la densité de probabilité conjointe (PDF) des paramètres de sortie des circuits sous test [4][3][38]. Celles-ci sont utilisées

afin d'estimer les métriques de test (T_E et Y_L). Dans la conclusion de l'état de l'art de [82] les limitations de ces méthodes ont été présentées. La limitation principale est caractérisée par la précision sur l'estimation des métriques de test. Elle dépend totalement de la taille de l'échantillon initial des circuits sous test. Étant donné que le nombre de simulations Monte Carlo effectué par les simulateurs d'aujourd'hui est très réduit, il est clair que la précision donnée par les méthodes existantes reste tout de même limitée. La raison de ces inconvénients vient du fait que les métriques de test sont calculées à base des circuits extrêmes, ceux qui se trouvent dans les extrémités des distributions des paramètres de sortie. Avec le nombre de simulations Monte Carlo qui peuvent être réalisées aujourd'hui, il n'est pas possible de générer des échantillons suffisants pour garantir une bonne précision, en particulier, de l'ordre de ppm. D'où la nécessité de générer des circuits qui se trouvent directement dans les extrêmes des distributions des paramètres de sortie. [93] est l'un des premiers papiers ayant traité cette situation mais pas pour estimer les métriques de test. Il a présenté une méthode, dite *Statistical Blockade*, permettant de générer uniquement des circuits extrêmes avec une simulation Monte Carlo. Cette méthode a été utilisée pour la première fois pour estimer les métriques de test par [88]. Cependant, elle traite uniquement le cas des circuits ayant une seule performance et une seule mesure de test. Étant donné que ce n'est pas le cas des circuits analogiques de nos jours, cette méthode reste tout de même non applicable. D'où notre proposition de deux nouvelles méthodes permettant d'estimer les métriques de test analogique tout en tenant compte de l'ensemble des paramètres de sortie des circuits extrêmes [82]. Ces deux méthodes sont présentées dans la Section 4.

La première méthode permet d'estimer les métriques de test directement sur un échantillon de circuits extrêmes généré par la technique de *Statistical Blockade*. Cette méthode est pratique lorsque le modèle statistique des extrêmes n'est pas connu. Cependant, lorsque celui-ci est connu, nous avons proposé une deuxième méthode où il est possible d'estimer les métriques de test directement par ce modèle. Dans notre cas d'étude ce modèle représente une Distribution de Pareto Généralisée multi-variée *(MGPD[3])*. Pour valider ces méthodes, nous avons utilisé comme cas d'étude une technique de test *(BIT : Built-In-Test)* d'un amplificateur RF faible bruit (LNA). Nous avons ensuite comparé les résultats obtenus par ces deux méthodes en considérant uniquement 38000 circuits avec ceux obtenus par l'estimation directe de Monte Carlo à base d'un échantillon de 10^6 circuits.

Dans ce qui suit, nous décrirons la procédure de l'estimation des métriques de test en utilisant le modèle des valeurs extrêmes. Sans perte de généralité, nous allons considérer le cas du Taux de défauts T_E et nous utiliserons un échantillon formé uniquement de circuits qui passent le test. Ensuite, nous expliquerons les modifications à faire afin d'estimer le Y_L.

Nous allons utiliser deux notations T_{E_0} et T_E qui représentent des quantités identiques (c.-à-d. $T_{E_0} = T_E$), mais qui sont calculées à partir de différents ensembles de circuits. Le premier, T_{E_0}, représente le Taux de défauts obtenu à partir d'un ensemble de circuits générés par la simulation Monte Carlo. Le deuxième, T_E, représente le Taux de défauts obtenu à partir d'un sous-ensemble de circuits qui passent le test. Nous utilisons les mêmes notations pour la Perte de rendement (c.-à-d. Y_{L_0} et Y_L avec $Y_{L_0} = Y_L$).

En terme de probabilités, T_{E_0} est défini par l'Equation (2.1). Il est estimé comme suit:

$$\hat{T}_{E_0} = 1 - \frac{N_{gp}}{N_p} \tag{2.19}$$

[3] *Multivariate Generalized Pareto Distribution.*

où N_{gp} est le nombre de circuits qui sont fonctionnels et passent le test et N_p le nombre de circuits qui passent le test.

De la même manière, Y_{L_0} est défini par l'Equation (2.2). Il est estimé comme suit:

$$\hat{Y}_{L_0} = 1 - \frac{N_{gp}}{N_g} \tag{2.20}$$

où N_{gp} est le nombre de circuits qui sont fonctionnels et qui passent le test et N_g le nombre de circuits fonctionnels.

Si l'on considère seulement les circuits qui passent le test alors le Taux de défauts T_E peut être défini comme la probabilité pour qu'un circuit soit défaillant. En d'autres termes, c'est la probabilité de violer au moins une des spécifications :

$$T_E = \Pr(P_1 > s_1 \vee P_2 > s_2 \vee \ldots \vee P_n > s_n) \tag{2.21}$$

Si l'on considère seulement les circuits qui sont fonctionnels alors la Perte de rendement Y_L peut être défini comme la probabilité pour qu'un circuit échoue au test. En d'autres termes, c'est la probabilité de violer au moins une des limites de test :

$$Y_L = \Pr(T_1 > l_1 \vee T_2 > l_2 \vee \ldots \vee T_m > l_m) \tag{2.22}$$

Désormais, nous allons considérer l'ensemble des circuits qui passent le test, pour estimer le Taux de défauts T_E, et l'ensemble des circuits qui sont fonctionnels, pour estimer la Perte de rendement Y_L. Le défi dans l'estimation de ces deux métriques T_E et Y_L à l'étape de conception repose sur le fait que leurs valeurs sont généralement très petites, de l'ordre de quelques centaines de ppm. Dans ce cas, les circuits qui violent les spécifications ou les limites de test sont rares. Avec un petit ensemble de circuits, ces métriques de test sont nulles (c.-à-d. $T_E = 0$ et $Y_L = 0$). Par conséquent, il est nécessaire d'effectuer au moins un million de simulations de circuits pour obtenir une précision en ppm, ce qui pose clairement une charge de calcul impossible à accomplir. Pour contourner cette limitation, nous allons considérer uniquement les circuits qui ont des valeurs extrêmes de leurs performances et de leurs mesures de test. C'est-à-dire, les circuits où les valeurs de leur performances dépassent un certain seuil élevé $\mathbf{u} = (u_1, u_2, \ldots, u_n)$ avec $u_i < s_i$, $(i = 1, \ldots, n)$ (dans le cas où nous estimons T_E) et les circuits où les valeurs de leurs mesures de test dépassent un certain seuil élevé $\mathbf{v} = (v_1, v_2, \ldots, v_m)$ avec $v_j < l_j$, $(j = 1, \ldots, m)$ (dans le cas où nous estimons Y_L). Cependant, il est nécessaire de réécrire les métriques de test en tenant compte des circuits extrêmes. Pour ce faire, nous définissons $A = (P_1 > s_1 \vee P_2 > s_2 \vee \ldots \vee P_n > s_n)$ et $B = (P_1 > u_1 \vee P_2 > u_2 \vee \ldots \vee P_n > u_n)$ tel que $A \subseteq B$. Alors, la probabilité T_E peut être formulée comme suit :

$$\begin{aligned} T_E &= \Pr(A) && (2.23)\\ &= \Pr(A \wedge B) && (2.24)\\ &= \Pr(A|B) \times Pr(B) && (2.25) \end{aligned}$$

Nous remplaçons A et B dans l'Equation (2.25) et nous obtenons:

$$T_E = \Pr\left(\frac{(P_1 > s_1 \vee \cdots \vee P_n > s_n)}{(P_1 > u_1 \vee \cdots \vee P_n > u_n)}\right) \times \Pr(P_1 > u_1 \vee \cdots \vee P_n > u_n) \tag{2.26}$$

De la même manière, nous pouvons écrire Y_L comme suit, où $A = (T_1 > l_1 \vee T_2 > l_2 \vee \ldots \vee T_m > l_m)$ et $B = (T_1 > v_1 \vee T_2 > v_2 \vee \ldots \vee T_m > v_m)$:

$$Y_L = \Pr\left(\frac{(T_1 > l_1 \vee \cdots \vee T_m > l_m)}{(T_1 > v_1 \vee \cdots \vee T_m > v_m)}\right) \times \Pr(T_1 > v_1 \vee \cdots \vee T_m > v_m) \tag{2.27}$$

De ce qui suit, nous allons présenter deux manières d'estimer les métriques de test en utilisant les circuits extrêmes. La première est basée sur l'estimation directe des métriques de test sur un ensemble de circuits extrêmes. La deuxième est basée l'estimation du modèle statistique des circuits extrêmes. La différence entre ces deux méthodes est que la deuxième est plus précise mais elle ne peut pas être utilisée pour de grandes dimensions tout en garantissant une grande précision. Aussi, il n'existe pas encore d'outils permettant de prendre en considération un nombre de dimensions dépassant trois. Quant à la première, elle est moins précise mais tant qu'il est possible de générer des échantillons de circuits de grande taille, elle reste applicable. Comme nous allons le voir ci-dessous, la deuxième méthodes est très sensible aux erreurs de classification des circuits qui ne sont pas générés dans les extrêmes. Ceci conduit à une génération d'un nombre réduit de circuits extrêmes.

4.1 La théorie des valeurs extrêmes multi-variées

Dans plusieurs situations pratiques, il est nécessaire de modéliser les événements extrêmes multi-variés. Le terme extrême signifie, grosso modo, que les observations ne sont pas disponibles dans le domaine d'intérêt, et que des extrapolations sont nécessaires. La théorie des valeurs extrêmes représente un outil mathématique très efficace pour faire face à ces problèmes dans la situation où les plus grandes valeurs des variables d'intérêt ont tendance à se produire simultanément. Dans ce cas, les probabilités pour que ces variables se produisent peuvent être évaluées et estimées par des distributions des valeurs extrêmes multi-variées. Dans le cas contraire, la probabilité évaluée pour deux ou plusieurs grands composants qui peuvent se produire simultanément est égale à zéro. Des améliorations et des perfectionnements de la théorie classique sont donc nécessaire.

Dans l'état de l'art, nous trouvons deux méthodes principales de modélisation des événements extrêmes, qui sont :

- La méthode des maxima par blocs (*Block Maxima*) : dans cette méthode, les données disponibles sont divisées en plusieurs blocs et on ajuste sur l'ensemble des maxima de chaque bloc une loi particulière, appelée loi des valeurs extrêmes généralisées (GEV [4]).
- Approche par les dépassements de seuil (*Peaks Over Threshold*) : cette méthode modélise la distribution des excès au-dessus d'un seuil élevé par la distribution de Pareto généralisée (GPD [5]).

Dans ces approches, on définit un seuil suffisamment haut et on s'intéresse aux valeurs dépassant ce seuil. Notez que dans ce travail, nous allons utiliser la seconde approche, parce que nous modélisons les circuits ayant des valeurs qui dépassent une certaine spécification ou limite de test.

Dans ce qui suit, nous présentons quelques notions de base sur la théorie des valeurs extrêmes multi-variées. Nous présentons d'abord la méthode qui permet de trouver les seuils des valeurs extrêmes. Et puis, nous présentons une extension alternative de la distribution de Pareto généralisée (GPD) pour modéliser les dépassements de seuils multi-variés.

4.1.1 Choix du seuil des valeurs extrêmes

L'approche permettant de modéliser les dépassements de seuils repose sur le comportement des valeurs observées au-delà d'un seuil donné. En d'autres termes, elle consiste à observer toutes les

[4] Generalized Extreme Value.
[5] Generalized Pareto Distribution.

valeurs des réalisations qui excèdent un certain seuil élevé. Afin d'exposer cette approche, soit une suite d'observations $X_1, \ldots, X_n$, issue d'une fonction de répartition inconnue F. Considérons les valeurs dépassant un seuil donné u. L'excès Y de la variable X au-dessus du seuil u est défini par $X - u$ quand $X > u$. Cette situation est illustrée par la Figure 2.27.

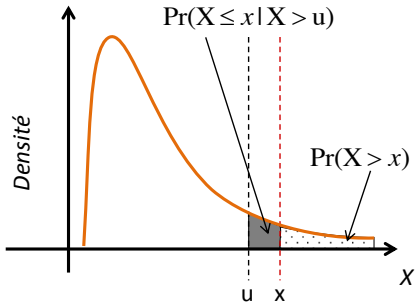


Figure 2.27: Principe de l'approche des dépassements de seuils.

Il existe deux méthodes principales pour estimer les seuils des dépassements : La méthode numérique et la méthode graphique. La première est facile à utiliser mais moins précise que la deuxième. Dans ce travail, nous utiliserons la deuxième méthode (graphique). Cette méthode est basée sur le graphe $e(u)$ de la fonction *Mean Excess Function (MEF)*. Pour une distribution GPD avec $\xi < 1$, *MEF* est définie comme suit :

$$e(u) = \mathbb{E}[X - u/X > u] = \frac{\sigma_u + \xi_u}{1 - \xi} \tag{2.28}$$

Qui est une fonction linéaire. Le choix de u correspond à un début de la linéarité observée dans le graphe défini par $(u, e(u))$. En pratique, pour un ensemble de n points, la fonction $e(u)$ est approximée par $\hat{e}_n(u)$ comme suit :

$$\hat{e}_n(u) = \frac{\sum_1^n (X_i - u)}{\sum_1^n (\mathbb{I}_{X_i - u})} \tag{2.29}$$

Ainsi, si le graphe *MEF* obtenu est approximativement linéaire pour des valeurs plus grandes qu'un seuil u, alors u sera désigné comme étant le seuil de dépassement souhaité. La Figure 2.28 montre un exemple d'un seuil qui pourra être défini à 10^6.

4.1.2 La distribution de Pareto Généralisée Multi-variée de type II (BGPD-II)

Pour la simplicité, nous considérons dans ce qui suit le cas bi-varié. Soit (Z_1, Z_2) un couple de variables aléatoires, (u_1, u_2) un vecteur de seuils donné et $(X, Y) = (Z_1 - u_1, Z_2 - u_2)$ un vecteur de variables aléatoires dépassant ces seuils. La Distribution de Pareto Généralisée Bi-variée (BGPD[6]) de ces dépassements est définie par la CDF suivante :

$$H(x, y) = \frac{-1}{\log G(0,0)} \log \frac{G(x, y)}{G(\min\{x, 0\}, \min\{y, 0\})} \tag{2.30}$$

[6]Bivariate Generalized Pareto Distribution.

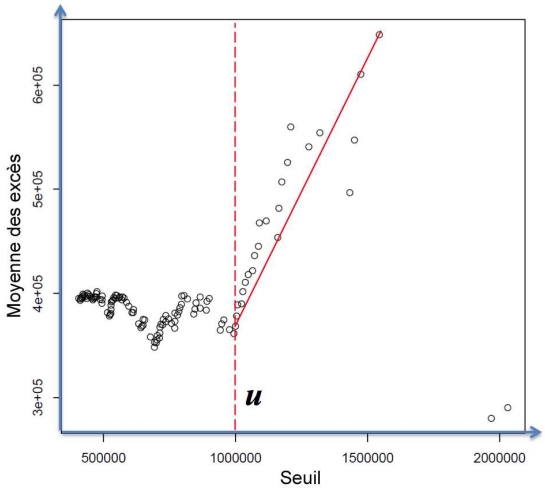


Figure 2.28: Détermination de seuil par le graphe de la fonction de la moyenne des excès (MEF).

où les distributions marginales X et Y doivent être des distributions de Pareto Généralisées [94], et G tel que $0 < G(0,0) < 1$ est une distribution des valeurs extrêmes bi-variées (BEVD[7]) avec des marginales non dégénérées et qui est donnée comme suit :

$$G(x,y) = \exp[-V(x,y)] \tag{2.31}$$

Notez qu'il existe plusieurs familles de fonctions G qui dépendent de la fonction paramétrique V. D'autres fonctions sont décrites dans [95] comme la distribution Logistique, Mix, C-T, Tajvidis, etc. Notez aussi qu'il existe deux types de distributions BGPD, la BGPD-I et la BGPD-II. Dans ce travail nous considérons uniquement la deuxième puisque c'est la distribution obtenue dans le cas d'étude. La Figure 2.29(a) montre 1000 points générés de la distribution BEVD et la Figure 2.29(b) montre 1000 points générés de la BGPD-II.

La dépendance dans les extrêmes : Nous décrivons ici comment estimer les dépendances dans les extrêmes de chaque couple (X,Y) d'une distribution multi-variée. La Figure 2.30 montre la procédure à suivre.

Premièrement, il faut extraire les instances vérifiant $x_1 > u_1$ et $x_2 > u_2$ représentés par des points extrêmes de la boite A de la Figure 2.30. Ensuite, il faut calculer la copule empirique de ces instances comme le montre la boite B de la Figure 2.30 [3]. Le paramètre de dépendance α de ces points dépend du type de la copule obtenue. Comme exemple, dans le cas de la copule de Gumbel, qui est une copule Archimédienne, α est estimé comme suit :

$$\hat{\alpha} = \frac{1}{1-\hat{\tau}} \tag{2.32}$$

où $\hat{\tau}$ est le coefficient de dépendance de Kendall [96]. Il est estimé comme suit [96][27] :

$$\hat{\tau} = \frac{2}{n(n-1)} \sum_{i<j} sgn[(x_i - x_j)(y_i - y_j)], \quad i,j = 1,...,n \tag{2.33}$$

[7]Bivariate Extreme Value Distribution.

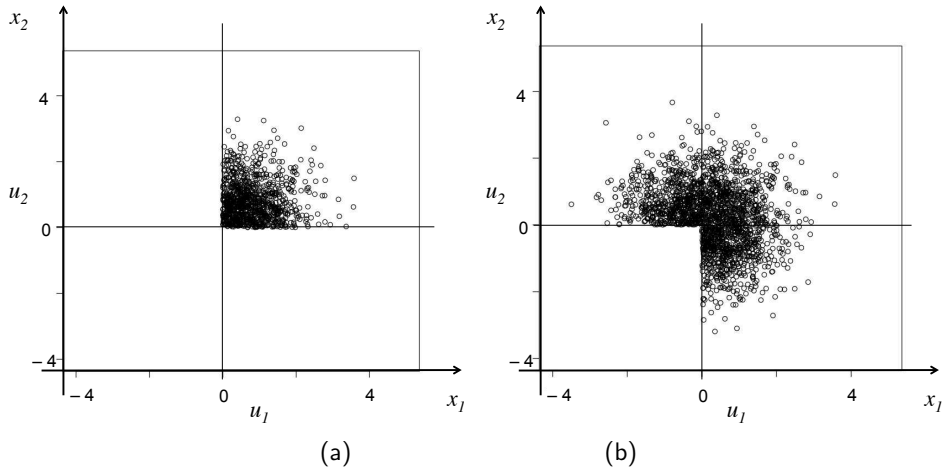


Figure 2.29: (a) 1000 points générés de la distribution BEVD, (b) 1000 points générés de la distribution BGPD-II.

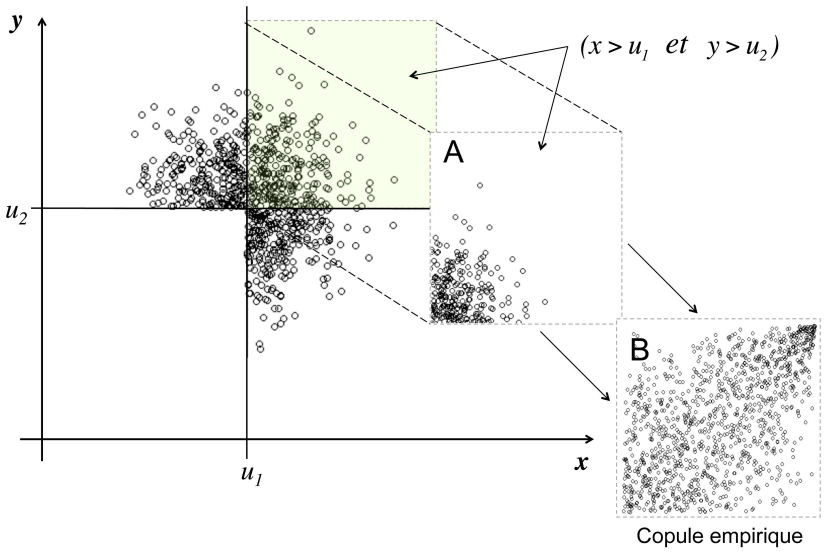


Figure 2.30: La dépendance dans les extrêmes (paramètre α).

où

$$sgn(z) = \begin{cases} 1 & \text{if } z \geq 0 \\ -1 & \text{if } z < 0 \end{cases}$$

et, $(x_1, y_1), \ldots, (x_n, y_n)$ sont n observations du vecteur (X, Y) de variables aléatoires continues.

Le modèle *Negative Logistic* : Les modèles de la distribution de Pareto Généralisée multivariée (MGPD) sont définis à base des modèles des distributions des valeurs extrêmes (MEVD), et pratiquement les modèles d'une MEVD sont définis par les structures de dépendance. La liste n'est pas exhaustive mais elle couvre une gamme très large de familles. Dans ce travail nous présentons uniquement le modèle *Negative Logistic* [95] étant donné que c'est le modèle obtenu pour le cas d'étude utilisé. Il est défini comme suit :

$$V(x, y) = \frac{1}{x} + \frac{1}{y} - (x^\alpha + y^\alpha)^{-\frac{1}{\alpha}}, \qquad \alpha > 0 \tag{2.34}$$

où α est le facteur de la dépendance dans les extrêmes et il est estimé par l'Equation (2.32) étant donné que dans notre cas la copule obtenue est une copule de Gumbel.

Pour différentes valeurs de α, la Figure 2.31 montre le graphe à contours d'une BGPD avec le modèle *Negative Logistic*.

4.2 Estimation des métriques de test à base d'un échantillon de circuits extrêmes

Tout d'abord, notez que dans ce travail nous allons exécuter deux simulations Monte Carlo du circuit sous test. La première permet de trouver les seuils $\mathbf{u}$ des performances et les seuils $\mathbf{v}$ des mesures de test afin de trouver un classificateur. La deuxième simulation utilise ce classificateur pour générer des circuits extrêmes. Ces circuits ont des performances et des mesures de test supérieures aux seuils trouvés dans la première simulation. D'après l'Equation (2.35) nous concluons que le Taux de défauts T_E peut être défini dans l'ensemble des circuits qui passent le test comme la probabilité pour que le circuit soit défaillant sachant qu'il est extrême, multipliée par la probabilité pour que le circuit soit extrême. Ainsi, l'estimateur du Taux de défauts T_E est donné comme suit :

$$\hat{T}_E = \frac{N_{ed}}{N_e} \times \frac{N_u}{N_p}, \tag{2.35}$$

où N_e est le nombre de circuits extrêmes (dans la seconde simulation Monte Carlo), N_{ed} est le nombre de circuits défaillants extrêmes (dans la seconde simulation Monte Carlo), N_u est le nombre de circuits extrêmes (dépassant les seuils élevés $\mathbf{u}$) (dans la première simulation Monte Carlo), N_p est le nombre de circuits qui passent le test (dans la première simulation Monte Carlo). Pour illustrer ces paramètres, la Figure 2.32 montre un exemple dans le cas bi-varié.

De la même manière et à partir de l'Equation (2.36) nous concluons que Y_L peut être défini dans l'ensemble des circuits qui sont fonctionnels comme la probabilité que le circuit échoue au test sachant qu'il soit extrême, multipliée par la probabilité pour que le circuit soit extrême. Ainsi, l'estimateur de Y_L est donné comme suit :

$$\hat{Y}_L = \frac{N_{ef}}{N_e} \times \frac{N_v}{N_g}, \tag{2.36}$$

où N_e est le nombre de circuits extrêmes (dans la seconde simulation Monte Carlo), N_{ef} est le nombre de circuits extrêmes qui échouent au test (dans la deuxième simulation Monte Carlo), N_v

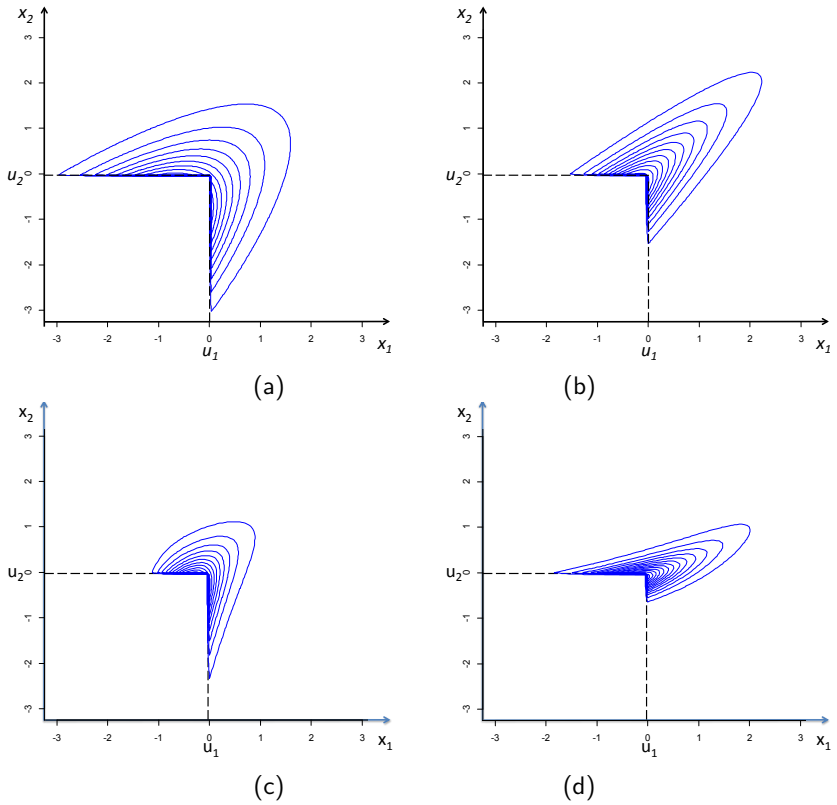


Figure 2.31: Graphe de contour de la densité de BGPD avec le modèle logistique négatif pour les dépendances : (a) $\alpha = 1.2$, (b) $\alpha = 2$, (c) $\alpha = 2.5$ et (d) $\alpha = 3.5$ et pour différentes distributions marginales.

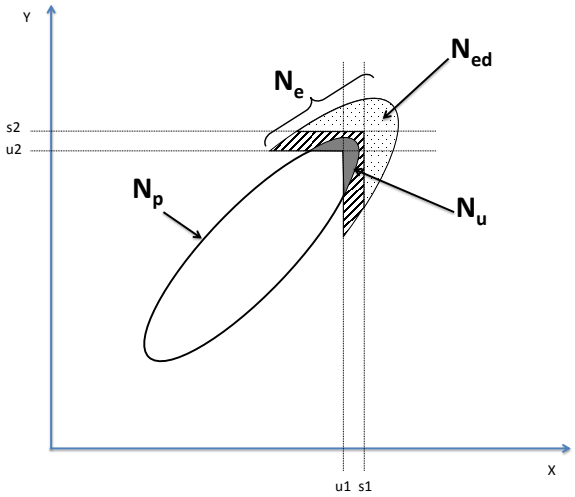


Figure 2.32: Les proportions entrant dans l'estimation du Taux de défauts T_E dans le cas bi-varié.

est le nombre de circuits extrêmes (dépassant des seuils $\mathbf{v}$ dans la première simulation Monte Carlo), N_g est le nombre de circuits qui sont fonctionnels (dans la première simulation de Monte Carlo).

Dans ce qui suit, nous présenterons la procédure proposée pour estimer le Taux de défauts T_E, à base de l'Equation (2.35).

1. Effectuer une simulation Monte Carlo du circuit sous test, en considérant les variations du procédé de fabrication pour obtenir un échantillon de N circuits,
2. Considérer $N_p \leq N$ circuits $\mathbf{p}_1, \mathbf{p}_2, \ldots, \mathbf{p}_{N_p}$ qui passent le test avec n performances (c-à-d $\mathbf{p}_i = (p_i^1, p_i^2, \ldots, p_i^n)$ avec $i = 1, \ldots, N_p$),
3. Calculer les seuils u_i pour chacune des performances P_i à base de la fonction de la moyenne des excès présentée dans [82],
4. Exécuter la deuxième simulation Monte Carlo pour générer N_e circuits extrêmes en utilisant le classificateur obtenu dans la première simulation,
5. A partir de ce nouvel échantillon, sélectionner les N_{ed} circuits qui sont défaillants. C'est à dire ceux qui violent au moins une des spécifications,
6. Estimer T_E en utilisant l'Equation (2.35).

La même procédure est utilisée pour estimer la Perte de rendement Y_L par l'Equation (2.2). Il suffit juste de remplacer N_p par N_g, le nombre de circuits qui sont fonctionnels, et N_{ed} par N_{ef}, le nombre de circuits extrêmes qui échouent au test et u_i par v_j les seuils des extrêmes.

4.3 Estimation des métriques de test en utilisant le modèle statistique des valeurs extrêmes

Dans cette section, nous allons montrer comment écrire les métriques de test en utilisant les modèles statistiques des valeurs extrêmes. D'après l'Equation (2.26) nous pouvons écrire :

$$\begin{aligned} T_E &= \Pr\left(\frac{(P_1 > s_1 \vee P_2 > s_2, \cdots, P_n > s_n)}{(P_1 > u_1 \vee P_2 > u_2, \cdots, P_n > u_n)}\right) \times \\ &\quad \Pr\left(P_1 > u_1 \vee P_2 > u_2, \cdots, P_n > u_n\right) && (2.37) \\ &= \left[1 - \Pr\left(\frac{(P_1 \leq s_1 \vee P_2 \leq s_2, \cdots, P_n \leq s_n)}{(P_1 > u_1 \vee P_2 > u_2, \cdots, P_n > u_n)}\right)\right] \times \\ &\quad \left[1 - \Pr\left(P_1 \leq u_1 \vee P_2 \leq u_2, \cdots, P_n \leq u_n\right)\right] && (2.38) \\ \Longrightarrow & \\ T_E &= \left[1 - F_A(s_1, s_2, \cdots, s_n)\right] \times \left[1 - F_B(u_1, u_2 \cdots, u_n)\right] && (2.39) \end{aligned}$$

où, $F_A(s_1, s_2, \cdots, s_n)$ est la fonction de répartition de la distribution de Pareto généralisée multi-variée de type II. Elle se calcule en utilisant l'Equation (2.30) comme suit :

$$F_A(s_1, s_2, \cdots, s_n) = H(s_1, s_2, \cdots, s_n)$$

$F_B(u_1, u_2, \cdots, u_n)$ peut être écrit en fonction de la copule C_P des performances comme suit :

$$F_B(u_1, u_2 \cdots, u_n) = C_P\left(F_{P_1}(u_1), F_{P_2}(u_2), \cdots, F_{P_n}(u_n)\right)$$

La Figure 2.33 montre les proportions $F_A(s_1, s_2)$ et $(1 - F_A(s_1, s_2))$ et la Figure 2.34 montre les proportions $F_B(u_1, u_2)$ et $(1 - F_B(u_1, u_2))$ dans le cas bi-varié.

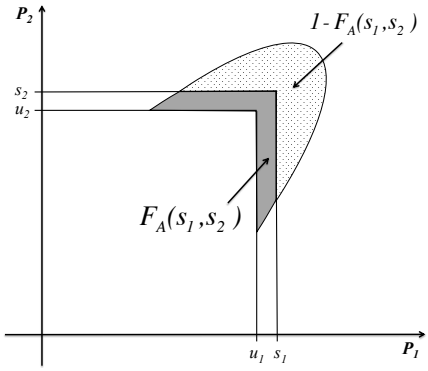


Figure 2.33: Les proportions $F_A(s_1, s_2)$ et $(1 - F_A(s_1, s_2))$ issues de la deuxième simulation.

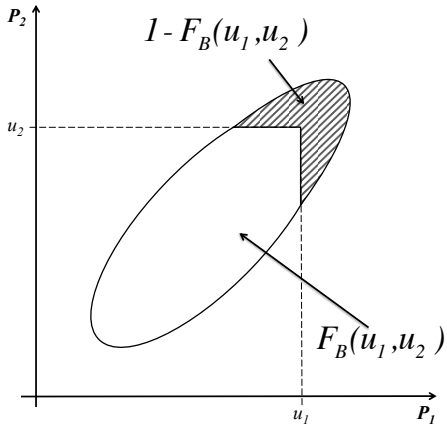


Figure 2.34: Les proportions $F_B(u_1, u_2)$ et $(1 - F_B(u_1, u_2))$ issues de la première simulation.

Dans le cas bi-varié, le Taux de défauts T_E s'écrit comme suit :

$$\begin{aligned} T_E &= [1 - H(s_1, s_2)] \times [1 - C_P\left(F_{P_1}(u_1), F_{P_2}(u_2)\right)] \\ &= \left[1 - \left(\frac{-1}{\log G(0,0)} \log \frac{G(s_1, s_2)}{G(\min\{s_1, 0\}, \min\{s_2, 0\})}\right)\right] \times \\ &\quad [1 - C_P\left(F_{P_1}(u_1), F_{P_2}(u_2)\right)] \end{aligned} \tag{2.40}$$

De la même manière, on peut calculer la Perte de rendement Y_L avec le modèle des valeurs extrêmes comme suit :

$$Y_L = [1 - F_C(l_1, l_2, \cdots, l_m)] \times [1 - F_D(v_1, v_2 \cdots, v_m)]$$

où, $F_C(l_1, l_2, \cdots, l_m)$ est la fonction de répartition de la Distribution de Pareto Généralisée multivariée de type II. Elle se calcule en utilisant l'Equation (2.30) comme suit :

$$F_C(l_1, l_2, \cdots, l_m) = H(l_1, l_2, \cdots, l_m)$$

$F_D(v_1, v_2, \cdots, v_m)$ peut être écrit en fonction de la copule C_T des mesures de test comme suit :

$$F_B(v_1, v_2 \cdots, v_m) = C_T\left(F_{P_1}(v_1), F_{P_2}(v_2), \cdots, F_{P_n}(v_m)\right)$$

Dans le cas bi-varié, la Perte de rendement Y_L s'écrit comme suit :

$$\begin{aligned} Y_L &= [1 - H(l_1, l_2)] \times [1 - C_T\left(F_{T_1}(v_1), F_{T_2}(v_2)\right)] \\ &= \left[1 - \left(\frac{-1}{\log G(0,0)} \log \frac{G(l_1, l_2)}{G(\min\{l_1, 0\}, \min\{l_2, 0\})}\right)\right] \times \\ &\quad [1 - C_T\left(F_{T_1}(v_1), F_{T_2}(v_2)\right)] \end{aligned} \tag{2.41}$$

4.4 Cas d'étude : amplificateur RF à faible bruit (LNA) de NXP

Nous allons utiliser les deux procédures décrites ci-dessus afin d'estimer les métriques de test d'un amplificateur RF à faible bruit (LNA) déjà présenté dans la Section 3.1.4. Il a été évoqué dans la Section 3.1.5 qu'il est possible d'éliminer les performances NF et S_{11} et la mesure de test T_{CS} sans que les valeurs des métriques de test soient modifiées. Afin d'illustrer les deux méthodes proposées nous avons choisi d'éliminer uniquement la performance NF afin d'obtenir des modèles bi-variées pour estimer les métriques de test T_E et Y_L. Ensuite, nous allons comparer les résultats obtenus avec ceux obtenus en utilisant l'estimation sur l'échantillon initial généré par la simulation Monte Carlo du circuit.

4.4.1 Estimation en utilisant la simulation Monte Carlo

Puisque nous avons un ensemble de 10^6 circuits générés par la simulation Monte Carlo, on peut estimer directement les métriques de test en utilisant les estimateurs donnés par les équations (2.19) et (2.20). Nous avons fixé les spécifications à $k_1 = 4$. Les limites de test sont fixées à k_2 allant de 2 à 6 avec un pas de 0.1. Les résultats obtenus sont illustrés par les courbes à cercles de la Figure 2.35.

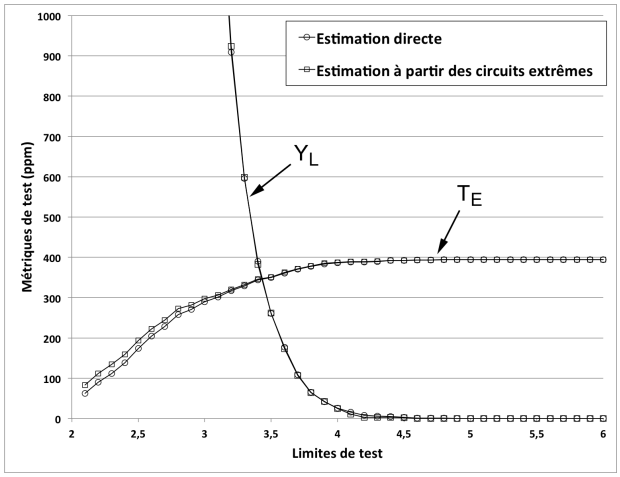


Figure 2.35: Les métriques de test (T_E et Y_L) pour 38000 circuits extrêmes en fonction de $k_1 = 4$ et $k_2 = 2$ à 6 avec un pas de 0.1.

4.4.2 Estimation à base des circuits extrêmes

Pour estimer les métriques de test à base des circuits extrêmes, nous appliquerons la procédure présentée dans la Section 4.2. Tout d'abord, on a exécuté $N = 5000$ simulations Monte Carlo. Pour différentes valeurs des limites de test, fixées de $k_2 = 2$ à $k_2 = 6$ avec un pas de 0.1, nous allons sélectionner à chaque itération les circuits qui passent le test. Par exemple, pour $k_2 = 4$ le nombre de circuits qui passent le test est égal à $N_p = 5000$. Ensuite, cet ensemble sera utilisé pour calculer les seuils u_{Gain} et $u_{S_{11}}$ correspondant à chaque performance par la fonction de la moyenne des excès présentée dans la Section 4.1.1.

Ces seuils seront utilisés pour trouver le classificateur séparant les circuits extrêmes des circuits non extrêmes à base de leurs paramètres internes. Une fois le classificateur déterminé, nous exécutons une deuxième simulation Monte Carlo afin de générer un ensemble de $N_e = 38 \cdot 10^3$ circuits extrêmes. Parmi ceux-ci, nous sélectionnons les N_{ed} circuits qui sont défaillants. Dans le cas où $k_1 = 4$ et $k_2 = 4$ la valeur de N_{ed} est égale à 147 circuits. Les métriques de test peuvent alors être estimées pour chaque valeur de k_2 tel que c'est mentionné ci-dessus en utilisant les équations (2.35) et (2.36). Pour estimer la Perte de rendement Y_L nous sélectionnons les circuits fonctionnels à la place de ceux qui passent le test. Les résultats obtenus pour les deux métriques de test T_E et Y_L sont illustrés par les courbes à carrés de la Figure 2.35. Il est clair que les résultats obtenus en utilisant $38 \cdot 10^3$ circuits extrêmes sont très proches de ceux obtenus par l'ensemble des 10^6 circuits initiaux, ce qui représente une réduction de 96%. En conclusion, une estimation précise a été obtenue avec une simulation Monte Carlo plus rapide.

Finalement, nous avons calculé les métriques de test (T_E et Y_L) en considérant les intervalles de tolérance de leur estimation. Les résultats obtenus son montrés par la Figure 2.36.

Notez que ces résultats sont obtenus parce que les circuits extrêmes sont directement extraits de l'ensemble global des circuits. Ce cas peut être obtenu en réalité uniquement quand le classificateur utilisé est idéal car il permet de classifier les circuits extrêmes sans aucune erreur de classification. Généralement, cette situation est quasiment impossible pour des circuits ayant un grand nombre de

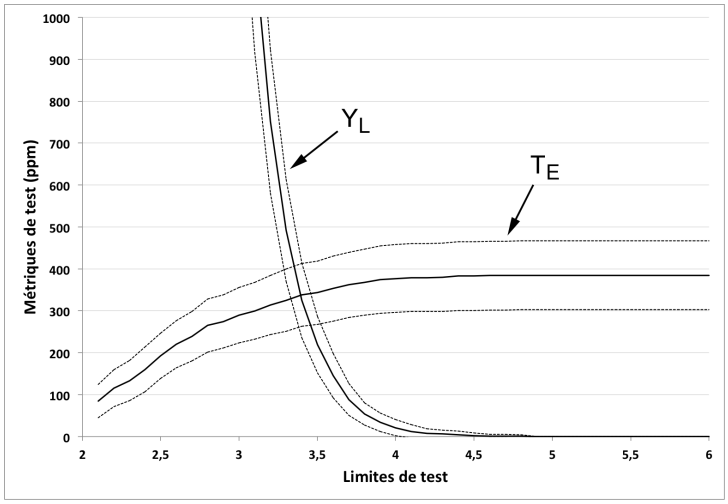


Figure 2.36: Les métriques de test (T_E et Y_L) en fonction de $k_1 = 4$ et $k_2 = 2$ à 6 avec un pas de 0.1 (estimées à partir d'un ensemble de $38 \cdot 10^3$ circuits extrêmes).

paramètres de sortie. Afin d'avoir une idée sur les erreurs des métriques de test en fonction des erreurs de classification, nous estimerons les métriques de test pour différentes erreurs de classification. Nous considérons les 6 cas de 1000, 2000, 3000, 4000, 5000 et 10000 circuits extrêmes mal classifiés. Pour simplifier l'illustration de ce cas, nous considérerons uniquement l'estimation de T_E. Les résultats obtenus pour chaque erreur de classification sont montrés par la Figure 2.37.

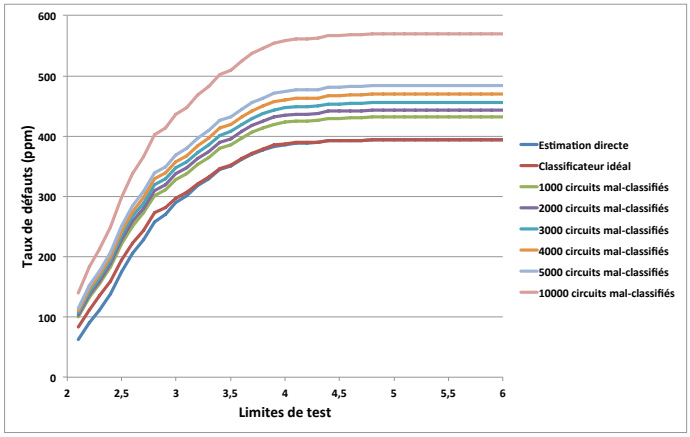


Figure 2.37: Estimation directe de T_E pour différentes erreurs de classification des circuits extrêmes.

En utilisant ce graphe, il est ainsi possible de calculer les erreurs de l'estimation des métriques de test pour chaque erreur de classification en comparant les valeurs obtenues à celles obtenues en appliquant un classificateur idéal. Par exemple, pour une limite de test de 4σ les erreurs de calculs obtenues pour T_E sont montrées par la Figure 2.38.

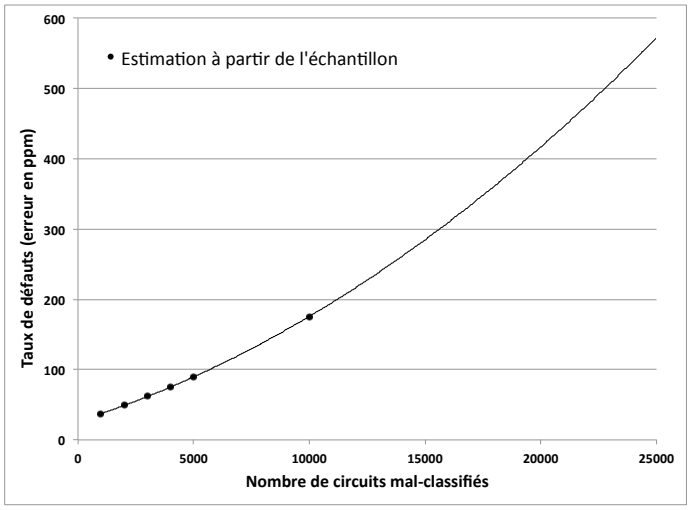


Figure 2.38: Erreurs d'estimation directe de T_E pour différentes erreurs de classification des circuits extrêmes.

4.4.3 Estimation à base du modèle des circuits extrêmes

Nous allons estimer les métriques de test en utilisant la théorie des valeurs extrêmes afin de trouver le modèle des LNA extrêmes. Nous allons appliquer la procédure présentée dans la Section 4.3. Ensuite, nous allons les comparer à celles obtenues dans les sections précédentes en utilisant l'estimation directe et l'estimation à base des circuits extrêmes. Pour ce faire, premièrement, nous exécutons $N = 5000$ simulations Monte Carlo. En pratique, nous sélectionnons un ensemble de 5000 circuits à partir de l'échantillon initial de 10^6. Pour estimer le Taux de défauts T_E nous allons sélectionner les circuits qui passent le test. Par exemple, pour $k_2 = 4$ le nombre de circuits qui passent le test est égal à $N_p = 5000$. Ensuite, cet ensemble sera utilisé pour calculer le deuxième terme du Taux de défauts T_E donné par l'Equation (2.40) ainsi que pour calculer les seuils u_{Gain}, $u_{S_{11}}$ correspondant à chaque performance à base la fonction de la moyenne des excès afin de générer des circuits extrêmes dans la deuxième simulation Monte Carlo. Les valeurs des seuils obtenues sont $u_{Gain} = 2.783491$ et $u_{S_{11}} = -15.471142$.

En se basant sur le travail présenté dans [3] et [25], le deuxième terme du Taux de défauts T_E donné par l'Equation (2.40) est calculé en estimant la copule C_P du $Gain$ et du S_{11} et les distributions marginales $F_{Gain}(x)$ du $Gain$ et $F_{S_{11}}(x)$ de S_{11}. La Figure 2.39 montre la copule obtenue qui ressemble à une copule Gaussienne avec un facteur de corrélation $\rho = 0.8483035$. Elle a été validée par le test de Cramer dont la statistique est égale à 0.02678 pour une valeur critique D_n de 0.49875.

La Figure 2.40 montre les histogrammes des distributions marginales obtenues et qui représentent bien les Distributions de Pareto Généralisées. Leurs paramètres sont donnés dans le Tableau 2.9 et ils ont été validés par le test d'ajustement de Kolmogorov-Smirnov.

Avec tous ces paramètres, il est donc possible de calculer le deuxième terme du Taux de défauts T_E donné par l'Equation (2.40). La valeur obtenue est donnée comme suit :

$$1 - C_{Gauss}\left(F_{Gain}(u_{Gain}), F_{P_{S_{11}}}(u_{S_{11}})\right) = 0.04008141$$

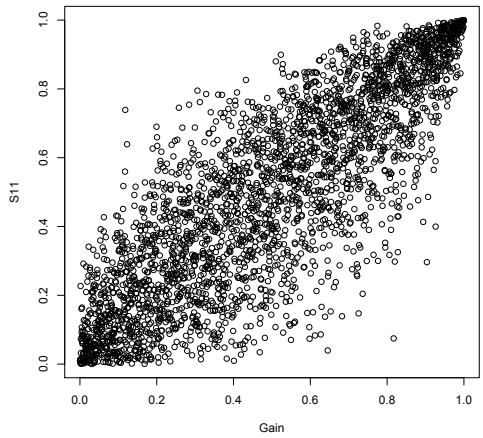
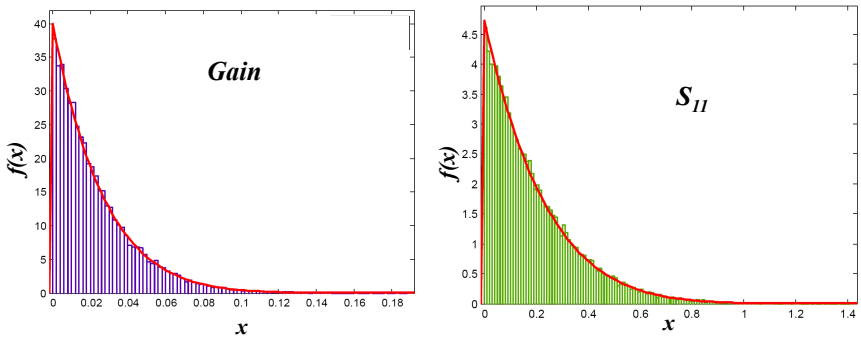


Figure 2.39: La copule empirique du $Gain$ et de S_{11}.



(a) (b)

Figure 2.40: Les histogrammes du $Gain$ et de S_{11} des circuits extrêmes qui passent le test.

Tableau 2.9: Les paramètres des distributions marginales du $Gain$ et de S_{11}.

Distributions marginales	Moyenneμ	L'écart-type σ	Forme ξ
$Gain$	2.686736	0.0249576	-0.0904312
S_{11}	-20.36117	0.011563367	0.0249576

Maintenant, nous allons calculer le premier terme du Taux de défauts T_E. Pour ce faire, nous utiliserons les seuils et le classificateur trouvés à l'étape précédente pour exécuter la deuxième simulation Monte Carlo du circuit afin de générer un ensemble de $38 \cdot 10^3$ circuits extrêmes. Dans la pratique, nous avons pris les $38 \cdot 10^3$ premiers circuits extrêmes de l'ensemble initial de 10^6. Les circuits obtenus sont présentés par la Figure 2.41.

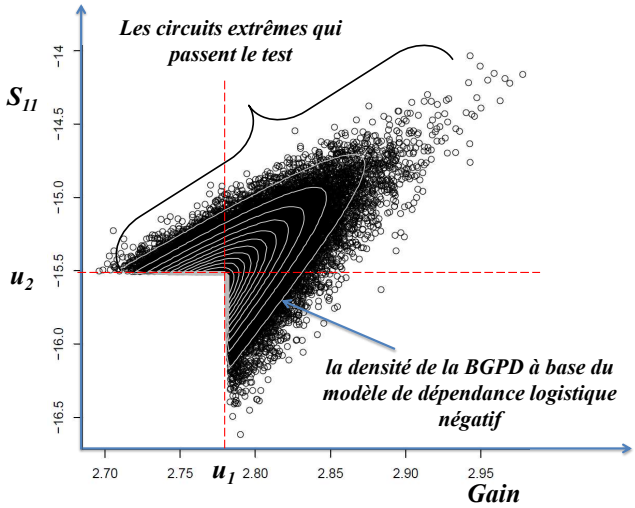
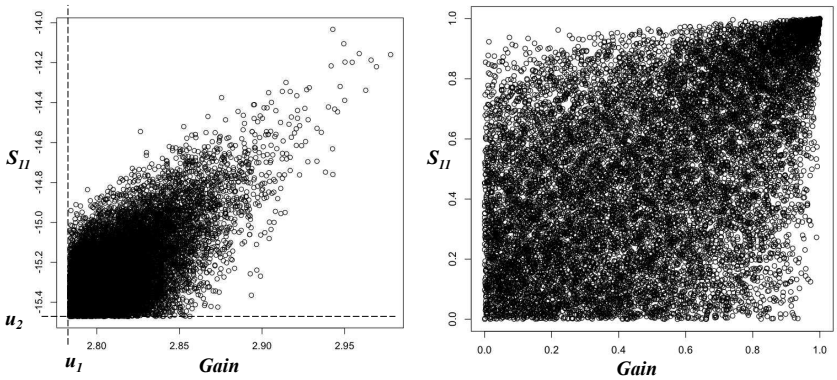


Figure 2.41: Les circuits extrêmes qui passent le test et la densité de la BGPD à base du modèle de dépendance logistique négatif.

A partir de ces circuits, nous allons ajuster le modèle de dépendance extrême bi-varié. A première vue, par adéquation graphique de cet échantillon à celui de la Figure 2.29, nous constatons que le modèle ressemble à une Distribution de Pareto Généralisée Bi-variée (BGPD). Nous pouvons valider cette hypothèse, en nous basant sur le théorème de Rootzén et Tajvidi [94] qui nécessite que les distributions marginales doivent être des Distributions de Pareto Généralisées. Il a été démontré ci-dessus que c'est bien le cas. Maintenant, nous devons estimer le paramètre de cette BGPD qui représente le modèle de dépendance extrême V. Le modèle qui a été validé est le modèle logistique négatif donné par l'Equation (2.34). Ce modèle dépend du paramètre de dépendance α estimé à partir de la copule des circuits extrêmes vérifiant $Gain > u_{Gain}$ et $S_{11} > u_{S_{11}}$. La Figure 2.42(a) montre ces circuits obtenus et la Figure 2.42(b) montre leur copule empirique. Cette Copule est une copule de Gumbel. Afin de vérifier formellement cette hypothèse, nous utilisons le test d'ajustement basé sur la copule empirique et la statistique de Cramer-Von Mises. Par conséquent, le paramètre α est estimé par l'Equation (2.32).

Cela permettra de calculer la fonction de répartition des valeurs extrêmes bi-variées $G(x, y)$ donnée par l'Equation (2.31). Ainsi, le premier terme de T_E peut être calculé. Sa formule complète est compliquée à écrire, c'est la raison pour laquelle nous allons donner directement sa valeur. Puisqu'il doit être calculé pour chaque limite de test, nous donnons comme exemple sa valeur pour la limite de test correspondante à $k_2 = 3.5$. La valeur obtenue est :



(a) (b)

Figure 2.42: (a) Les circuits extrêmes vérifiant $Gain > u_{Gain}$ et $S_{11} > u_{S_{11}}$ et (b) leurs copule.

$$1 - \left(\frac{-1}{\log\left(G(0,0)\right)} \times \log\left(\frac{G(s_1, s_2)}{G(\min(s_1, 0), \min(s_2, 0))} \right) \right) = 0.00883411$$

Ainsi, la valeur du Taux de défauts T_E est donnée comme suit:

$$T_E = 0.04008141 \times 0.00883411 = 0.000354 \ (354ppm)$$

Nous avons calculé T_E pour différentes valeurs des limites de test, fixées de $k_2 = 2$ à $k_2 = 6$ avec un pas de 0.1. Nous avons obtenu la courbe à carrés de T_E de la Figure 2.43.

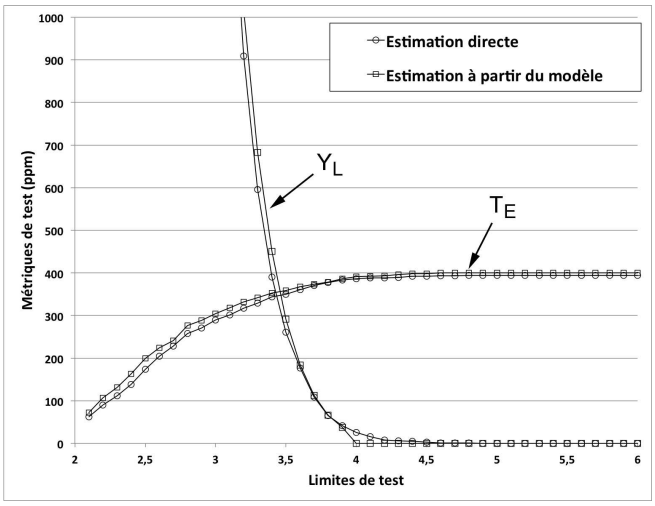


Figure 2.43: Les métriques de test (T_E et Y_L) en fonction de $k_1 = 4$ et $k_2 = 2$ à 6 avec un pas de 0.1 (avec $38 \cdot 10^3$ circuits extrêmes).

La même procédure est utilisée pour estimer le Y_L. Cependant, certains changements fondamentaux doivent être faits et qui sont :

- Remplacer l'ensemble des circuits qui passent le test par l'ensemble des circuits fonctionnels.
- Le Y_L est calculé avec l'Equation (2.41), où le seuil u_1 doit être remplacé par le seuil $v_1 = -0.4109976$ et le seuil u_2 par $v_2 = -0.4176371$.
- Remplacer la copule C_P par la copule C_T. Nous avons constaté que la copule C_T est aussi Gaussienne avec un coefficient de corrélation $\rho = 0.188215$. Elle a été validée par le test de Cramer.
- Les distributions marginales sont $F_{T_{ED}}(x)$ et $F_{T_{CS}}(x)$, qui sont aussi des distributions de Pareto Généralisées. Ces distributions sont représentées par la Figure 2.44. Leurs paramètres sont donnés par le Tableau 2.10 et elles ont été validées par le test de Kolmogorov-Smirnov.
- A titre d'exemple, pour la limite de test calculée avec $k_2 = 3.5$:
  - Le premier terme de l'Equation (2.41) est égal à 0.006193789.
  - Le second terme de l'Equation (2.41) est égal à 0.05097219.
  - Ainsi, $Y_L = 0.006193789 \times 0.05097219 = 0.000315711$ $(316ppm)$

Tableau 2.10: Les paramètres des distributions marginales de T_{ED} et T_{CS}

Distributions marginales	Moyenneμ	L'écart-type σ	Forme ξ
T_{ED}	-0.4621807	0.0117069	-0.138502
T_{CS}	-0.4880397	0.0130899	-0.182502

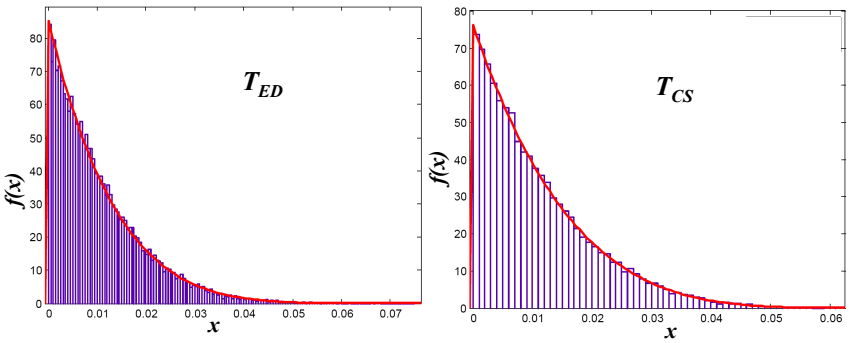


Figure 2.44: Les histogrammes de T_{ED} et de T_{CS} des circuits extrêmes fonctionnels.

Ensuite, nous avons calculé Y_L pour différentes valeurs des limites de test, fixées de $k_2 = 2$ à $k_2 = 6$ avec un pas de 0.1. Nous avons obtenu la courbe à carrés du Y_L de la Figure 2.43. Il est clair que les résultats obtenus en utilisant le modèle des circuits extrêmes sont très proches de ceux obtenus par l'ensemble des 10^6 circuits de l'échantillon initial.

Notez que ces résultats sont obtenus parce que les circuits extrêmes sont directement extraits de l'ensemble global des circuits. Ce cas peut être obtenu en réalité uniquement quand le classificateur utilisé est idéal car il permet de classifier les circuits extrêmes sans aucune erreur de classification.

Généralement, cette situation est quasiment impossible pour des circuits ayant un grand nombre de paramètres de sortie. Afin d'avoir une idée sur les erreurs des métriques de test en fonction des erreurs de classification, nous estimerons les métriques de test pour différentes erreurs de classification. Nous considérons les 6 cas de 1000, 2000, 3000, 4000, 5000 et 10000 circuits extrêmes mal classifiés. Pour simplifier l'illustration de ce cas, nous considérerons uniquement l'estimation de T_E. Les résultats obtenus pour chaque erreur de classification sont montrés par la Figure 2.45.

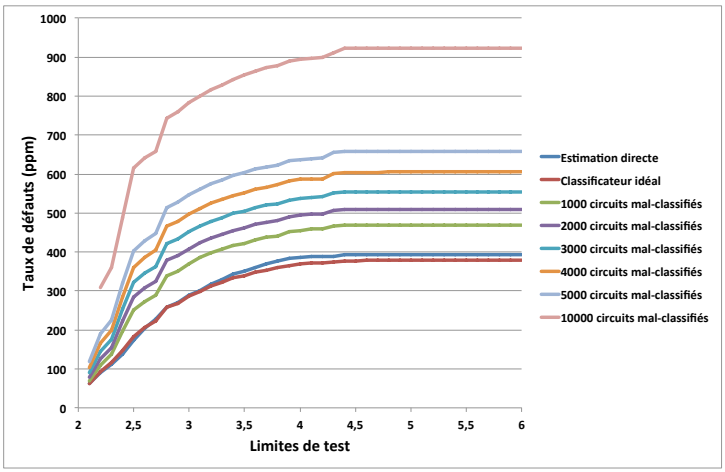


Figure 2.45: Estimation par le modèle de T_E pour différentes erreurs de classification des circuits extrêmes.

En utilisant ce graphe, il est ainsi possible de calculer les erreurs de l'estimation des métriques de test pour chaque erreur de classification en comparant les valeurs obtenues à celles obtenues en appliquant un classificateur idéal. Par exemple, pour une limite de test de 4σ les erreurs de calculs obtenues pour T_E sont montrées par la Figure 2.46.

Maintenant, nous pouvons comparer les erreurs des estimations obtenues à partir des circuits extrêmes (cf. Figure 2.38) et en utilisant le modèle des circuits extrêmes (cf. Figure 2.46). Les graphes obtenus sont montrés par la Figure 2.47.

Ce graphe montre que la méthode basée sur l'estimation par le modèle, qui semble la plus précise, est très sensible au nombre des circuits extrêmes. Ceci est justifié par le fait que les circuits mal classifiés engendrent des circuits extrêmes n'ayant pas une distribution proche de la GPD, le modèle qui est considéré dans le cadre de ce travail. Comme nous pouvons le voir sur la graphe, cette distribution est validée uniquement pour des erreurs de classification qui ne dépassent pas les 2500 circuits. Cependant, pour les erreurs de classification dépassant les 2500 circuits, la méthode basée sur l'estimation directe sur les circuits extrêmes, qui semble la moins précise, donne de meilleurs résultats parce qu'aucune supposition n'est faite sur le modèle de la distribution.

4.5 Conclusion

Dans cette section nous avons présenté deux nouvelles méthodes permettant d'estimer les métriques de test analogique sous variations du procédé de fabrication tout en tenant compte des circuits

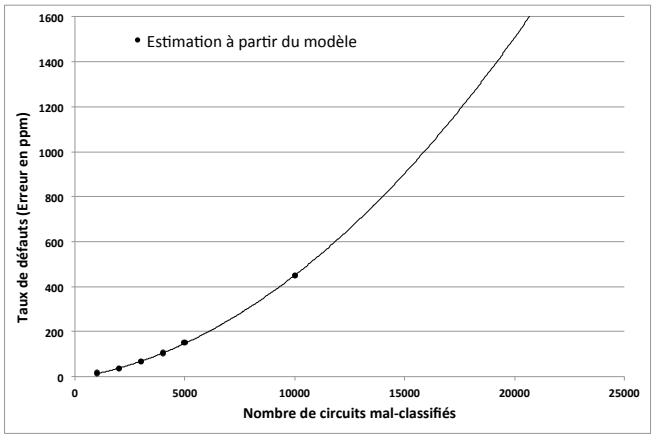


Figure 2.46: Erreurs d'estimation par le modèle de T_E pour différentes erreurs de classification des circuits extrêmes.

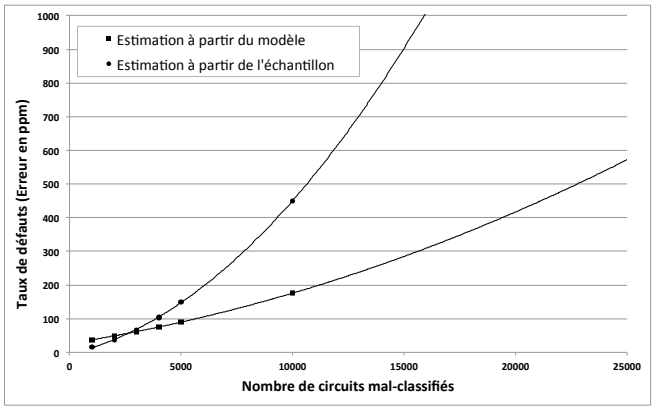


Figure 2.47: Comparaison des erreurs d'estimation de T_E pour différentes erreurs de classification des circuits extrêmes.

extrêmes. C'est à dire, ceux qui se trouvent dans les extrémités des distributions des paramètres de sortie. La première méthode permet d'estimer les métriques de test directement sur un échantillon de circuits extrêmes généré par la technique de *Statistical Blockade*. Cette méthode est pratique lorsque le modèle statistique des extrêmes n'est pas connu. Cependant, lorsque celui-ci est connu, nous avons proposé une deuxième méthode où il est possible d'estimer les métriques de test directement par ce modèle. Pour valider ces méthodes nous avons utilisé comme cas d'étude un amplificateur RF à faible bruit (LNA) présenté dans la Section 3.1.4. Ce circuit contient trois performances ($Gain$, NF et S_{11}) et deux mesures de test (T_{ED} et T_{CS}). Nous avons éliminé la performance NF juste pour illustrer des cas bi-variés. Nous avons montré dans la Section 3.1.5 que l'élimination de la performance NF ne causera aucun changement sur les valeurs des métriques de test. Nous avons ensuite comparé les résultats obtenus par ces deux méthodes en considérant uniquement $38 \cdot 10^3$ circuits avec ceux obtenus par l'estimation directe de Monte Carlo à base d'un échantillon de 10^6 circuits. Ces méthodes permettent d'atteindre une précision de l'ordre de ppm uniquement avec $38 \cdot 10^3$ circuits au lieu de 10^6, soit une réduction de 96%.

3
Travaux Futurs

Ce chapitre sera consacré à la présentation des travaux futurs. Ils sont divisés en quatre familles principales comme suit :

1. Modèles pour l'optimisation et l'évaluation précise du test analogique ;
2. Modélisation par échantillonnage statistique pour la fouille de données numériques ;
3. Modèles statistiques pour l'accélération des simulations dans un Réseau de Capteurs Sans Fil (RCSF) ;
4. Modèles pour la simulation sur GPU des réseaux de capteurs sans fil.

Dans la première famille on y trouve trois projets. Le premier projet concerne le domaine du test des circuits analogiques, mixtes et radio fréquence. Ce travail se fera dans la continuité de mes travaux actuels. Il est composé de trois sous projets. Le premier sous projet concerne l'utilisation des méthodes de la recherche opérationnelle afin de minimiser la taille des vecteurs de test analogique, et plus précisément, de minimiser le nombre de fréquences d'un vecteur de test permettant de détecter le maximum de fautes dans un circuit analogique, mixte et radio fréquence. Une première modélisation de ce travail est détaillée dans la Section 1 et s'inscrit dans le cadre du groupe GDR-RO dont je fais partie. Ce groupe vise à prouver à la communauté scientifique nationale que malgré l'existence d'outils de CAO très puissants, travailler avec des chercheurs en RO est toujours indispensable pour résoudre certains problèmes d'optimisation dans le domaine de la conception, de la fabrication et du test des circuits intégrés. Le deuxième sous projet concerne l'utilisation des techniques de l'échantillonnage d'importance (*Importance Sampling*) dans le but d'améliorer les estimations des métriques de test sur un ensemble réduit de circuits. La combinaison de cette méthode avec celle basée sur la théorie des valeurs extrêmes, présentée en Section 4 du Chapitre 2, permettra d'améliorer considérablement la précision des calculs. Le troisième sous projet a pour but d'estimer les métriques de test sans effectuer de simulations de type Monte Carlo, méthode que nous avons nommée "*Estimation par classification interne*". En se basant sur la théorie d'apprentissage automatique et une première simulation de type *Statistical Blockade* en considérant comme seuils des valeurs extrêmes les valeurs des spécifications et des limites de test, il est possible de générer des instances de paramètres internes des circuits et de les classer à l'avance comme des instances liées à des circuits soit défaillants ou fonctionnels. Cela permettra d'éviter de faire des simulations additionnelles et d'utiliser la théorie des valeurs extrêmes qui est complexe. Cette méthode ne sera pas détaillée dans ce manuscrit.

La deuxième famille sera axée sur l'application des méthodes de l'échantillonnage statistique, présentées dans le Chapitre 2, dans le domaine de la fouille de données. Une première approche a été proposée et qui montre l'avantage d'utiliser la théorie des copules pour prédire les valeurs manquantes dans un échantillon de données. Cette méthode est détaillée dans la Section 2 où l'on

a montré qu'elle est plus précise par rapport à certaines méthodes existantes. Un autre travail qui n'est pas détaillé dans ce manuscrit permet de montrer les avantages de l'utilisation de la théorie des copules combinée aux techniques du Data Mining pour réduire la dimension d'un échantillon de données [45][47].

La troisième famille de projets utilise la théorie de la régression statistique afin de prédire la durée de vie ainsi que d'autres paramètres d'un réseau de capteurs sans fil ayant une grande taille pour laquelle il ne peut pas être simulé. La technique démarre des simulations sur des ensembles de réseaux de capteurs de tailles petites. Ensuite, un modèle de régression sera ajusté sur les paramètres calculés pour chaque simulation. Le modèle obtenu sera utilisé pour prédire les mêmes calculs pour des réseaux de grandes tailles. Cette méthode est détaillée en Section 3.

La quatrième famille de projets consiste à développer un simulateur au nom de *CupCarbon* et des méthodes d'optimisation dans le domaine des réseaux de capteurs sans fil. Ce simulateur permet de maquetter des réseaux sur une carte géographique de type *OpenStreetMap*. Les capteurs, les mobiles et les autres objets ainsi que leur environnement sont modélisés sous forme d'un système multi-agents. La simulation du réseau est basée sur la simulation à événement discrets. Trois versions de cette simulation ont été proposées et programmées. La première permet de simuler le réseau en séquentiel à base du CPU. La deuxième permet de simuler le réseau en parallèle à base du GPU et la dernière permet de simuler le réseau par deux threads s'exécutant en pingpong. Ces méthodes sont détaillées en Section 4.

Il est à noter que l'un des objectifs principaux du simulateur *CupCarbon* est de mettre en place un outil permettant de tester des réseaux de capteurs sans fil. Le terme "test" utilisé ici signifie l'étude de la capacité d'un réseau à détecter les noeuds défaillants et aussi à étudier la capacité d'un noeud à déclarer l'état de sa situation. Nous envisagerons d'étudier la possibilité d'utiliser les méthodes développées dans le cadre du test de circuits pour le cas des réseaux de capteurs sans fil.

1 Méthodes pour l'optimisation et l'évaluation précise du test analogique

1.1 Génération de vecteurs de test multi-fréquences

Nous avons proposé une nouvelle approche pour l'optimisation et la génération de vecteurs de test pour la détection de fautes. Le principe consiste à utiliser des algorithmes d'optimisation combinatoire. Ce type de problèmes peut être modélisé comme étant un problème de recouvrement (*Set Cover*) dans un espace d'intervalles de fréquences. La Figure 3.1 montre un exemple justifiant l'utilisation de cette approche pour améliorer la couverture de fautes. Les deux courbes représentent respectivement le Gain sans faute et celui avec faute. Cette dernière représente un court-circuit injecté entre la Grille et le Drain du transistor d'un amplificateur. Il est clair qu'à la fréquence $W = 100Hz$, cette faute ne peut pas être détectée, car la différence entre le Gain sans faute et celui avec faute est de $0.07dB$, ce qui est inférieur à la tolérance de $+5dB$. Cependant, pour une fréquence supérieure à $10KHz$, par exemple à $2MHz$, cette faute peut être détectée puisque la différence des deux Gains est largement supérieure à $+5dB$.

La problématique de la détection de fautes par intervalles de fréquences se résume comme suit : pour chaque faute injectée un intervalle de fréquences permettant de le détecter est déterminé.

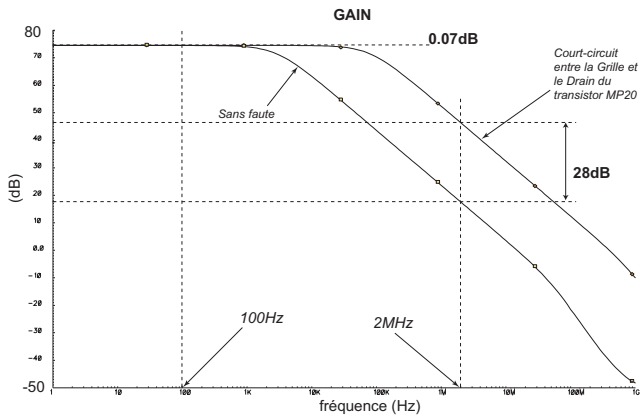


Figure 3.1: Gain avec faute et sans faute obtenu par une simulation fréquentielle.

Ensuite, il faut trouver le nombre minimum d'intervalles qui ont une intersection non vide avec tous ces intervalles. La Figure 3.2 montre deux fautes ayant comme intervalle de détection respectivement l'intervalle I_1 et I_2. L'intervalle I_{opt} suffit pour détecter les deux fautes. Ainsi, un seul intervalle au lieu de deux suffit pour détecter les deux fautes. Notez que n'importe quelle fréquence de cet intervalle permet de détecter ces deux fautes. Le choix de la solution finale se résume ainsi en une seule fréquence prise dans cet intervalle.

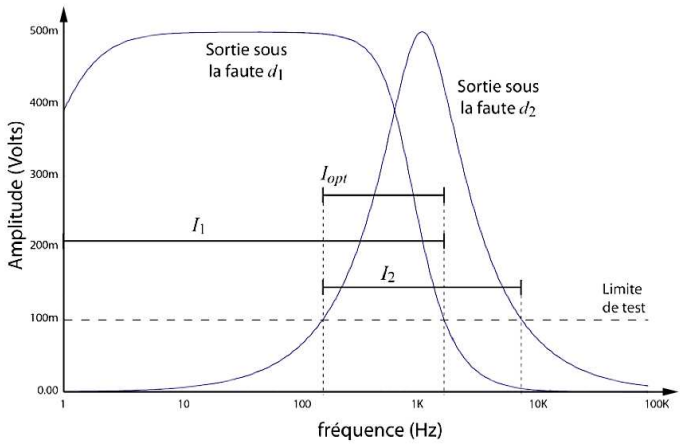


Figure 3.2: Présentation du problème de minimisation des intervalles de détection de fautes.

Un premier travail a été présenté par [36] et [43] qui montre que sous certaines conditions sur les fautes, la matrice des coefficients du problème possède un seul bloc de 1 consécutifs par ligne. Par conséquent, le problème de recouvrement modélisé par une programme linéaire correspondant à ce type de matrices peut être résolu en un temps polynomial. Pour une solution efficace du problème, une autre formulation par les graphes d'intervalles a été proposée. Un ensemble de problèmes générés numériquement et aléatoirement ont prouvé que les approches proposées permettent de résoudre

ce problème en un temps très rapide. Les temps de calcul CPU obtenus pour chaque méthode sont fournis par la Figure 3.3. L'approche par programmation linéaire montre une complexité de $O(n)$ alors que celle par graphe d'intervalles montre une complexité de $O(n^2)$, où n représente le nombre de fautes injectées.

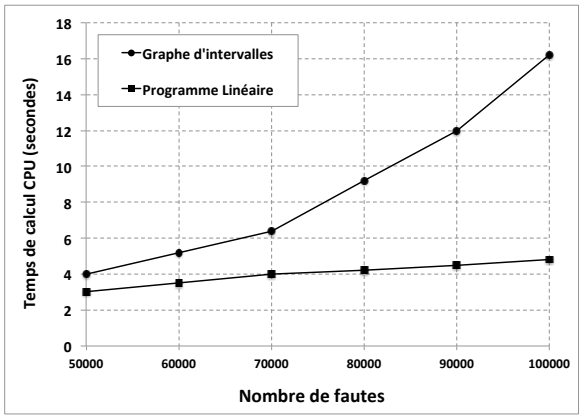


Figure 3.3: Les temps de calcul CPU obtenus par les deux méthodes proposées.

L'application de l'algorithme de génération de vecteurs de test a permis de trouver un vecteur de test ayant 4 fréquences (qui sont $1KHz$, $4KHz$, $85KHz$ et $3MHz$). Ce vecteur de test permet d'améliorer la couverture de fautes obtenue par le Gain de 74.38% à 96.88%. En considérant ce vecteur de test, la couverture de fautes obtenue en considérant toutes les performances de l'amplificateur est de 100%. Ce travail nécessite encore une modélisation en fonction du type d'intervalles de détection pris en considération. Ce qui fera l'un des objets de mes travaux futurs.

1.2 Estimation des métriques de test par élargissement des performances

Il a été spécifié dans le Chapitre 2 que la précision des techniques d'estimation des métriques de test existantes dépend fortement de la précision des paramètres statistiques estimés sur l'échantillon des circuits considéré. Surtout, si les spécifications du circuit sont très larges, ce qui résulte en une génération très petite, voire nulle, de circuits défaillants quand le nombre de simulations Monte Carlo est faible (par exemple dans notre cas, pour un nombre de 1000 simulations Monte Carlo qui n'est pas considéré comme petit, aucun circuit défaillant n'a été généré).

La précision de ces calculs est donc obtenue en calculant la variance de ces métriques de test pour plusieurs échantillons générés. Il est donc intéressant de recourir aux techniques de réduction de la variance (telles que des techniques de l'échantillonnage d'importance[1]). Afin de réduire l'intervalle de tolérance de chaque métrique de test estimée pour se rapprocher le plus possible de sa valeur réelle, nous proposons d'élargir les distributions des performances et des mesures de test afin d'augmenter la probabilité de générer des circuits défaillants (voir Figure 3.4). Ensuite, la formule permettant de calculer les vraies valeurs des métriques de test sera calculée à partir des valeurs obtenues à base des nouvelles distributions élargies.

[1]Importance Sampling.

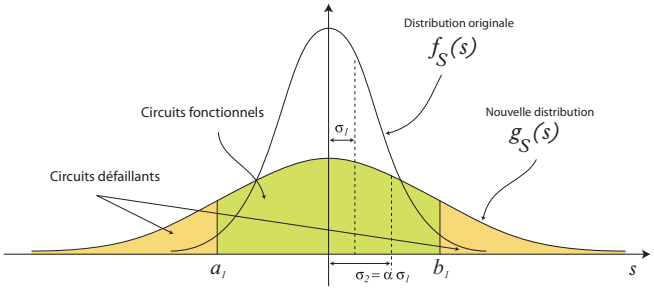


Figure 3.4: Exemple d'une performance élargie.

Pour exposer cette méthode d'une manière simple, nous supposons que nous avons une seule performance x avec une spécification A et que nous voulons calculer la probabilité pour que le circuit soit fonctionnel (le Rendement Y_1). C'est-à-dire, la probabilité pour que les valeurs x de la performance soient dans A. Ceci se calcule en intégrant la densité de probabilité $f(x)$ de cette performance dans le domaine A comme suit:

$$Y_1 = \int_A f(x)\ dx \tag{3.1}$$

Supposons maintenant que l'estimation de Y_1 n'est pas possible pour un échantillon de circuits donné, car dans cet échantillon aucun circuit défaillant n'est généré. Alors, nous allons changer la densité de probabilité de x de $f(x)$ à $g(x)$ de telle sorte à pouvoir générer des circuits défaillants pour cet échantillon. Donc, le Rendement sur cette nouvelle densité se calcule comme suit:

$$Y_2 = \int_A g(x)\ dx \tag{3.2}$$

Mais il est à noter que $Y_1 \neq Y_2$, car, les deux Rendements se calculent pour des densités (ou lois de probabilité) différentes. Notre objectif est donc de chercher s'il existe une transformation ϕ telle que:

$$Y_1 = \phi(Y_2) \tag{3.3}$$

Dans l'Annexe B de [8] une analyse permettant de trouver cette transformation a été présentée pour le cas général (en considérant toutes les performances et toutes les mesures de test). Cette transformation est basée sur la relation entre les deux densités de probabilité, l'initiale et l'élargie, de la manière suivante :

$$f_{ST}(s,t) = \frac{f_S(s)}{g_S(s)} \times g_{ST}(s,t) \tag{3.4}$$

où, $s = (s_1, s_2, \cdots, s_n)$ est le vecteur des performances, $t = (t_1, t_2, \cdots, t_m)$ est le vecteur des mesures de test, $f_{ST}(s,t)$ est la densité de probabilité conjointe initiale des performances et des mesures de test, $g_{ST}(s,t)$ est la densité de probabilité conjointe élargie des performances et des mesures de test, $f_S(s)$ est la densité de probabilité conjointe initiale des performances et $g_S(s)$ est la densité de probabilité conjointe élargie des performances.

A partir de cette relation, les métriques de test peuvent être calculées et prédites pour le cas de la loi originale des performances et des mesures de test comme suit :

$$Y = \frac{1}{N}\sum_{i=1}^{N_g} \psi_{S_i} \tag{3.5}$$

$$Y_T = \frac{1}{N}\sum_{i=1}^{N_p}\psi_{S_i} \tag{3.6}$$

$$Y_L = 1 - \frac{\sum_{i=1}^{N_u}\psi_{S_i}}{\sum_{i=1}^{N_g}\psi_{S_i}} \tag{3.7}$$

$$D = 1 - \frac{\sum_{i=1}^{N_u}\psi_{S_i}}{\sum_{i=1}^{N_p}\psi_{S_i}} \tag{3.8}$$

où,

$$\psi_{S_i} = \frac{f_S(s^i)}{g_S(s^i)} = \frac{f_S(s_1^i, s_2^i, \cdots, s_n^i)}{g_S(s_1^i, s_2^i, \cdots, s_n^i)} \tag{3.9}$$

et, N est le nombre de circuits générés, N_g le nombre de circuits fonctionnels, N_p le nombre de circuits qui passent le test et N_u le nombre de circuits fonctionnels et qui passent le test.

Nous avons choisi de prendre comme nouvelle loi, une autre Gaussienne avec un écart-type plus grand que celui d'origine. Le nouveau écart-type est augmenté d'un facteur de 1.5. Ensuite, pour une génération d'échantillons de tailles différentes, nous avons calculé les valeurs des métriques de test sans élargissement et par cette méthode en utilisant les équations (3.5), (3.6), (3.7) et (3.8). La courbe à points de la Figure 3.5 montre pour des échantillons de circuits de tailles différentes, les valeurs du Taux de défauts obtenues par les deux méthodes ainsi que leurs intervalles de confiance. Il est clair qu'il y a moins de variations dans le cas de la méthode proposée.

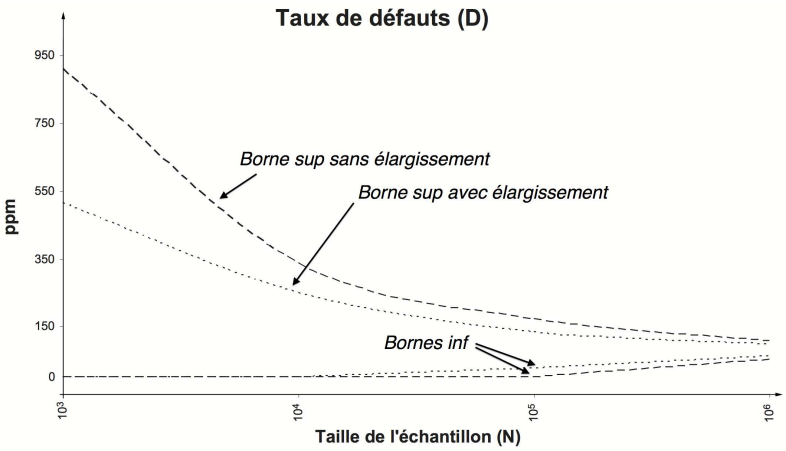


Figure 3.5: Le Taux de défauts moyen et ses intervalles de confiance calculés pour des échantillons de tailles différentes et par les deux méthodes : *sans élargissement* et *avec élargissement*.

2 Techniques d'échantillonnage statistique pour la fouille de données numériques

De nos jours nous collectons de plus en plus de grandes masses de données et nous récoltons plus que nous pouvons en traiter ; ainsi, les capacités de stockage sont en progression quasi exponentielle.

Les données accumulées sont souvent brutes et loin d'être de bonnes qualités ; elles contiennent des valeurs manquantes, du bruit, et surtout des informations redondantes. La présence des valeurs manquantes et la redondance de l'information au niveau des dimensions sont des inconvénients bien souvent insurmontables pour la plupart des algorithmes de Data Mining. Intuitivement, l'information pertinente est noyée dans de nombreux attributs et d'entrées et son extraction n'est possible que si les données originales sont nettoyées et pré-traitées.

Pour remédier à ces problèmes et pour faire face aux données de très grandes tailles, que ce soit en dimension ou bien en taille, nous avons proposé dans [40] une nouvelle approche basée sur les techniques d'échantillonnage afin d'estimer les valeurs manquantes dans les bases de données. En effet, les objectifs principaux de la méthode proposée sont les suivants : (a) estimer les valeurs manquantes par une méthode efficace et précise, (b) améliorer la qualité et l'efficacité du processus d'extraction de données qui sera prêt pour l'utilisation par les algorithmes de Data Mining. Dans la première phase de la méthode proposée, nous allons modéliser le problème des données hétérogènes en utilisant la théorie des copules, en d'autres termes estimer la distribution de probabilité conjointe multi-variée sans imposer de contraintes sur les distributions marginales des données. En outre, dans la seconde phase nous allons estimer et substituer chaque donnée manquante dans les données brutes.

2.1 La modélisation par les copules

D'un point de vue purement théorique, la plupart des modèles nécessitent des suppositions spécifiques sur les dépendances entre les différentes variables aléatoires X afin de modéliser la structure de dépendance entre ces variables. La connaissance exacte des lois de probabilité conjointes est indispensable pour imputer la valeur manquante. En particulier, l'utilisation des copules permet de créer assez simplement des lois multi-variées à partir des lois marginales souhaitées. Nous pouvons définir la fonction de distribution conjointe (fonction de répartition) multi-variée par l'équation suivante [45] :

$$F(x_1, ..., x_m) = C(F_1(x_1), ..., F_m(x_m)). \tag{3.10}$$

où F est la fonction de répartition m-dimensionnelle, $F_1, ..., F_m$ sont les fonctions de répartition marginales, $C(F_1(x_1), ..., F_m(x_m))$ est la fonction de répartition multi-dimensionnelle, et C la fonction de répartition d'une copule.

Le schéma général de l'utilisation des copules dans l'approche proposée est résumé comme suit :

1. Ajuster les distributions marginales ;
2. Déterminer la copule empirique : la copule empirique est utilisée en tant que structure d'observation de dépendance entre les différents dimensions de l'échantillon multi-varié ;
3. Ajuster la copule théorique. Il existe un grand nombre de copules adaptées à différentes situations. Pour sélectionner la meilleure copule, des tests statistiques d'ajustement sont nécessaires ;
4. Générer un échantillon ayant la même copule.

2.2 L'approche de calcul des valeurs manquantes

Dans ce qui suit nous allons présenter l'approche permettant de trouver une valeur manquante en utilisant la théorie des copules. Pour ce faire, soit $V_{n_1,m}$ la matrice de l'échantillon initial ayant n_1 lignes et m colonnes et contenant des valeurs manquantes.

On utilise l'approche présentée dans la section précédente afin de générer un échantillon plus large et ayant la même distribution multidimensionnelle que celle de l'échantillon initial. La Figure 3.6 montre ces étapes. Premièrement la copule empirique $C_{n_1,m}$ sera calculée. Ensuite, une copule théorique doit être ajustée à celle-ci. Un échantillon plus grand $W_{n_2,m}$ où $n_2 \gg n_1$ issu de cette copule théorique sera généré.

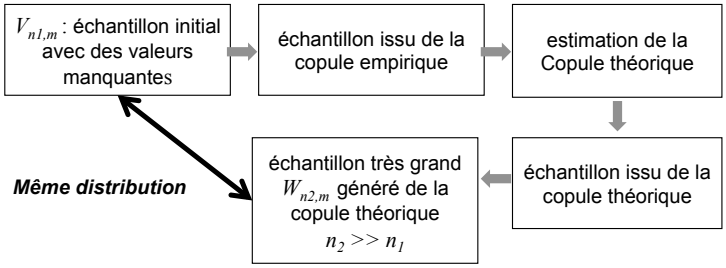


Figure 3.6: Génération d'un échantillon plus large.

Pour illustrer comment trouver une valeur manquante de V dans l'échantillon W, prenons comme exemple une ligne k de V ayant une seule valeur manquante dans la colonne l (ie. v_{kl} est manquante). Il faut extraire de la matrice W tous les vecteurs lignes $w_i,\ i = 1, ..., n_2$ qui sont égaux au vecteur ligne v_k de V (sans considérer la colonne l). C'est à dire, trouver toutes les lignes vérifiant :

$$w_{ij} = v_{kj}, \text{ où } i = 1, ..., n_2,\ j = 1, ..., m \text{ et } j \neq l$$

Appelons la sous matrice obtenue par $W^{'}_{n_3,m}$, où $n_3 \leq n_2$. La valeur manquante est ainsi obtenue en calculant la moyenne des valeurs de la colonne k de la matrice $W^{'}$ comme suit :

$$v_{kl} = \frac{1}{n_3} \sum_{i=1}^{n_3} w^{'}_{il}$$

Il est possible aussi de déterminer la précision de cette valeur en calculant l'écart type des valeurs de la colonne k de la matrice $W^{'}$.

La généralisation de cette approche est illustrée par la Figure 3.7.

2.3 Résultats expérimentaux

Dans cette section, nous allons étudier les performances et l'efficacité de la méthode proposée à l'aide de la base de données *Waveform*, téléchargée à partir du site d'apprentissage (*UCI machine learning repository*). Pour ce faire, nous avons comparé cette méthode à des méthodes existantes (technique des moyennes et de régression). En premier, nous avons généré dix-neuf échantillons, ayant un certain pourcentage (%) de valeurs manquantes. Les valeurs manquantes ont été imputées aléatoirement, puis nous avons estimé le taux d'erreur. La performance de chaque méthode d'imputation a été évaluée par la racine de la division entre la somme des différences au carré entre les données originales et les données imputées avec la taille des données multiplié par le pourcentage des valeurs manquantes en utilisant l'équation (3.11).

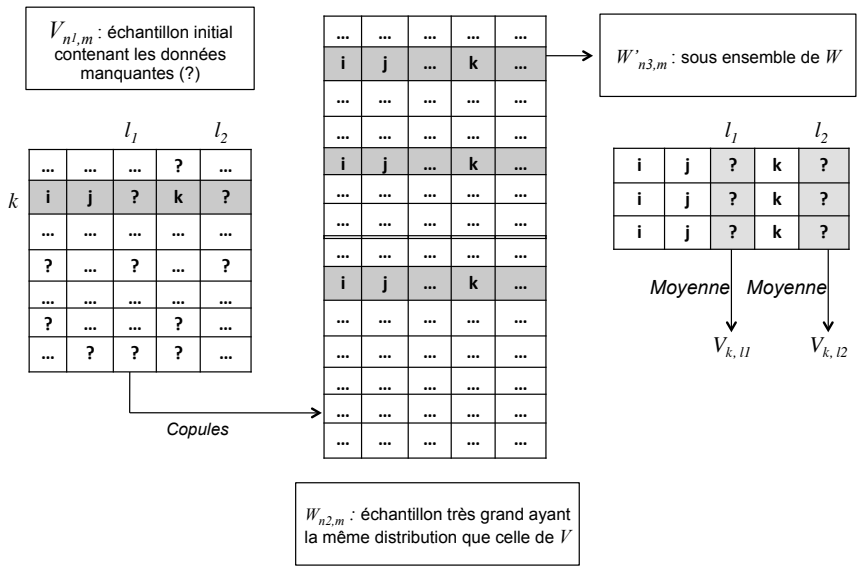


Figure 3.7: Illustration de la méthode proposée.

$$erreur = \sqrt{\frac{\sum_{i=1}^{n}(d_i)^2}{nb}} \tag{3.11}$$

où, d_i est la différence entre les données originales et les données imputées ; nb est le pourcentage des valeurs manquantes $\times$ la taille des colonnes $\times$ la taille des lignes.

La Figure 3.8 montre les résultats obtenus par les techniques existantes et l'approche proposée.

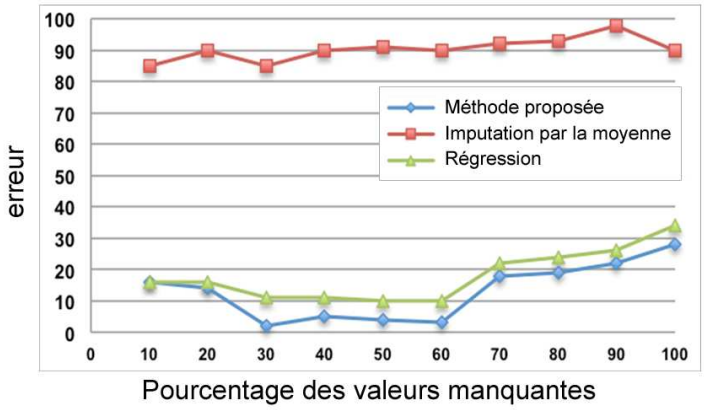


Figure 3.8: Les résultats obtenus par la méthode proposée et les méthodes existantes.

La comparaison des différents courbes de la Figure 3.8 issus de la base de données *Waveform* pour un même critère d'évaluation, permet de mettre en évidence l'influence des valeurs manquantes. L'augmentation du taux des valeurs manquantes de 5% à 95% a engendré une diminution de la précision minimale de 88% pour la méthode d'imputation par la moyenne, de 14% pour la technique de régression et de 1% pour notre méthode. La valeur maximale d'erreur est de 98% pour la méthode d'imputation par la moyenne, de 36% pour la technique de régression et de 30% pour notre méthode. Il est tout à fait normal que l'erreur se dégrade avec l'augmentation de valeurs manquantes. Cependant, les valeurs obtenues par notre méthode basée sur les copules (courbe bleue) sont meilleures que celles obtenues par la méthode d'imputation par la moyenne (courbe rouge) et par la technique de régression (courbe verte). L'écart est plus sensible pour toutes les valeurs. Notre approche mérite d'être la solution la plus pratique pour estimer les valeurs manquantes d'une base de données de très grande taille car elle permet de pallier les valeurs manquantes à l'aide des copules avec des erreurs petites même avec un très grand pourcentage de valeurs manquantes, ce qui n'est pas le cas pour la méthode d'imputation par la moyenne qui est nettement moins décisive et qui peut s'avérer meilleure sur des petites bases de données ce qui n'est pas le cas dans le Data Mining.

2.4 Conclusion

Dans cette section, nous avons proposé une nouvelle approche basée sur les techniques d'échantillonnage afin d'estimer les valeurs manquantes. Cette approche surmonte les faiblesses des approches existantes. L'approche proposée est comparée avec les techniques d'imputation (par la moyenne et par la régression) par une référence expérimentale à grande échelle et à grand pourcentage de valeurs manquantes (jusqu'à 95%). L'étude expérimentale surpasse les approches existantes et permet de fournir de très bons résultats, ce qui montre l'efficacité de la méthode proposée. Les travaux futurs viseront à développer un système de pré-traitement de données qui intègre cette approche comme une première étape.

3 Méthodes statistiques pour l'accélération des simulations dans un RCSF

Nous proposons dans le cadre de ce travail d'explorer les différentes méthodes statistiques pour accélérer les simulations des Réseaux de Capteurs Sans Fil (RCSF). Le but de cette approche est d'essayer de calculer les différents paramètres à partir de simulations sur des réseaux de petites tailles et ensuite d'utiliser des techniques de régression ou d'échantillonnage (unidimensionnel et multidimensionnel) pour prédire les valeurs de ces paramètres sur des réseaux de grandes tailles sans avoir à simuler à nouveau ces réseaux.

La simulation est utilisée pour évaluer différents paramètres d'un réseau de capteurs sans fil dans le but d'étudier, comparer et évaluer les différentes stratégies de communication. La simulation prend beaucoup de temps lorsque l'on travaille avec de grands réseaux. Pour remédier à ce problème, certains travaux proposent l'utilisation de la modélisation statistique. Les auteurs de [97] et [98] proposent une méthode d'évaluation par la régression multiple basée sur l'analyse de corrélation pour résoudre le problème de la complexité de calcul et l'évaluation précise des données manquantes dans les réseaux de capteurs sans fil. Dans [99] les auteurs traitent le problème de la prédiction de l'énergie dans les réseaux de capteurs. Ils proposent un modèle d'état d'un réseau afin de représenter le comportement des noeuds capteurs et montrent comment ce modèle peut être

utilisé pour prédire la consommation de l'énergie d'un capteur et par conséquent pour construire la carte d'énergie d'un réseau de capteurs [100][101].

Dans cette section, nous présenterons une nouvelle méthode basée sur la théorie de la régression classique pour prédire les performances d'un protocole de routage pour des réseaux de capteurs sans fil de grande traille en simulant uniquement des réseaux de petite taille. Pour ce faire, nous utiliserons le protocole *Revised LEACH* présenté dans [39]. Cet exemple sert uniquement pour l'illustration de la méthode proposée. En effet, celle-ci reste utilisable pour n'importe quel type de protocole.

3.1 Modèle de consommation énergétique

Actuellement, il y a beaucoup de recherches dans le domaine des radios à faible énergie. Plusieurs suppositions à propos des caractéristiques des radios, incluant la dissipation de l'énergie en mode émission et réception, changeront les avantages de certains protocoles. Dans ce travail, nous utiliserons le modèle de consommation d'énergie proposé par [102].

3.2 Durée de vie d'un RCSF

La durée de vie d'un réseau de capteur est la période du temps durant laquelle le réseau doit, selon le cas, conserver suffisamment de connectivité, couvrir la surface totale, ou bien maintenir le taux de perte d'information au dessous d'un certain niveau. Plusieurs définitions ont été données à la durée de vie d'un réseau de capteurs. Elle peut être définie comme étant le temps jusqu'à ce que le premier capteur meurt. Elle peut être définie aussi comme étant le temps jusqu'à ce qu'une certaine proportion de capteurs soit morte. Nous listons dans ce qui suit quelques définitions proposées dans la littérature :

- Le temps jusqu'à ce que le premier capteur n'ait plus d'énergie [103][104] ;
- Le temps jusqu'à ce que le premier chef de groupe n'ait plus d'énergie [105] ;
- Le temps jusqu'à ce que pas plus d'une certaine fraction B de capteurs soient vivants [106] ;
- Le temps jusqu'à ce que 50% des noeuds sont morts [107] (appelé aussi "Demi vie d'un réseau") ;
- La durée jusqu'à ce que tous les capteurs soient morts [108] ;
- La durée jusqu'à ce qu'un certain pourcentage de capteurs soient morts [108].

Pour illustrer notre méthode, nous utiliserons dans ce travail comme durée de vie la durée jusqu'à ce que 20% des capteurs soient morts. A noter que le changement de la durée de vie du réseau ne changera pas le concept de la méthode proposée.

3.3 Analyse de régression

La régression est une méthode d'analyse statistique permettant d'associer deux ou plusieurs variables. Elle est utilisée pour trouver la relation entre deux ou plusieurs variables. L'un des objectifs de la régression est d'ajuster un modèle prédit à un ensemble de données X et Y observées. Une fois un tel modèle développé, si une valeur additionnelle x est donnée et pour laquelle la valeur de y n'est pas connue, le modèle ajusté peut être utilisé afin de prédire la valeur de y. Les modèles de la régression linéaire sont souvent ajustés en utilisant l'approche des moindres carrés et supposent que la relation entre les variables dépendantes y et le $p - vecteur$ des régresseurs x est linéaire. Cette relation est modélisée par une variable erreur ε, une variable aléatoire non observée qui ajoute des

bruits à la relation linéaire entre les variables dépendantes et les régresseurs. Ainsi, le modèle prend la forme suivante :

$$y = \beta_0 + \beta_1 x_1 + \cdots + \beta_p x_p + \varepsilon$$

Si la régression est logarithmique alors le modèle est écrit comme suit :

$$y = \beta_0 + \beta_1 \log(x_1) + \cdots + \beta_p \log(x_p) + \varepsilon$$

Dans ce travail nous utilisons la régression linéaire simple, où nous considérons un seul régresseur x et une seule variable dépendante y. Ce modèle est écrit comme suit :

$$y = \beta_0 + \beta_1 x + \varepsilon$$

Soit un ensemble de données de n couples $(y_1, x_1), \cdots, (y_n, x_n)$, alors les estimateurs $\hat{\beta}_1$ de β_1 et $\hat{\beta}_0$ de β_0 sont calculés par les formules suivantes :

$$\hat{\beta}_1 = \frac{\sum x_i \sum y_i - n \sum x_i y_i}{(\sum x_i)^2 - n \sum x_i^2} = \frac{\sum (x_i - \bar{x})(y_i - \bar{y})}{\sum (x_i - \bar{x})^2}$$

$$\hat{\beta}_0 = \frac{\sum y_i - \hat{\beta}_1 \sum x_i}{n} = \bar{y} - \hat{\beta}_1 \bar{x}$$

où $\bar{x} = \frac{1}{n} \sum_{i=1}^{n} x_i$ est la moyenne empirique de x_i et $\bar{y} = \frac{1}{n} \sum_{i=1}^{n} y_i$ est la moyenne empirique de y_i.

Pour le cas d'une simple régression logarithmique, le modèle est écrit comme suit :

$$y = \beta_0 + \beta_1 \log(x) + \varepsilon$$

Les estimateurs $\hat{\beta}_1$ de β_1 et $\hat{\beta}_0$ de β_0 sont calculés par les mêmes formules précédentes après avoir remplacé les valeurs de x_i par $\log(x_i)$.

La régression statistique est implémentée dans la majorité des logiciels de statistique comme Matlab, R, et Excel. D'autres informations et détails sur la régression peuvent être trouvées dans [109]. Etant donné que les modèles utilisés dans notre cas d'étude sont simples, nous avons utilisé Excel pour les ajuster.

3.4 La méthode proposée

Dans cette section nous décrirons la méthode proposée pour prédire l'énergie et la durée de vie d'un RCSF avec un grand nombre de capteurs en simulant uniquement des réseaux avec un petit nombre de capteurs. Le terme "petit" utilisé ici désigne le nombre maximum de capteurs pouvant être simulés. La méthode proposée est ainsi décrite comme suit :

1. Soit M le nombre des itérations,
2. Soit $i = 1$ la première itération,
3. Soit N_i le nombre de capteurs à la $i^{\text{ème}}$ iteration (exemple : $N_1 = 100$),
4. Exécuter la simulation,
5. Calculer le paramètre désiré P_i (exemple : énergie),
6. $i = i + 1$: la prochaine itération,
7. $N_i = N_i + 100$: le nombre de capteurs à la prochaine itération,
8. Si $(i \leq M)$ alors go to 3,
9. Dessiner le graphe (N_i, P_i),

10. Calculer la fonction de régression $P = f(N)$ à partir de ce graphe,
11. Il est ainsi possible de prédire la valeur de P pour n'importe quelle valeur de N en utilisant cette fonction.

Le nombre d'itérations M correspond au nombre de points du graphe (N_i, P_i) qui sera utilisé pour estimer le modèle de régression. Dans la troisième étape, le nombre 100 peut être changé en fonction de la complexité du réseau utilisé et du temps de simulation.

3.5 Cas d'étude

Comme cas d'étude, nous utilisons le protocole *Revised LEACH* présenté dans [39]. Nous exécutons la simulation 10 fois ($M = 10$) et nous calculons les deux paramètres $Energie$ et $Durée\ de\ vie$. L'énergie initiale de chaque capteur est spécifiée à $0.25J$. La fonction de régression obtenue pour le paramètre $Energy$ est donne comme suit :

$$Energy = 253 \cdot 10^3 \cdot N + 10^8$$

La courbe linéaire de la Figure 3.9 montre le graphe correspondant.

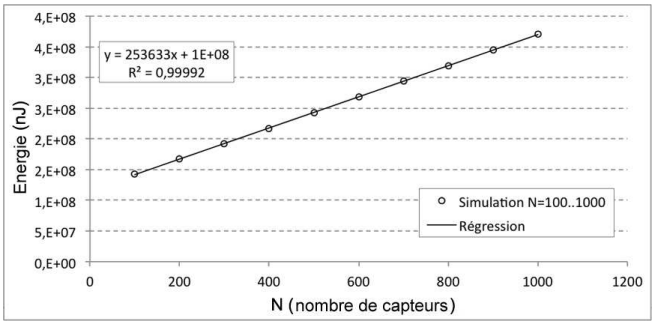


Figure 3.9: Régression linéaire pour 10 valeurs de l'énergie en fonction du nombre de capteurs.

Pour valider ce modèle, nous exécutons une simulation dans des conditions identiques aux précédentes pour $N = 5000$. La Figure 3.10 montre que les valeurs obtenues (points à croix) appartiennent à la courbe linéaire obtenue par l'analyse de régression.

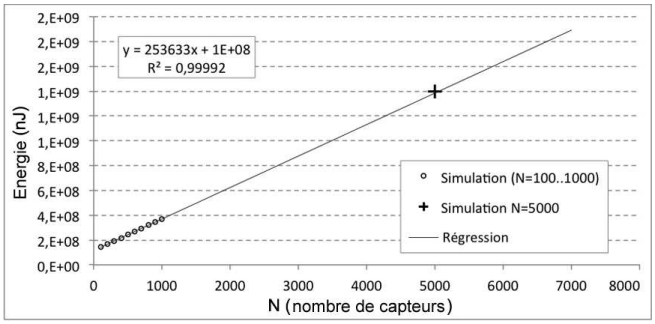


Figure 3.10: Prédiction de l'énergie pour $N = 5000$ en utilisant la régression linéaire.

De la même manière, la fonction de régression obtenue pour le paramètre $Durée\ de\ vie$ est donnée comme suit :

$$Lifetime = 188.34 \cdot ln(N) - 777.71$$

La courbe logarithmique de la Figure 3.11 montre le graphe correspondant.

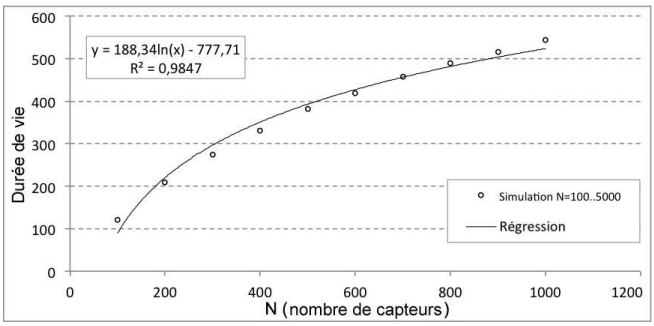


Figure 3.11: Régression linéaire pour 10 valeurs de la durée de vie en fonction du nombre de capteurs.

Pour valider ce modèle, nous exécutons une simulation dans des conditions identiques aux précédentes pour $N = 5000$. La Figure 3.12 montre que les valeurs obtenues (points à croix) appartiennent à la courbe logarithmique obtenue par l'analyse de régression.

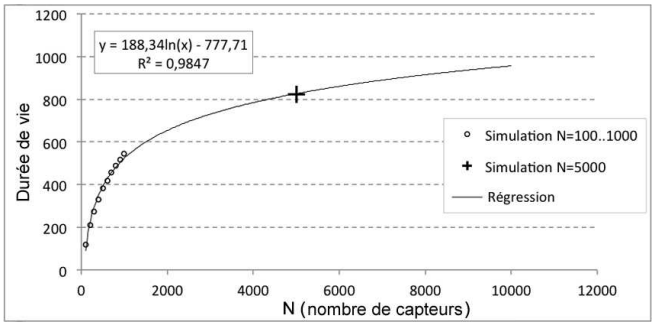


Figure 3.12: Prédiction de l'énergie pour $N = 5000$ en utilisant la régression logarithmique.

Par conséquent, à partir des modèles obtenus, il est ainsi possible de prédire des valeurs de l'énergie et de la durée de vie du RCSF correspondant pour $N = 10^6$ capteurs. Les résultats obtenues sont de 1824 tours pour la durée de vie et de $2.54 \cdot 10^{11} nJ$ $(= 254J)$ pour l'énergie.

3.6 Conclusion

L'un des inconvénients majeurs des simulateurs de réseaux de capteurs sans fil existants est la simulation des grands réseaux. Il n'est donc pas possible d'estimer l'énergie et la durée de vie de ces réseaux par simulation. Dans ce travail nous proposons une nouvelle méthode basée sur l'analyse de régression. Dans cette méthode, l'énergie et la durée de vie sont évalués pour différents réseaux de petites tailles. A partir des valeurs obtenues, l'analyse de régression sera utilisée afin d'ajuster le modèle de ces paramètres. Ensuite, en utilisant ce modèle, il est possible de prédire leurs valeurs

pour des réseaux de grandes tailles. Cette méthode a été validée par simulation sur le protocole *Revised LEACH*. La démarche reste la même pour d'autres types de protocoles.

Nous envisageons dans le futur d'étudier les variations des erreurs de prédiction en fonction de la taille des circuits considérés pour l'analyse de la régression.

4 CupCarbon : Simulateur de réseaux de capteurs sans fil

4.1 Introduction

Dans les réseaux de capteurs sans fil, la consommation énergétique est un paramètre important à prendre en compte lors du déploiement des capteurs sans fil. D'où l'intérêt de la simulation de la consommation énergétique pour ce type de réseaux. Lorsque ces derniers sont d'une très grande taille, les simuler tout en tenant compte de tous les paramètres de leurs capteurs peut être impossible. D'où l'intérêt de développer des modèles pour accélérer les simulations. Dans cette section nous présentons un modèle de simulation à événements discrets et massivement parallèle d'un réseau de capteurs sans fil (statique ou mobile) sur une architecture GPU, dans un environnement multi-agents, où le calcul de l'énergie de consommation de chaque capteur est effectué sur une unité de calcul indépendamment des autres. Les résultats obtenus montrent que le modèle proposé permet d'obtenir des vitesses de simulation de 6 à 30 fois plus rapide que celles obtenues par le CPU pour des réseaux de grande taille et pour des simulations plus longues. Ces vitesses peuvent être plus grandes si les traitements effectués par les capteurs sont plus lents. Enfin, le modèle proposé a été intégré dans le simulateur *CupCarbon* qui est présenté en Section 4.4.

4.2 Simulateurs existants

De nos jours, les réseaux de capteurs sans fil sont largement utilisés dans différents domaines comme l'industrie, la métrologie, les infrastructures sociales, l'automobile, etc. De nombreux paramètres doivent être étudiés afin d'élaborer un réseau de capteurs sans fil efficace. Notamment, le choix du type du capteur à utiliser, le protocole de communication, la densité des capteurs, la configuration de la topologie, etc. Ceci n'est généralement pas une tâche facile pour les concepteurs de réseaux de capteurs.

Afin de faciliter la conception et l'étude d'un réseau de capteurs sans fil, plusieurs outils de simulation ont vu le jour. Il existe un nombre important d'outils de simulation et de modélisation des RCSFs, les auteurs de la référence [110] présentent une vue d'ensemble de 36 simulateurs et émulateurs. Toutefois, il est important de distinguer les notions de simulation et d'émulation. La simulation permet de recréer un scénario physique réel et complexe par l'exécution d'un programme informatique sur un ordinateur ou réseau alors que l'émulation cherche à substituer un matériel par un logiciel.

Les simulateurs peuvent être classés en cinq groupes principaux. La première famille de simulateurs est utilisée pour tout type de réseau et pas spécialement de capteurs.

La deuxième famille représente les simulateurs à événements discrets. On y trouve *Castalia* [111], pour le développement des protocoles ou d'algorithmes distribués, *MiXiM* [112], une plateforme inter-niveaux, *NesCT* [113] qui permet d'exécuter des applications TinyOS, *PAWiS* [114] par sa conception modulaire et qui permet de simuler différents types de nœuds, et *SENSIM* [115] qui

permet de développer de nouveaux protocoles et de tester leur scalabilité.

La troisième famille constitue un framework de modélisation, de simulation et de conception des systèmes embarqués parallèles en temps réel. *Viptos* [116] intégrant le framework de développement graphique permet de simuler des RCSFs basés sur TinyOS et *VisualSense* [117], qui peut être utilisé comme un outil pédagogique, permet de comprendre les principes des RCSFs. Malheureusement ces deux simulateurs ne sont pas disponibles pour le téléchargement.

La quatrième famille représente les simulateurs développés spécialement pour les RCSFs, comme *WSNet* [118] utilisé pour évaluer les conceptions de haut niveau, *Atarraya* [119] pour l'enseignement et la recherche des algorithmes de contrôle de topologie et *J-Sim* [120] un framework pour la modélisation et la simulation.

La cinquième famille représente les simulateurs basés sur des architectures parallèles du type CPU (*Central Processing Unit*) et GPU (*Graphical Processing Unit*). Dans [121], un simulateur AVRORA a été présenté avec une architecture intégrable dans un super-calculateur. Ce simulateur est basé sur des threads Java. Les résultats d'une expérimentation montrent que l'augmentation du nombre de processeurs n'accélère pas forcément la simulation. L'exploitation du parallélisme au niveau CPU se voit limité au fur et à mesure que le nombre de threads augmente. Malgré le fait que l'on augmente le nombre de CPUs et le nombre de cœurs, les performances resteront limités par le chemin de données et le changement de contexte en mémoire [121]. Un simulateur a été présenté pour simuler par CUDA les réseaux de capteurs sans fil pour le corps [122]. Un autre simulateur a été proposé dont l'interface est programmée en Java et la simulation est faite sur le GPU en CUDA [123]. Cependant, aucun modèle de simulation n'a été présenté et uniquement les résultats de simulation ont été donnés. Un autre outil *NetGen* utilisant CUDA et une interface programmée en *Smalltalk* a été présenté par [124]. Cet outil permet de générer des noeuds capteurs par CUDA à partir d'un réseau de capteurs sans fil maquetté sur une carte géographique de type *Google Maps* ou *OpenStreetMap*.

Dans le présent travail, nous introduisons l'utilisation des architectures massivement parallèles notamment le GPU permettant l'exécution de la simulation sur des milliers de nœuds d'un réseau à travers des threads indépendants affectés à des unités de calculs indépendantes. Le langage de programmation choisi est l'OpenCL.

La suite de cette section est organisée comme suit. Une présentation générale des réseaux de capteurs sans fil est donnée en Section 4.3. Le simulateur *CupCarbon*, le flot de son utilisation ainsi que deux algorithmes de simulation de réseaux de capteurs sans fil à événements discrets (statique et mobile) seront présentés en Section 4.4. L'architecture GPU ainsi que le modèle proposé de simulation sous GPU d'un réseau sera présenté en Section 4.7. L'implémentation et l'illustration de l'algorithme proposé seront présentés en Section 4.8. Les résultats seront présentés ensuite en Section 4.9. Finalement, la conclusion sera donnée en Section 4.10.

4.3 Présentation générale d'un RCSF

Dans cette section nous présenterons de manière générale la structure d'un réseau de capteurs sans fil. Le simulateur *CupCarbon* qui sera présenté dans le cadre de ce travail ainsi que son flot d'utilisation s'inspire de cette structure de sorte à ce que son utilisation soit la plus proche possible

de la réalité. Ce qui permet aussi d'utiliser ce simulateur dans un cadre pédagogique.

4.3.1 Présentation d'un capteur

Un capteur est un composant électronique capable de collecter des données et les transmettre à un noeud voisin, coordinateur ou à une station de base en toute autonomie. Il est composé de quatre éléments basiques qui sont :

- un microcontrôleur (un circuit intégré programmable);
- un module radio, pour la communication sans fil;
- une batterie;
- une unité de stockage.

La Figure 3.13 montre un exemple d'un capteur.

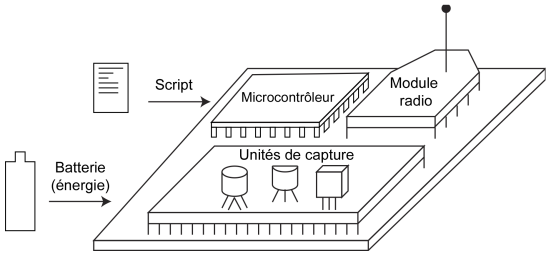


Figure 3.13: Exemple d'un capteur.

Un capteur doit être programmé afin qu'il puisse émettre ou recevoir des informations. La Figure 3.14 montre un exemple d'un programme pour des cartes de type *Arduino*, doté d'un microcontrôleur *ATmega*. Ce programme permet d'envoyer chaque seconde l'octet 134 puis de lire la valeur d'une unité de capture numérique (capteur de mouvement) branché sur l'entrée 12 de la carte et ensuite d'envoyer cette valeur en sans fil. Désormais, nous appellerons ce type de programme *Script de communication*.

```
int p = 12;
void setup() {
   pinMode(p, INPUT);
   Serial.begin(9600);
}
void loop() {
   function();
   delay(1000);
}
void function() {
   Serial.write(134);
   int x = digitalRead(p);
   Serial.write(x);
}
```

Figure 3.14: Exemple d'un programme *Arduino*.

4.3.2 Présentation et caractéristiques d'un RCSF

Un RCSF est constitué de capteurs autonomes répartis aléatoirement dans une zone d'intérêt dans le but de monitorer les paramètres physiques ou environnementaux (exemple : la température, le son, la pression, etc.) et de transmettre leurs données via le réseau à une station de base. La Figure 3.15 montre un exemple d'un RCSF.

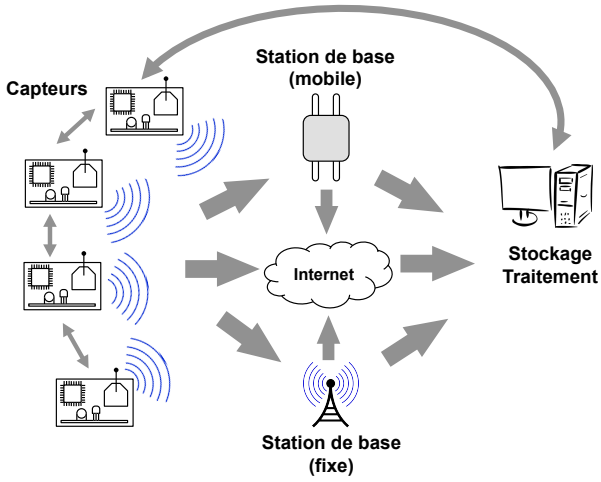


Figure 3.15: Un exemple d'un réseau de capteurs sans fil.

Les RCSFs sont caractérisés par une capacité limitée en terme de puissance de calcul, de stockage et d'énergie, ce qui rend la conception d'algorithmes et de programmes pour les RCSFs un challenge, d'où l'importance pour les chercheurs de disposer d'outils de modélisation et de simulation permettant d'évaluer les performances des RCSFs.

4.4 Le simulateur CupCarbon

4.4.1 Présentation générale

CupCarbon [41] [125] est un simulateur de réseaux de capteurs multi-agents et à événements discrets (ED) basé sur la géo-localisation. La Figure 3.16 montre l'interface principale de ce simulateur. Il permet de concevoir et de simuler des réseaux sur une carte géographique de type *OpenStreetMap*. Pour ce faire, *CupCarbon* fournit un ensemble d'objets facilement manipulables et configurables. L'utilisation des systèmes multi-agents permet d'optimiser le temps de simulation en parallélisant les différents objets et événements. *CupCarbon* est composé de trois blocs principaux : le simulateur de l'environnement multi-agents, le simulateur online de réseaux sans fil (*WiSeN*) et le simulateur offline de réseaux sans fil (*SimBox*).

Le simulateur de l'environnement multi-agents permet de simuler des objets tels que les capteurs et les variations de leurs paramètres (exemple : les variations paramétriques de leur portée), les déplacements d'un mobile (exemple : voiture, bus, objets volants [42], etc.), des phénomènes environnementaux (feux, gaz, etc.). Le simulateur *WiSeN* [41] permet de simuler un réseau de capteurs sans fil de sorte à se rapprocher le plus possible de la réalité. Son but est plutôt péd-

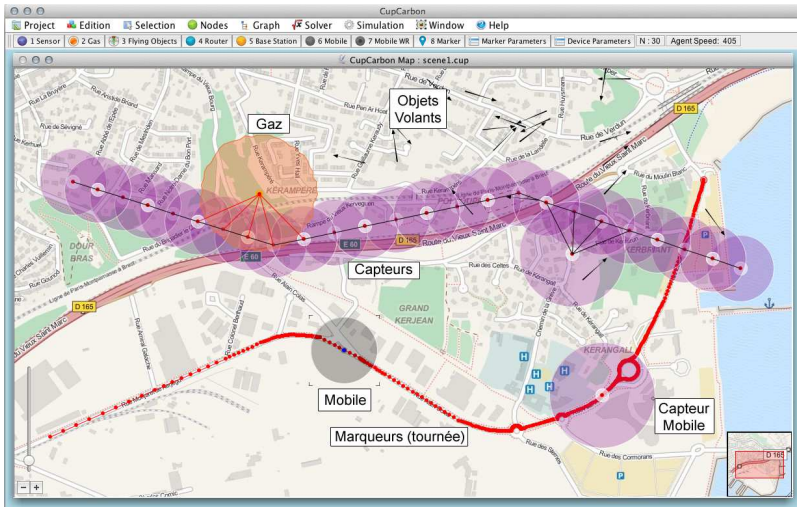


Figure 3.16: L'interface principale du simulateur *CupCarbon*.

agogique afin d'offrir la possibilité de visualiser les différents phénomènes liés à la simulation. Il permet aussi de calculer la consommation énergétique en se basant sur un algorithme à événements discrets. Les événements s'exécutent en pingpong à base de deux threads. Un thread génère un événement puis il se met en attente tout en réveillant l'autre thread. Le deuxième thread calcul l'énergie liée à cet événement puis il se met en attente et il réveille le premier thread et ainsi de suite.

Le package *SimBox* quant à lui englobe trois algorithmes de simulation. Un algorithme classique pas à pas, un algorithme à événements discrets s'exécutant sur le CPU et un algorithme à événements discrets s'exécutant sur GPU.

Le travail qui sera présenté dans ce rapport est focalisé sur la parallélisation de l'algorithme de calcul de l'énergie liée à la communication des capteurs. Cet algorithme représente la première pierre du simulateur *CupCarbon*. Les autres modules liés à la simulation des échanges de paquets, des routages, etc., seront développés dans le futur. Je rappelle que ce simulateur sera aussi utilisé pour intégrer des méthodes de test inspirées de celles que j'ai proposées et utilisées dans le domaine des circuits intégrés afin d'améliorer la testabilité ainsi que la fiabilité des réseaux de capteurs sans fil. Une thèse dans ce but est prévue pour début septembre 2014.

4.4.2 Flôt d'utilisation

La Figure 3.17 montre le flot de l'utilisation du simulateur *CupCarbon*. En premier l'utilisateur conçoit le réseau sur une carte de type *OpenStreetMap*. Ensuite, le script de communication de chaque capteur doit être créé et affecté à celui-ci. Si un capteur est mobile, il faut créer le chemin/tournée qu'il doit suivre. Il est possible de créer des itinéraires automatiquement en spécifiant les deux points de départ, d'arrivée ainsi que les points intermédiaires. Finalement, il suffit de choisir le type de simulation à exécuter. Soit, on choisit de simuler afin de visualiser le résultat de la simulation durant la simulation. Soit on choisit de simuler sans visualisation. Dans ce dernier cas, le but est d'accélérer la simulation et les résultats seront stockés soit en mémoire, soit dans des fichiers.

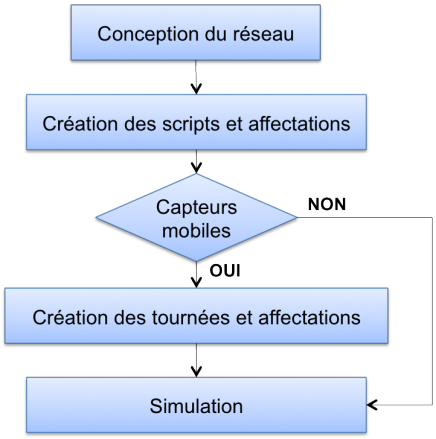


Figure 3.17: Flot de l'utilisation du simulateur *CupCarbon*.

4.5 Algorithme de simulation WiSeN

WiSeN est le nom du module permettant d'exécuter la simulation à événements discrets en ping-pong. Il prend en considération et gère l'évolution de l'état de chaque objet dans le système (énergie, position, etc.). Son implémentation dans un environnement multi-agent permet à chaque agent d'être exécuté indépendamment et en parallèle. Ainsi, il est possible d'inclure les aspects de mobilité et la détection de cibles. Chaque agent génère des événements basés sur un script enregistré au préalable. Ce module organise les événements générés par les agents par rapport à leur date de création et les exécutent dans le même ordre, ensuite il met à jour leur statut (énergie, position, etc.).

CupCarbon est programmé en *Java*. Son architecture est constituée de deux couches : la première couche concerne les modules utilisés pour préparer une simulation. La deuxième couche concerne la simulation en question. La Figure 3.18 montre les différents modules de *CupCarbon*. Quatre modules principaux peuvent être distingués :

- Module des Agents : il inclut les dispositifs et les événements nécessaires pour le maquettage d'un réseau et pour préparer et configurer le simulateur.
- Module *OpenStreetMap* : il permet de concevoir les réseaux de capteurs sur une carte de type OSM.
- Module simulateur *WiSeN* : il permet de simuler un réseau de capteurs sans fil. Il est connecté au simulateur des agents.
- Module Solveur : il intègre des algorithmes d'optimisation tel que l'algorithme de recouvrement, de coloration, etc. L'algorithme de recouvrement permet par exemple de trouver le minimum de capteurs qui détectent un ensemble de cibles données [62].

Comme il a été spécifié ci-dessus, la simulation pingpong nécessite deux threads qui sont : le générateur d'événements que nous appelleront "générateur" et l'exécuteur des événements que nous appellerons "exécuteur".

Le générateur communique avec les agents et en particulier avec les capteurs. Il lance chaque capteur. Ensuite, chaque capteur exécute son script de communication et se déplace selon son fichier gps associé. Les scripts permettent de générer des événements qui seront lancés par le générateur

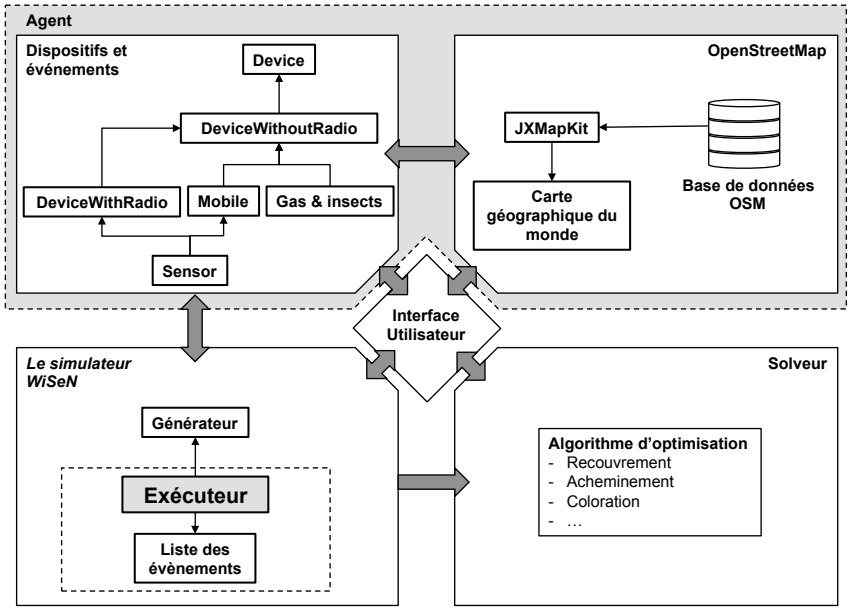


Figure 3.18: L'architecture du simulateur *CupCarbon*.

et qui seront récupérés par l'exécuteur afin de les exécuter dans l'ordre de leur date de création. Le processus décrivant le comportant d'un agent est décrit par la Figure 3.19.

Durant la simulation, un agent commence à générer des événements décrits dans les fichiers de script de communication et ceux de mobilité associés. Ils seront ensuite communiqués à l'exécuteur afin de les trier pour une phase de traitement suivante.

Tant que la condition d'arrêt n'est pas vérifiée par le générateur, il génèrera un seul événement à la fois à chaque fois que l'exécuteur le déverrouille en appelant le sémaphore de synchronisation. Le générateur déverrouille l'exécuteur et entre en état d'attente jusqu'au prochain appel de l'exécuteur.

L'exécuteur est un module indépendant qui s'exécute en parallèle avec les agents. Il organise les événements générés par le générateur afin de les exécuter. Il est composé d'une liste d'événements et d'un algorithme de gestion et de traitement. La Figure 3.20 montre le rôle principal d'un exécuteur.

L'exécuteur est lancé juste après son initialisation. Ensuite, il s'exécutera en tâche de fond en collectant à chaque itération les prochains événements. Si l'agent générant les événements possède l'énergie nécessaire alors l'événement sera exécuté, sinon, l'exécuteur passe au prochain événement de la liste. Après son exécution, il met à jour tous les agents associés à l'événement, tel que la réception d'un message d'un capteur et l'ajout de cette action au fichier log. L'exécuteur indique l'événement au générateur de sorte à pouvoir générer et ajouter le prochain événement dans la liste de l'exécuteur. Ainsi, il bascule à l'état de repos tant que la liste est utilisée par le générateur (la liste des événements est une ressource critique). L'exécuteur répète ce cycle jusqu'à ce que la condition d'arrêt soit vérifiée. La simulation globale sera finie lorsque l'une des conditions suivantes est vérifiée :

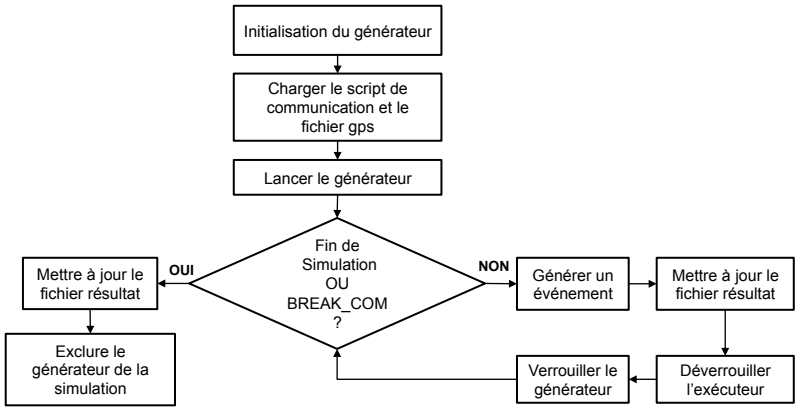


Figure 3.19: Le comportement d'un générateur.

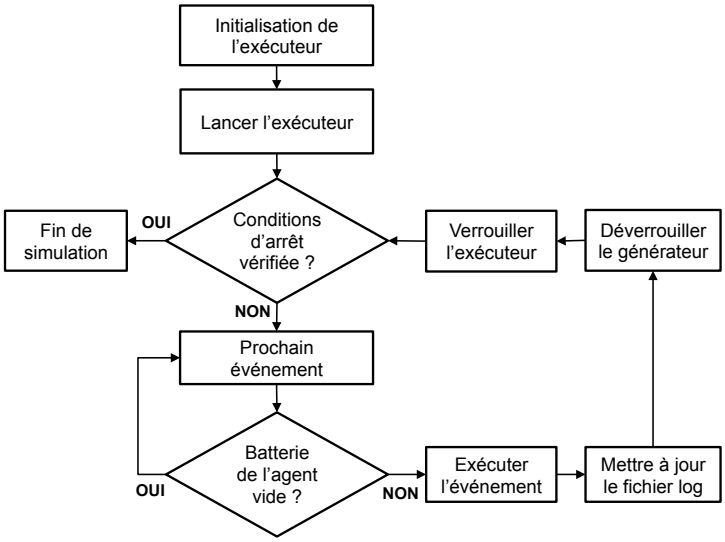


Figure 3.20: Le comportement d'un exécuteur.

- s'il n'y a pas d'événement à exécuter dans la liste de l'exécuteur,
- si le temps de simulation est dépassé,
- si un arrêt est forcé par l'utilisateur.

4.6 Modèle de calcul séquentiel de l'énergie

Dans ce qui suit nous présentons un algorithme de simulation permettant de calculer l'énergie de consommation des capteurs dans un réseau statique ou mobile. La version actuelle de cet algorithme ne tient pas compte de l'envoi des paquets ainsi que de leur routage. Elle tient compte uniquement de la taille des paquets envoyés et des durées d'attente des capteurs. Ce qui sera présenté est un modèle de calcul séquentiel de l'énergie de consommation de capteurs. Le modèle de calcul parallèle quant à lui sera présenté en Section 4.7. Nous procéderons ainsi en deux étapes principales. La première étape montre l'algorithme classique séquentiel. La deuxième étape montre comment la mobilité a été intégrée dans cet algorithme.

4.6.1 Cas d'un réseau statique

Pour illustrer l'algorithme de simulation à avènements discrets de *SimBox*, nous introduisons dans ce qui suit quelques terminologies pour faciliter la compréhension de l'algorithme. Pour ce faire, nous nous baserons sur l'organigramme de la Figure 3.17. La première étape consiste à concevoir le réseau permettant de connaitre les différents liens de communication entre les différents capteurs. Ces liens sont décrits par une matrice $A_{n,n}$ donnée comme suit :

$$A = \begin{pmatrix} a_{00} & a_{01} & \cdots & a_{0n} \\ \vdots & \vdots & \ddots & \vdots \\ a_{n0} & a_{n1} & \cdots & a_{nn} \end{pmatrix}$$

où l'élément a_{ij} est défini comme suit :

$$a_{ij} = \begin{cases} 1 & \text{si le capteur } i \text{ communique avec le capteur } j, \\ 0 & \text{sinon.} \end{cases}$$

Notons qu'un capteur qui communique avec un autre capteur signifie qu'il est à sa portée radio.

La deuxième étape de l'organigramme de la Figure 3.17 consiste à créer les scripts de communication et de les affecter à chaque capteur. Un script est formé d'instructions d'opérations de deux types. Soit une opération de type `SEND x` qui permet de spécifier au capteur qu'il doit envoyer un paquet de x octets. Soit une opération de type `DELAY y` qui permet de spécifier au capteur qu'il ne doit rien faire pendant y milli-secondes. La Figure 3.21(a) montre un exemple d'un script de communication d'un capteur où les arguments des $SEND$ sont spécifiés en octets et ceux du $DELAY$ en milli-secondes.

Pour uniformiser les unités du script de communication, on choisit d'utiliser les bits. Mais il est possible de choisir les octets pour le temps (exemple : secondes). Donc, l'envoi des octets doit être transformé en bits. Ainsi, x sera transformé en $(x \times 8)$ et y en $(y \times f/1000)$, où f est la fréquence de communication des modules radio données en bits par seconde et qui doit être la même pour chaque module. Pour le cas des modules ZigBee 2,4GHz, cette vitesse est égale à 250k bits par seconde. Désormais nous considérons les variables x et y transformées (en bits). Le script uniformisé de la Figure 3.21(a) où tous les arguments sont spécifiés en bits est montré par la Figure 3.21(b).

```
SEND 125
DELAY 100
SEND 50
DELAY 1000
```

(a)

```
SEND 1000
DELAY 960
SEND 400
DELAY 9600
```

(b)

Figure 3.21: Exemple d'un script de communication d'un capteur : (a) non uniformisé et (b) uniformisé.

Pour simplifier l'illustration de notre algorithme nous avons choisi d'utiliser comme fréquence de communication 9600 bits par seconde au lieu de 250k bits par seconde.

Nous utiliserons dans ce qui suit le terme *durée* pour désigner la valeur de l'argument d'une opération sachant que les scripts de communication sont uniformisés. C'est à dire, la durée d'une opération *SEND x* est égale à *x* bits et la durée d'une opération *DELAY y* est égale à *y* bits.

Nous définissons l'ensemble des variables utilisées par l'algorithme dans ce qui suit :

- La variable q_i représente l'indice de l'instruction à exécuter par le capteur i.
- Les variables $opType_{i,q_i}$ et $opArg_{i,q_i}$ représentent respectivement le type (*SEND* ou *DELAY*) et la valeur de l'argument de l'opération de l'instruction numéro q_i à exécuter par le capteur i.
- La variable $energy_i$ désigne l'énergie d'un capteur i.
- La variable booléenne $dead_i$ désigne si un capteur est mort ($dead_i = 1$) ou non ($dead_i = 0$).

La fonction $f(v)$ prend la valeur 1 si v est égal à une opération de type SEND et la valeur 0 si v est égal à une opération de type DELAY. Elle est donnée comme suit:

$$f(v) = \begin{cases} 1 & \text{si } v = SEND, \\ 0 & \text{si } v = DELAY. \end{cases}$$

Nous définissons dans ce qui suit quelques constantes. La constante m représente le nombre d'instructions du script du capteur i. Pour la simplicité, nous supposons que cette variable est la même pour chaque capteur. La constante e_{0_i} représente l'énergie initiale du capteur i. Les constantes E_{T_x} et E_{R_x} représentent respectivement l'énergie d'émission et de réception. Dans ce travail, nous supposons que ces énergies sont quasiment identiques. Pour la simplicité, nous les utiliserons comme étant des unités. C'est à dire, à chaque bit envoyé ou reçu par un capteur, ce dernier consommera une unité d'énergie. Ainsi, $E_{T_x} = E_{R_x} = 1$.

Nous considérerons comme événement à une itération donnée la durée d'une opération que chaque capteur doit consommer (par envoi ou attente) et qui doit être la même pour chaque capteur. Celle-ci est donnée par la durée minimum des durées courantes de chaque capteur. Les différents états de l'algorithme de simulation sont résumés par la Figure 3.22.

Si l'on considère un réseau de n capteurs, ces états sont détaillés comme suit :

- État 1 : Initialisation (Pour chaque capteur i)
  - Affecter son énergie initiale : $energy_i = e_{0_i}$.
  - Le préparer pour l'exécution de la première instruction : $q_i = 0$.
  - Le déclarer comme étant un capteur vivant : $dead_i = 0$.

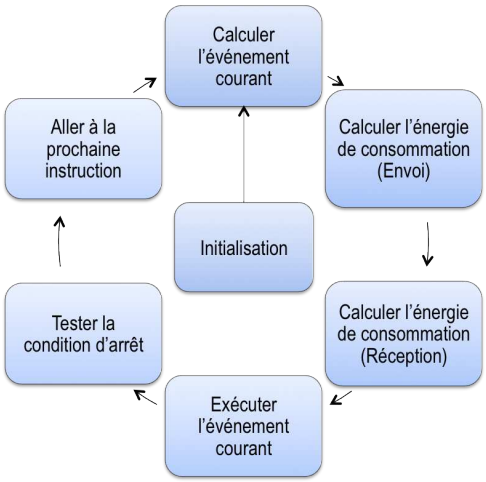


Figure 3.22: Les états de l'algorithme de simulation à événements discrets.

- Son événement courant représente l'argument de la première instruction : $event_i = opArg_{i,0}$ (la durée de l'opération courante).

- État 2 : Calculer l'événement courant ($currEvent$)

$$currEvent = \min\{event_i, i = 1, ..., n\}.$$

- État 3 : Calculer la consommation énergétique des envois (pour chaque capteur i)
  Si ($opType_{i,q_i} = SEND$) alors :

$$energy_i = energy_i - currEvent.$$

- État 4 : Calculer la consommation énergétique des réceptions (pour chaque capteur i)

$$energy_i = energy_i - (currEvent \times c),$$

  où

$$c = \sum_{j=1, j \neq i}^{n} a_{ij} \cdot f(opType_{j,q_j}) \cdot (1 - dead_j).$$

- État 5 : Exécuter l'événement courant (pour chaque capteur i)

$$event_i = event_i - currEvent.$$

- État 6 : Tester s'il existe des capteurs morts (pour chaque capteur i)
  - Si ($energy_i = 0$) alors : $dead_i = 1$ et $event_i = e_{0_i}$.
  - Si tous les capteurs sont morts : Arrêter la simulation.

- État 7 : Passer à l'instruction suivante (pour chaque capteur i)
  - Si ($event_i = 0$) alors :

$$q_i = (q_i + 1) \ mod \ m$$

et

$$event_i = opArg_{i,q_i},$$

où mod, qui désigne le modulo, permet de boucler le script.

La forme algorithmique de ces états est donnée par l'Algorithme 1.

4.6.2 Cas d'un réseau mobile

Nous considérons dans cette partie que les capteurs peuvent être mobiles. Ainsi, il y aura deux types d'événements possibles. Soit le capteur communique (exécute une instruction d'envoi ou d'attente) soit le capteur se déplace. Ce qui va changer dans l'algorithme précédent (Algorithme 1) c'est juste en cas où l'événement courant représente un événement de déplacement, la consommation de l'énergie doit se faire après avoir changé la position du capteur. Ceci engendre la mise à jour de la matrice A des différents liens de communication entre les capteurs. En ajoutant un état de déplacement des noeuds capteurs aux états de l'algorithme de simulation présenté par la Figure 3.22 nous obtiendrons ainsi un nouvel algorithme de simulation tenant compte de la mobilité. Cette nouvelle situation est présentée par le graphe d'état de la Figure 3.23.

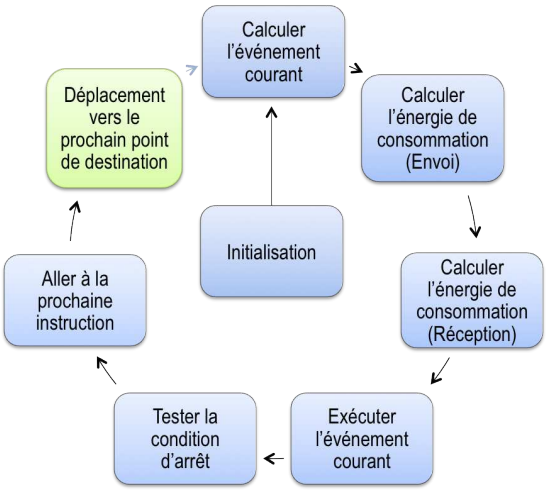


Figure 3.23: Les états de l'algorithme de simulation de mobiles.

Nous décrirons donc deux variables supplémentaires : $event1_i$ et $event2_i$. La première variable $event1_i$ remplace la variable $event_i$ définie précédemment. C'est à dire, c'est l'événement concernant l'envoi d'un paquet ou une attente, pour un capteur i. L'événement $event2_i$ concernera les déplacements d'un capteur i. L'événement courant $currEvent$ est défini comme suit :

$$currEvent = \min\{event1_i, event2_i, i = 1, ..., n\}.$$

Nous définissons aussi la variable gps_{i,p_i} qui représente le temps que met le capteur i pour aller du point p_{i-1} au point p_i.

La nouvelle version de l'Algorithme 1 tenant compte de la mobilité est donnée par l'Algorithme 2.

```
Data : n, m, e0[n], iterMax, a[n][n], opType[n][m], opArg[n][m]
for i=1 to n do
    energy[i] = e0[i];
    q[i] = 0;
    dead[i] = 0;
    event[i] = opArg[i][0];
end
for iter=1 to iterMax do
    currEvent = min{event[i], i=1,...,n};
    for i=1 to n do
        if f(opType[q[i]]) == SEND then
            energy[i] = energy[i] - currEvent;
        end
        c = 0;
        for (j=1, j ≠ i) to n do
            c = c + a[i][j] * f(opType[j][q[j]]) * (1 - dead[j]);
        end
        energy[i] = energy[i] - (currEvent * c);
        event[i] = event[i] - currEvent;
    end
    stop = false;
    for i=1 to n do
        if energy[i] == 0 then
            dead[i] = 1;
            event[i] = e0[i];
        else
            stop = true;
        end
    end
    if stop == true then
        STOP Simulation;
    end
    for i=1 to n do
        if event[i] == 0 then
            q[i] = (q[i]+1) mod m;
            event[i] = opArg[i][q[i]];
        end
    end
end
```

Algorithme 1 : Algorithme pour la simulation à événements discrets d'un réseau de capteurs sans fil et statiques.

```
Data : n, m1, m2, iterMax, e0[n], a[n][n], opType[n][m1], opArg[n][m1], gps[n][m2]
for i=1 to n do
    energy[i] = e0[i];
    q[i] = 0;
    p[i] = 0;
    dead[i] = 0;
    event1[i] = opArg[i][0];
    event2[i] = gps[i][0];
end
for iter=1 to iterMax do
    Déplacer chaque capteur mobile à son point suivant;
    Mettre à jour la matrice a[n][n];
    currEvent = min{event1[i],event2[i], i=1,...,n};
    for i=1 to n do
        if f(opType[q[i]]) == SEND then
            energy[i] = energy[i] - currEvent;
        end
        c = 0;
        for (j=1, j ≠ i) to n do
            c = c + a[i][j] * f(opType[j][q[j]]) * (1 - dead[j]);
        end
        energy[i] = energy[i] - (currEvent*c);
        event1[i] = event1[i] - currEvent;
        event2[i] = event2[i] - currEvent;
    end
    stop = false;
    for i=1 to n do
        if energy[i] == 0 then
            dead[i] = 1;
            event1[i] = e0[i];
        else
            stop = true;
        end
    end
    if stop == true then
        STOP Simulation;
    end
    for i=1 to n do
        if event1[i] == 0 then
            q[i] = (q[i]+1) mod m1;
            event1[i] = opArg[i][q[i]];
        end
        if event2[i] == 0 then
            p[i] = (p[i]+1) mod m2;
            event2[i] = gps[i][p[i]];
        end
    end
end
```

Algorithme 2 : Algorithme pour la simulation à événements discrets d'un réseau de capteurs sans fil et mobiles.

4.7 Modèle de calcul parallèle de l'énergie

4.7.1 L'architecture GPU

Une architecture GPU est généralement composée de plusieurs processeurs graphiques pouvant aller de 2 à 32 dans certaines cartes graphiques puissantes. Elles sont aussi dotées d'une mémoire globale, et d'une mémoire constante. Les opérations sur la mémoire globale peuvent se faire en lecture/écriture et en concurrence à partir des processeurs graphiques. Tandis que l'accès à la mémoire constante se fait uniquement en lecture.

Un processeur graphique est composé de plusieurs centaines de cœurs. Il contient une mémoire locale partagée en lecture et écriture par les cœurs d'un même processeur. La Figure 3.24 montre que $3/4$ de la surface d'une architecture GPU est dédiée aux unités de calcul (en bleu), alors que dans un CPU $1/8^{ème}$ seulement de la surface est dédié aux calculs.

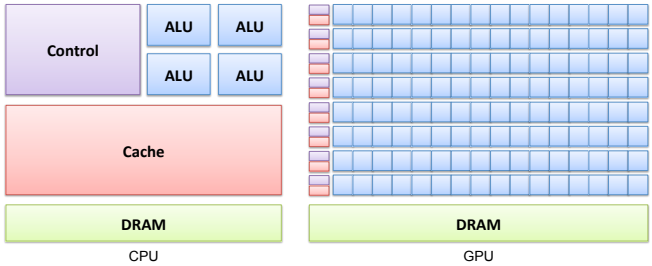


Figure 3.24: Différence entre les architectures CPU et GPU.

Les architectures GPU appartiennent à la famille des architectures parallèles SIMD *(Single Instruction Multiple Data)*. Autrement dit, dans une architecture GPU, toutes les unités de calcul exécutent les mêmes instructions. Dans un réseau de capteurs sans fil, les nœuds ont des comportements différents. Si on traduit leur comportement dans un modèle algorithmique classique, on aura des instructions différentes pour chaque nœud.

4.7.2 Le modèle

L'idée de base du modèle de calcul parallèle de l'énergie de consommation des capteurs consiste à transposer la différence de comportement entre les nœuds sur les données, ainsi, nous aurons transféré la différence entre les nœuds aux données. Nous obtiendrons alors, un modèle algorithmique qui consiste en un ensemble d'instructions s'exécutant sur plusieurs ensembles de données. Ce dernier épouse parfaitement l'architecture SIMD.

Comme nous allons le voir ci-dessous, le modèle proposé n'est autre que l'algorithme de simulation à événements discrets transformé de la forme algorithmique à une forme basée sur des multiplications matricielles. Dans ce qui suit, nous supposerons que les capteurs réalisent uniquement deux types d'opérations, celles qui consomment de l'énergie (SEND) et celles qui n'en consomment pas (DELAY). Nous définissons ainsi un vecteur booléen v_{i,q_i} pour chaque capteur pour savoir si à une étape donnée le capteur i envoie ($v_{i,q_i} = 1$) ou pas ($v_{i,q_i} = 0$) des paquets. Nous fixerons aussi la diagonale de la matrice A à 1, c'est à dire $a_{ii} = 1$ pour $i = 1, .., n$. Ceci permet de définir qu'un capteur est lié à lui même. Ce qui nous permettra de supposer qu'il y aura uniquement des réceptions et pas d'envoi car nous schématiserons un capteur qui envoie un paquet comme étant un capteur

qui reçoit un paquet de lui même. Cette procédure permettra de gagner une étape de l'algorithme et de faire un seul accès au lieu de deux à la carte GPU. Nous illustrerons cette procédure comme suit. Soit un réseau formé de 4 capteurs. Le capteur 1 envoie un paquet ($v_{1,q_1} = 1$) et le capteur 3 qui est son voisin ($a_{13} = 1$) envoie aussi à son tour un paquet ($v_{3,q_3} = 1$). Donc, le capteur 1 va consommer de l'énergie liée à l'envoi d'un paquet et il va consommer de l'énergie liée à la réception du paquet envoyé par le capteur 3. Si on suppose que l'énergie de réception est égale à l'énergie d'envoi, le capteur 1 consommera donc $c_1 = 2 * e$ où e est l'énergie liée à l'envoi ou à la réception d'un paquet. Supposons maintenant que le capteur 2 n'est pas un voisin du capteur 1 ($a_{12} = 0$) et qu'il envoie un paquet ($v_{2,q_2} = 1$), la consommation du capteur 1 ne sera pas influencée par cet envoi étant donné que le capteur 2 ne communique pas avec le capteur 1. Supposons aussi que le capteur 4 est connecté avec le capteur 1 ($a_{14} = 1$) mais celui-ci n'envoie rien ($v_{4,q_4} = 0$). Le calcul de la consommation du capteur 1 peut être obtenu par le calcul suivant :

$$c_1 = \sum_{j=1}^{4} a_{1j} \cdot v_j$$

$$c_1 = a_{11}v_{1,q_1} + a_{12}v_{2,q_2} + a_{13}v_{3,q_3} + a_{14}v_{4,q_4}$$

$$c_1 = 1 \times 1 + 0 \times 1 + 1 \times 1 + 1 \times 0 = 2.$$

La formule générique de la formule de consommation (de l'émission et de la réception) d'un capteur i qui tient compte de son état (mort ou vivant) est donnée comme suit :

$$c_i = \sum_{j=1}^{n} a_{ij} \cdot v_{j,q_j} \cdot (1 - dead_i).$$

L'avantage de cette méthode est qu'elle permet de paralléliser le calcul de la consommation de chaque capteur i en lançant chaque calcul c_i sur un thread.

La Figure 3.25 montre les états modifiés de l'algorithme décrit dans la Figure 3.22 en mentionnant les parties qui s'exécutent sur CPU et GPU. L'algorithme correspondant est donné par l'Algorithme 3.

4.8 Implémentation et illustration

Afin de garantir la portabilité du simulateur sur tout type d'architectures indépendamment du constructeur et de l'environnement Système, nous avons opté pour une implémentation en Java pour le code HOST (partie de l'application s'exécutant sur le CPU) et OpenCL pour le code Device (partie de l'application s'exécutant sur le GPU).

L'implémentation d'un programme en GPU (dans la partie *Device*) passe par les étapes suivantes :

1. Création du contexte, environnement nécessaire pour l'exécution d'un code dans le GPU ;
2. Chargement et compilation du programme OpenCL ;
3. Création du Kernel (Programme s'exécutant sur le GPU) ;
4. Allocation de la mémoire nécessaire pour le programme dans RAM graphique du GPU et le passage en argument au Kernel ;
5. Envoi du Kernel dans la partie Device (GPU) ;
6. Execution du programme OpenCL ;
7. Lecture des résultats dans le Kernel.

```
Data : n, m1, m2, iterMax, e0[n], a[n][n], v[n][m1], opArg[n][m1], gps[n][m2]
for i=1 to n do
    energy[i] = e0[i];
    q[i] = 0;
    p[i] = 0;
    dead[i] = 0;
    event1[i] = opArg[i][0];
    event2[i] = gps[i][0];
end
for iter=1 to iterMax do
    Déplacer chaque capteur mobile à son point suivant;
    Mettre à jour la matrice a[n][n];
    currEvent = min{event1[i],event2[i], i=1,...,n};
    for idx=1 to n (EN PARALLELE) do
        c = 0;
        for j=1 to n do
            c = c + a[idx][j] * v[j][q[j]] * (1 - dead[j]);
        end
        energy[idx] = energy[idx] - (currEvent*c);
        event1[idx] = event1[idx] - currEvent;
        event2[idx] = event2[idx] - currEvent;
    end
    stop = false;
    for idx=1 to n (EN PARALLELE) do
        if event1[idx] == 0 then
            q[idx] = (q[idx]+1) mod m1;
            event1[idx] = opArg[idx][q[i]];
        end
        if energy[idx] <= 0 then
            dead[idx] = 1;
            event1[idx] = e0[i];
    end
    for idx=1 to n (EN PARALLELE) do
        if dead[idx] == 1 then
            stop = true;
        end
    end
    if stop == true then
        STOP Simulation;
    end
    for i=1 to n do
        if event2[i] == 0 then
            p[i] = (p[i]+1) mod m2;
            event2[i] = gps[i][p[i]];
        end
    end
end
```

Algorithme 3 : Algorithme pour la simulation à événements discrets sur GPU d'un réseau de capteurs sans fil et mobiles.

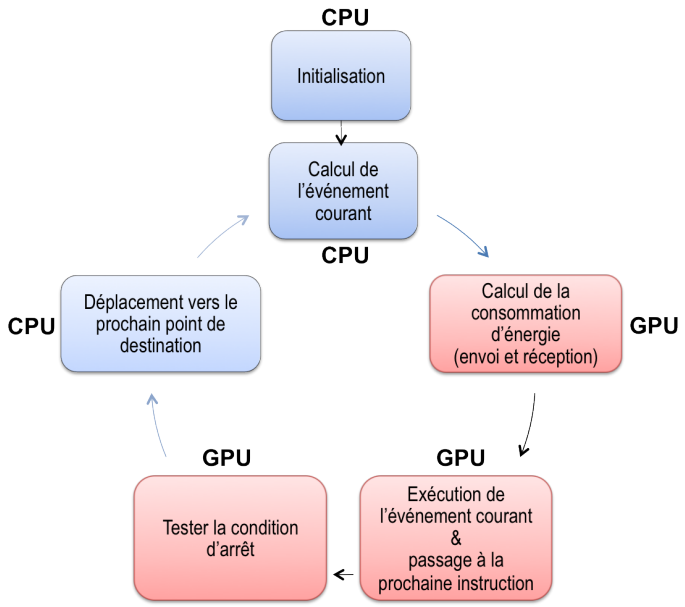


Figure 3.25: Les états de l'algorithme à événements discrets sous GPU.

Pour illustrer l'algorithme proposé, on suit le flot de la Figure 3.17 en considérant un réseau statique. On commence par la conception du réseau. Nous avons pris comme exemple un réseau formé de trois capteurs (S0, S1 et S2) placés linéairement comme le montre la Figure 3.26. La matrice A correspondante est donnée comme suit :

$$A = \begin{pmatrix} 1 & 1 & 0 \\ 1 & 1 & 1 \\ 0 & 1 & 1 \end{pmatrix}$$

Ensuite, on décrit les différents scripts de communication et on les affecte à chaque capteur. Ces scripts sont donnés par le Tableau 3.1 où les unités sont uniformisées en bits. Notez que pour la simplicité, nous avons choisi de mettre comme fréquence de communication 9600 bits par seconde au lieu de $250k$ bits par seconde.

Tableau 3.1: Les scripts de communication

Script (S0)	Script (S1)	Script (S2)
`SEND 1000` `DELAY 960`	`SEND 2000` `DELAY 960`	`SEND 800` `DELAY 960`

Ensuite, on lance la simulation. Les résultats de cette dernière sont donnés par le Tableau 3.2.

Nous nous baserons sur ces résultats de simulation pour illustrer le déroulement de l'algorithme proposé. Premièrement, on commence par l'étape d'initialisation. Les énergies initiales des capteurs sont toutes fixées à $e_0 = 3000$. Les $q_i,\ i = 1, 2, 3$ sont tous fixés à 0 pour exécuter la première instruction de chaque script (cf. Tableau 3.3). L'état de chaque capteur est initialisé à vivant ($dead_i = 0,\ i = 1, 2, 3$).

Figure 3.26: Exemple d'un réseau de capteurs dans *CupCarbon*.

Tableau 3.2: Les résultats de simulation

Iter	Temps	Evénement | Mort			Energie		
1	0	1000 | 0	2000 | 0	**800** | 0	3000	3000	3000
2	800=0+**800**	**200** | 0	1200 | 0	960 | 0	1400	600	1400
3	1000=800+**200**	960 | 0	1000 | 0	**760** | 0	1000	200	1200
4	1760=1000+**760**	**200** | 0	3000 | 1	800 | 0	240	0	440
5	1960=1760+**200**	1000 | 0	3000 | 1	**600** | 0	240	0	240
6	2560=1960+**600**	3000 | 1	3000 | 1	3000 | 1	0	0	0

Tableau 3.3: Les scripts de communication (Iter=1)

q_0	Script (S0)	q_1	Script (S1)	q_2	Script (S2)
0→	`SEND 1000` `DELAY 960`	**0**→	`SEND 2000` `DELAY 960`	**0**→	`SEND 800` `DELAY 960`

A l'itération 1, on cherche l'événement courant ($currEvent$) qui représente le minimum des événements de chaque capteur. Ces événements représentent l'argument de l'instruction exécutée par chaque capteur. C'est à dire, dans notre cas, c'est 1000, 2000 et 800. Le minimum est égal à 800 représenté en gras dans la première ligne du tableau 3.2. Cette valeur doit être soustraite à chacun des événements de chaque capteur. Ce qui donnera comme nouvelles valeurs des événements, respectivement, 200, 1200 et 0. Ensuite, on calcule pour chaque capteur la consommation engendrée par l'envoi de 800 bits des autres capteurs. Par exemple pour le capteur S0, comme il envoie un paquet ($f(opType_{0,q_0}) = f(SEND) = 1$), il va consommer l'équivalent de 800 bits. Et comme ce capteur est lié uniquement au capteur S1 qui envoie aussi un paquet ($f(opType_{1,q_1}) = f(SEND) = 1$) alors le capteur S0 va consommer l'équivalent de 800 bits. Ce qui fait que le capteur S0 va consommer à cette étape une énergie liée à l'envoi ou à la réception de 1600 bits. Ainsi, au capteur S0 resteront uniquement $3000 - 1600 = 1400$ unités d'énergie. Les résultats obtenus pour les autres capteurs sont donnés par la ligne 2 (Iter=2), partie Energy du Tableau 3.2.

Maintenant, il reste à passer aux instructions suivantes. Les capteurs ayant un événement nul exécuteront leur prochaine instruction. Dans notre cas, le capteur S2 a un événement nul. Donc, il exécutera sa prochaine instruction (ie. $q_2 = q_2 + 1 = 0 + 1 = 1$). Le résultat obtenu est donné par le Tableau 3.4.

On passe ensuite à l'itération 2. Dans cette itération nous ferons exactement les mêmes démarches tout en considérant les nouvelles valeurs des événements (Event). Dans notre cas, nous prenons les valeurs de la ligne 2 (Iter=2) du Tableau 3.2. Et ainsi de suite. Il est à noter que lorsque l'énergie d'un capteur i est nulle, ce capteur sera mort ($dead_i = 0$).

Tableau 3.4: Les scripts de communication (Iter=2)

q_0	Script (S0)	q_1	Script (S1)	q_2	Script (S2)
0→	`SEND 1000`	**0**→	`SEND 2000`		`SEND 800`
	`DELAY 960`		`DELAY 960`	**1**→	`DELAY 960`

4.9 Résultats et discussions

Dans cette section nous allons comparer les deux algorithmes de simulation à événements discrets présentés ci-dessus. Le premier est basé sur la simulation sur CPU et le deuxième sur GPU. Cette comparaison permettra de valider quel algorithme utiliser dans telle ou telle situation.

Pour comparer ces deux algorithmes, nous avons choisi de procéder de deux manières. La première consiste à fixer le nombre d'itérations des simulations et de varier le nombre des capteurs du réseau. La deuxième consiste à fixer le nombre des capteurs du réseau et de varier le nombre des itérations des simulations. Les réseaux sont générés aléatoirement. Pour le premier cas, nous avons fixé le nombre d'itérations à 1000 et varié le nombre de capteurs de 100 à 10000. Le graphe obtenu est donné par la Figure 3.27(a). Il montre que les simulations exécutées sur le GPU sont de 6 à 11 fois plus rapides que celles exécutées sur le CPU. Ceci est confirmé par le calcul de l'accélération donné par le Figure 3.27(b). Nous pouvons citer comme exemple le cas d'un réseau à 8000 capteurs. Celui-ci se simule en 5 minutes et 45 secondes sur le CPU alors qu'il peut se simuler uniquement en 30 secondes sur le GPU.

Il est à noter toutefois que pour des réseaux de moins de 500 capteurs les temps de simulation obtenus par chaque algorithme sont quasiment identiques. Il n'est pas donc nécessaire d'utiliser le GPU.

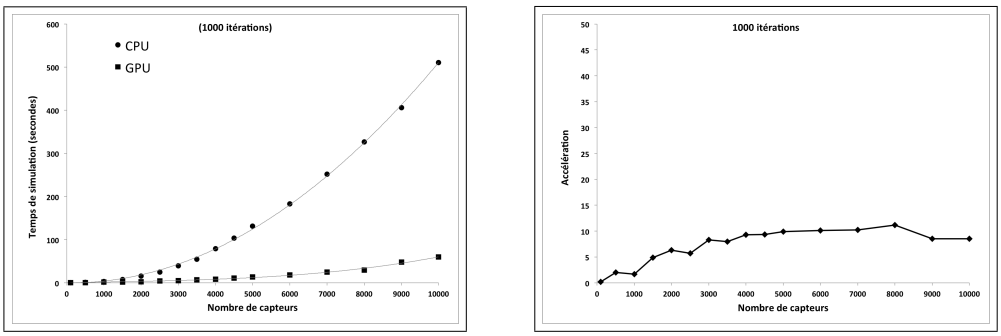


Figure 3.27: (a) Temps de simulation en fonction du nombre de capteurs et (b) L'accélération en fonction du nombre de capteurs.

Pour ce qui est du deuxième cas, nous avons fixé le nombre de capteurs à 3000 et varié le nombre d'itérations de 1000 à 15000. Le graphe obtenu est donné par la Figure 3.28(a). De même que pour le premier cas, le graphe montre que les simulations exécutées sur le GPU sont 8 fois plus rapides que celles exécutés sur le CPU. Ceci est confirmé par le calcul de l'accélération donné par le Figure 3.28(b).

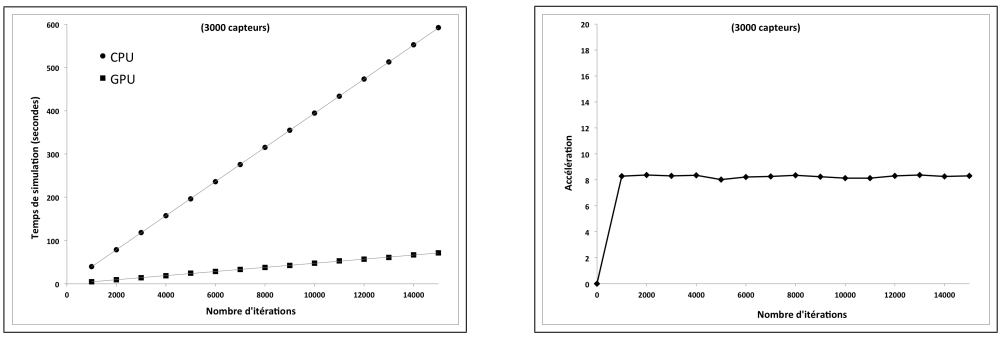


Figure 3.28: (a) Temps de simulation en fonction du nombre d'itérations et (b) L'accélération en fonction du nombre d'itérations.

Il est à noter que ces algorithmes ont été comparés à base d'un calcul de la consommation de l'énergie. Ceci est représenté par une simple opération d'addition. Par contre, dans les futurs versions du simulateur *CupCarbon*, il y aura forcément d'autres paramètres à prendre en considération pour le calcul de la consommation en utilisant des modèles proches des réels. Aussi, il est possible d'inclure d'autres traitements liés au routage, à la gestion des fils d'attente, au traitement des paquets, à la sécurité, etc. Ceci engendra un temps de calcul supplémentaire. Nous allons dans ce qui suit ajouter une instruction permettant d'augmenter le temps de calcul afin d'étudier la sensibilité des algorithmes proposés par rapport au temps de simulation. Nous avons ajouté une simple instruction après le calcul de la consommation. Il s'agit d'une boucle *for* vide qui tourne 10^5

fois sur un entier long. Nous avons ensuite calculé à base du CPU et du GPU les temps de simulation pour des réseaux de tailles différentes. Les résultats obtenus sont donnés par la Figure 3.29(a).

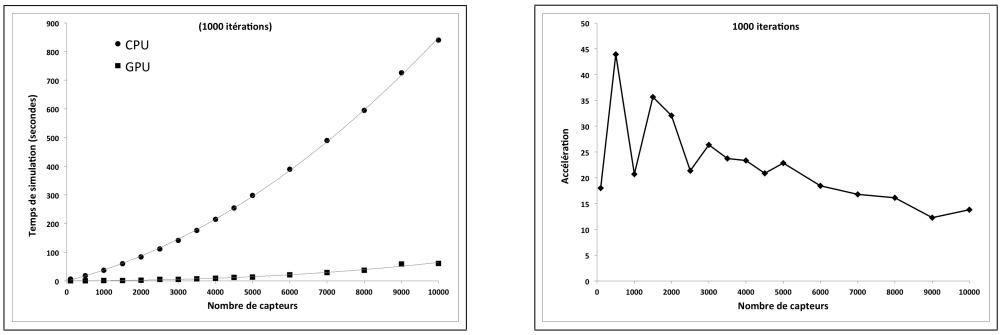


Figure 3.29: (a) Temps de simulation en fonction du nombre de capteurs et (b) L'accélération en fonction du nombre d'itérations.

Nous avons ensuite calculé l'accélération (cf. Figure 3.29(b)). Ces graphes permettent de conclure que les temps de simulation sur le GPU n'ont pas été impactés par le nouveau traitement (la boucle) ajouté. Cependant, les temps de simulation sur le CPU ont augmenté. Ce qui a donné des accélérations atteignant les 30. C'est le cas par exemple d'un réseau à 3000 capteurs. Les temps de simulation sur le GPU sont 30 fois plus rapides que ceux obtenus sur le CPU.

Ainsi, nous concluons que pour les futurs versions du simulateur *CupCarbon*, les simulations sur GPU seront favorisées étant donné qu'il y aura forcément d'autres paramètres et traitements à inclure dans les simulations.

4.10 Conclusion

La plupart des simulateurs de réseaux de capteurs sans fil existants ont l'inconvénient d'être très lent dès que le nombre de capteurs d'un réseau dépasse l'ordre des centaines. Les GPUs étant des architectures parallèles et peu couteuses représentent l'une des pistes à explorer dans le but d'accélérer ces simulations. Dans cette section, nous avons décrit un nouveau modèle d'un algorithme de simulation massivement parallèle d'un réseau de capteurs sans fil sur le GPU. Ce réseau peut être statique ou mobile. Les résultats de simulation obtenus montrent la nécessité d'utiliser la simulation sur GPU pour des réseaux dépassant les 1000 capteurs où les simulations ont été accélérées par un ordre allant de 6 à 30. Ces ordres peuvent être encore plus grands si les traitements effectués par les capteurs sont plus lents. Le modèle proposé a été implémenté dans le simulateur *CupCarbon*, un outil permettant de simuler des réseaux de capteurs sans fil dans un environnement multi-agents.

Références Bibliographiques

[1] D. Aïssani, S. Adjabi, A. Bounceur, and M.L. Mammasse. Modèle de gestion des stocks à prix d'achat variable. *In the Book Organisation et Conduite d'Activités dans l'Industrie et les Services*. 7, 28

[2] Pierre Zermati and Fabrice Mocellin. Pratique de la gestion des stocks. *Edition Dunod (7ème édition)*, 2006. 7

[3] A. Bounceur, S. Mir, and H-G. Stratigopoulos. Estimation of analog parametric test metrics using copulas. *IEEE Transactions on CAD of Integrated Circuits and Systems*, 30(09), september. 9, 12, 23, 45, 47, 67, 69, 74, 75, 80, 89

[4] Ahcène Bounceur, Mir Salvador, Simeu Emmanuel, and Rolíndez Luis. Estimation of test metrics for the optimisation of analogue circuit testing. *Journal of Electronic Testing: Theory and Applications, Springer Science+Business Media*, 23(6):471–484, 2007. 9, 10, 23, 47, 75

[5] A. Bounceur and S. Mir. Estimation of test metrics for ams/rf bist using copulas. *In 14th IEEE International Mixed-Signals, Sensors and Systems Test Workshop (IMS3TW'08), Vancouver, Canada*, June 2008. 9, 12, 25

[6] A. Bounceur, S. Mir, E. Simeu, and L. Rolíndez. Estimation of test metrics for multiple analogue parametric deviations. *In 1st IEEE Design and Test of Integrated Systems (DTIS'06), Tunis, Tunisia*, pages 234–239, 2006. 9, 25

[7] A. Bounceur, S. Mir, E. Simeu, and L. Rolíndez. On the accurate estimation of test metrics for multiple analogue parametric deviations. *In 12th International Mixed-Signals Testing Workshop (IMSTW'06), Edinburgh, Southampton, UK*, pages 19–26, June 21-23 2006. 9, 25

[8] Bounceur Ahcène. Plateforme cao pour le test de circuits mixtes. *Thèse de doctorat, Laboratoire TIMA, INPG, Grenoble*, Avril 2007. 12, 22, 101

[9] A. Bounceur. Rms cat platform, manuel d'utilisation de la plateforme de simulation de fautes analogiques sous cadence. 2007. 12, 23

[10] A. Bounceur, S. Mir, L. Rolíndez, and E. Simeu. Cat platform for analogue and mixed-signal test evaluation and optimization. *In 14th IFIP International Conference on Very Large Scale Integration (VLSI-SoC'06), Nice, France*, pages 320–325, 2006. 12, 25

[11] A. Bounceur, S. Mir, L. Rolíndez, and E. Simeu. A cat platform for analogue and mixed-signal test evaluation and optimization. *In 11th IEEE European Test Symposium (ETS'06), Southampton, UK*, pages 217–222, 2006. 12, 25

[12] N. Akkouche, A. Bounceur, S. Mir, and E. Simeu. Minimization of functional tests by statistical modelling of analogue circuits. *In 2nd IEEE International Conference on Design and Technology of Integrated Systems in Nanoscale Era (DTIS'07), Rabat, Morocco*, pages 35–40, September 2007. 13, 25

[13] N. Akkouche, A. Bounceur, S. Mir, and E. Simeu. Functional test compaction by statistical modelling of analogue circuits. *In 13th International Mixed Signals Testing Workshop (IMSTW'07), Povova de Varzim, Portugal*, pages 20–24, June 18-20 2007. 13, 25

[14] L. Rolíndez, S. Mir, A. Bounceur, and J.-L. Carbonéro. A bist scheme for sndr testing of sigma delta adcs using sine-wave fitting. *Journal of Electronic Testing: Theory and Applications, Springer Science+Business Media, 22(4-6)*, pages 325–335, 2006. 14, 23

[15] A. Bounceur, S. Mir, and E. Simeu. Optimisation of digitally coded test vectors for mixed-signal components. *In 19th Conference on Design of Circuits and Integrated Systems (DCIS'06), Bordeaux, France*, pages 895–900, November 2006. 14, 26

[16] L. Rolíndez, S. Mir, A. Bounceur, and J.-L. Carbonéro. A sndr bist for sigma delta analogue-to-digital converters. *In 24th IEEE VLSI Test Symposium (VTS'06), Amissville, USA*, pages 314–319, April 30th-May 4th 2006. 14, 25

[17] L. Rolíndez, S. Mir, G. Prenat, and A. Bounceur. A 0.18 um cmos implementation of on-chip analogue test signal generation from digital test patterns. *In Design, Automation, and Test in Europe (DATE'04), Interactive presentation, Paris*, pages 704–705, February 2004. 14, 26

[18] L. Rolíndez, S. Mir, A. Bounceur, and J.-L. Carbonero. A digital bist for a 16-bit audio sigma delta analogue-to-digital converter. *In International Mixed-Signals Testing Workshop (IMSTW'05), Cannes, France*, pages 45–52, June 2006. 14, 26

[19] A. Dhayni, S. Mir, L. Rufer, and A. Bounceur. On-chip pseudorandom testing for linear and non-linear mems. *Chapter in VLSI-SoC : From Systems to Silicon. R. Reis, A. Osseiran, H.-J. Pfleiderer (Eds.), Springer*, 240:245–266, 2007. 14, 23

[20] A. Dhayni, S. Mir, L. Rufer, A. Bounceur, and E. Simeu. Pseudorandom bist for test and characterization of linear and nonlinear mems. *Microelectronics Journal40(7)*, pages 1054–1061, 2009. 14, 23

[21] A. Dhayni, S. Mir, L. Rufer, and A. Bounceur. Pseudorandom functional bist for linear and nonlinear mems. *In Design, Automation, and Test in Europe (DATE'06), Germany*, pages 664–669, Apr 30th-May 4th 2006. 14, 25

[22] A. Dhayni, S. Mir, L. Rufer, and A. Bounceur. On-chip pseudorandom testing for linear and nonlinear mems. *In 13th International Conference on Very Large Scale Integration (VLSI-SoC'05), Perth, Western Australia*, pages 435–440, October 2005. 14, 26

[23] A. Dhayni, S. Mir, L. Rufer, and A. Bounceur. Characterization and testing of mems nonlinearities. *In International Design and Test Workshop (IDT'06)*, 2006. 14, 26

[24] A. Dhayni, S. Mir, L. Rufer, and A. Bounceur. Nonlinearity effects on mems onchip pseudorandom testing. *In International Mixed-Signals Testing Workshop (IMSTW'05), Cannes, France*, pages 224–233, June 2005. 14, 26

[25] K. Beznia, A. Bounceur, S. Mir, and R. Euler. Statistical modelling of analog circuits for test metrics computation. *In IEEE International Conference on Design Technology of Integrated Systems in nanoscale era (DTIS'13), Abu Dhabi, UAE*, pages 25–29, March 26-28 2013. 15, 24, 45, 89

[26] K. Beznia, A. Bounceur, and R. Euler. Analog performance prediction based on archimedean copulas generation algorithm. *In IEEE International Design and Test Workshop (IDT'11), Beirut, Lebanon*, pages 18–23, December 2011. 15, 25

[27] K. Beznia, A. Bounceur, S. Mir, and R. Euler. Parametric test metrics estimation using non-gaussian copulas. *In IEEE 17th International Mixed-Signals, Sensors and Systems Test Workshop (IMS3TW'11), Santa Barbara, California, USA*, May 16-18 2011. 15, 25, 47, 80

[28] K. Beznia, A. Bounceur, R. Euler, and S. Mir. Estimation of analog/rf test metrics based on a multivariate extreme value model. *JETTA ou TCAD, (soumission en cours)*. 15, 23

[29] K. Beznia, A. Bounceur, S. Mir, and R. Euler. Accurate estimation of analog test metrics with extreme circuits. *In IEEE International Conference on Electronics, Circuits, and Systems (ICECS'12), Seville, Spain*, 09-12 December 2012. 15, 24, 47, 58

[30] A. Bounceur, R. Euler, B. Saoud, K. Beznia, and S. Mir. A tool for statistical modelling by means of copulas of analog and mixed-signal circuits. *In 27th conference on Design of Circuits and Integrated Systems (DCIS'12), Avignon, France*, pages 256–260, October 2012 2012. 15, 24

[31] B. Saoud, K. Beznia, A. Bounceur, S. Mir, and M. Kerkar. Outil de modélisation statistique des circuits analogiques et mixtes. *6ème Colloque du GDR SoC-SiP, Paris, France*, Juin 2012. 15, 27

[32] A. Bounceur. Outil de cao pour la validation des techniques d'auto-test des circuits microélectroniques. *Rapport de DEA, ENSIMAG, INPG, Grenoble*, Septembre 2003. 22

[33] A. Bounceur. Gestion optimales des silos à céréales de l'entreprise cevital. *Rapport de fin d'études, Université de Béjaia*, Septembre 2002. 23

[34] A. Bounceur. Tutoriel java: Le monde des objets. *EDA Publishing Edition (ISBN : 978-2-3550-0004-1), 108 pages*, 2007. 23

[35] A. Bounceur. Delphi, le nécessaire pour débuter. *EDA Publishing Edition (ISBN : 978-2-3550-0005-8), 55 pages*, 2007. 23

[36] M. Bentobache, A. Bounceur, R. Euler, Y. Kieffer, and S. Mir. Efficient minimization of test frequencies for linear analog circuits. *Chapter in VLSI-SoC, Springer*, page (à paraître), 2014. 23, 99

[37] A. Bounceur, S. Mir, L. Rolíndez, and E. Simeu. Cat platform for analogue and mixed-signal test evaluation and optimization. *Chapter in IFIP International Federation for Information Processing VLSI-SoC : Research trends in VLSI and Systems on Chip. De Micheli, G., Mir, S., Reis, R. (Eds.), (Boston : Springer)*, 249:281–300, 2007. 23

[38] H-G. D. Stratigopoulos, S. Mir, and A. Bounceur. Evaluation of analog/rf test measurements at the design stage. *IEEE Transactions on CAD of Integrated Circuits and Systems 28(4)*, pages 582–590, 2009. 23, 47, 75

[39] Foudil Mir, Ahcène Bounceur, and Farid Meziane. Regression analysis for energy and lifetime prediction in large wireless sensor networks. *In the 1st IEEE International Conference on Advanced Networking, Distributed Systems and Applications (INDS'14), Bejaia, Algeria*, June 17th-19th 2014. 24, 107, 109

[40] Rima Houari, Ahcène Bounceur, A-Kamel Tari, and M-Tahar Kechadi. Handling missing data problems with sampling methods. *In the 1st IEEE International Conference on Advanced Networking, Distributed Systems and Applications (INDS'14), Bejaia, Algeria*, June 17th-19th 2014. 24, 103

[41] Kamal Mehdi, Massinissa Lounis, Ahcène Bounceur, and Tahar Kechadi. Cupcarbon: A multi-agent and discrete event wireless sensor network design and simulation tool. *In IEEE 7th International Conference on Simulation Tools and Techniques (SIMUTools'14), Lisbon, Portugal*, March 17-19 2014. 24, 114

[42] M. Lounis, K. Mehdi, and A. Bounceur. A cupcarbon tool for simulating destructive insect movements. *1st IEEE International Conference on Information and Communication Technologies for Disaster Management (ICT-DM'14), Algiers, Algeria*, March 24-25 2014. 24, 114

[43] M. Bentobache, A. Bounceur, R. Euler, Y. Kieffer, and S. Mir. New techniques for selecting test frequencies for linear analog circuits. *In 21st IFIP/IEEE International Conference on Very Large Scale Integration (VLSI-SoC'13), Istanbul, Turkey*, 2013. 24, 99

[44] Beznia Kamel, Bounceur Ahcène, Mir Salvador, and Euler Reinhardt. Analog output parameter reduction based on test metrics estimation. *28th IEEE International Conference on Design of Circuits and Integrated Systems (DCIS'13)*, Donostia, San Sebastian, Spain November 2013. 24, 45

[45] R. Houari, A. Bounceur, and T. Kechadi. A new approach for dimensionality reduction of multi-dimensional data based on sampling methods for data mining. *In: Colloque sur l'Optimisation et les Systèmes d'Information (COSI'13), Algiers, Algeria*, 9-11 june 2013. 24, 98, 103

[46] R. Houari, A. Bounceur, T. Kechadi, and R. Euler. A new method for estimation of missing data based on sampling methods for data mining, third international conference on computational science. *Engineering and Information Technology (CCSEIT'13) Konya, Turkey*, 7-9 june 2013. 24

[47] R. Houari, A. Bounceur, and T. Kechadi. A new method for dimensionality reduction of multi-dimensional data using copulas. *In 11th IEEE International Symposium on Programming and Systems (ISPS'13), Algiers, Algeria*, April 22-24 2013. 24, 98

[48] M. Bentobache, A. Bounceur, R. Euler, Y. Kieffer, and S. Mir. Efficient minimization of test frequencies for linear analog circuits. *18th IEEE European Test Symposium (ETS'13)*, May 27-31 2013. 24

[49] K. Huang, H-G. Stratigopoulos, L. Abdallah, S. Mir, and A. Bounceur. Multivariate statistical techniques for analog parametric test metrics estimation. *In IEEE International Conference on Design Technology of Integrated Systems in nanoscale era (DTIS'13), Abu Dhabi, UAE*, pages 6–11, March 26-28 2013. 24, 46

[50] Pierre-Yves Lucas, Eloi Keita, Ahcène Bounceur, Mahamadou Traore, and Bernard Pottier. A test case for a wireless sensor network design flow. *12th Embed With Linux Workshop EWILI, Cité de la voile, Lorient, France*, 7 June 2012. 24

[51] A. Asquini, A. Bounceur, S. Mir, F. Badets, J.L. Carbonero, and L. Bouzaida. Dft technique for rf plls using built-in monitors. *In: Design and Technology of Integrated Systems (DTIS'09), Cairo, Egypte*, 2009. 25

[52] Y. Lechuga, A. Bounceur, R. Mozuelos, M. Martínez, S. Bracho, and S. Mir. Test limits evaluation for an adc design-for-test approach by using a cat platform. *23rd International Conference*

on Design of Circuits and Integrated Systems (DCIS'08), Grenoble, France, November 2008. 25

[53] L. Lizarraga, S. Mir, G. Sicard, and A. Bounceur. Study of a bist technique for cmos active pixel sensors. *In 14th IFIP International Conference on Very Large Scale Integration (VLSI-SoC'06), Nice, France*, pages 326–331, 2006. 25

[54] J. Tongbong, A. Bounceur, S. Mir, and J.-L Carbonéro. Evaluation of test measures for low-cost lna production testing. *In Ph.D. forum at 14th IFIP International Conference on Very Large Scale Integration (VLSI-SoC'06), Nice, France*, pages 48–52, 2006. 25

[55] S. Mir, H.-G. Stratigopoulos, M. Dubois, and A. Bounceur. Evaluation of parametric test metrics for mixed-signal/rf dft solutions using statistical techniques. *CATRENE European Nanoelectronics Design Technology Conference, Grenoble, France*, June 2011. 26

[56] Salvador Mir, Haralampos-G. D. Stratigopoulos, and Ahcène Bounceur. Density estimation for analog/rf test problem solving. *Invited Talk, IEEE VLSI Test Symposium (VTS'10)*, page 41, 2010. 26

[57] A. Bounceur. Présentation invitée au département informatique de l'université de béjaia, algérie. *Thème : Outils de CAO pour la modélisation statistique des circuits microélectroniques*, Novembre 2010. 26

[58] A. Bounceur. Présentation invitée, département des circuits et des systèmes fiables de l'université d'erlangen. *Thème : CAT platform for analog and mixed-signal test evaluation and optimization*, Novembre 2009. 26

[59] A. Bounceur. Présentation invitée au département electrical engineering de l'université tu-delft, hollande. *Thème : CAT Tools for Analog and Mixed- signal Circuit Testing*, Février 2009. 26

[60] A. Bounceur. Présentation invitée, centre de développement des technologies avancées (cdta), alger, algérie. *Thème : Outils de CAO pour l'évaluation de test des circuits intégrés analogiques et mixtes*, Août 2008. 26

[61] A. Bounceur. Présentation invitée, université de béjaia, béjaia, algérie. *Thème : Application des méthodes et des outils de la Recherche Opérationnelle à la Microélectronique*, Août 2006. 26

[62] Nora Saadi, Ahcène Bounceur, and Bernard Pottier. Modélisation et simulation pour la résolution du problème de couverture de cibles mobiles dans un réseau de capteurs sans fil. *8ème Colloque du GDR SoC-SiP, Paris, France*, 11-13 Juin 2014. 26, 116

[63] Lounis Massinissa, Arezki Laga, Ahcène Bounceur, and Bernard Pottier. Calcul parallèle de la consommation d'énergie des mobiles dans un réseau de capteurs sans fil. *8ème Colloque du GDR SoC-SiP, Paris, France*, 11-13 Juin 2014. 26

[64] Arezki Laga, Lounis Massinissa, and Ahcène Bounceur. Modèle pour la simulation parallèle sur gpus des réseaux de capteurs sans fil. *8ème Colloque du GDR SoC-SiP, Paris, France*, 11-13 Juin 2014. 27

[65] K. Beznia, A. Bounceur, R. Euler, and S. Mir. Estimation des métriques de test analogique à base d'un échantillon de circuits extrêmes multivariés. *16èmes Journées Nationales du Réseau Doctoral en Microélectronique, (JNRDM'13), Grenoble*, pages 10–12, Juin 2013. 27

[66] K. Beznia, A. Bounceur, R. Euler, and S. Mir. Estimation des métriques de test analogique à base d'un échantillon de circuits extrêmes multivariés. *7ème Colloque du GDR SoC-SiP, Lyon, France*, Juin 2013. 27

[67] A. Bounceur, K. Beznia, R. Euler, and S. Mir. Réduction des paramètres de sorties des circuits analogiques par l'estimation des métriques de test. *7ème Colloque du GDR SoC-SiP, Lyon, France*, Juin 2013. 27

[68] Foudil Mir, Ahcène Bounceur, and Farid Meziane. Energy and lifetime prediction in large wireless sensor networks. *7ème Colloque du GDR SoC-SiP, Lyon, France*, Juin 2013. 27

[69] K. Beznia, A. Bounceur, S. Mir, and R. Euler. Test metrics computation using the statistical model of analog circuits. *6ème Colloque du GDR SoC-SiP, Paris, France*, Juin 2012. 27

[70] Bilal Saoud, Kamel Beznia, Ahcène Bounceur, and Moussa Kerkar. Outil de modélisation et de génération d'un échantillon multidimensionnel des pixels d'un imageur cmos. *15èmes Journées Nationales du Réseau Doctoral en Microélectronique, (JNRDM'12), Marseille, France*, 2012. 27

[71] M. Bentobache, A. Bounceur, and R. Euler. Une application efficace du problème de recouvrement au test de circuits analogiques. *In 13ème congrès annuel de la Société française de Recherche Opérationnelle et d'Aide à la Décision (ROADEF'12). Angers, France*, 2012. 27

[72] R. Houari, A. Bounceur, and T. Kechadi. Nouvelle approche de prétraitement pour les fouilles de données numériques. *2ième édition de la conférence nationale de l'informatique destinée aux étudiants de graduation et de post-graduation (JEESI'12), Oued-Smar, Algérie*, 16 Avril 2012. 27

[73] A. Bounceur, R. Euler, and K. Beznia. Génération et optimisation de vecteurs de test analogiques multifréquences. *In 12ème congrès annuel de la Société française de Recherche Opérationnelle et d'Aide à la Décision (ROADEF'11). Saint-Etienne, France*, Mars 2011. 27

[74] K. Beznia, A. Bounceur, S. Mir, and R. Euler. Évaluation d'un bist d'un capteur de vision cmos à base d'une copule non gaussienne. *5ème Colloque du GDR SoC-SiP, Lyon, France*, Juin 2011. 27

[75] R. Houari, A. Bounceur, and T. Kechadi. Traitement de grandes masses de données multidimensionnelles à base de méthodes d'échantillonnage. *1ères journées scientifiques du laboratoire LAROMAD, Tizi-Ouzou, Algérie*, 28 Novembre 2011. 27

[76] N. Akkouche, A. Bounceur, and S. Mir. Réduction de tests fonctionnels par modélisation statistique des circuits analogiques. *In 10èmes Journées Nationales du Réseau Doctoral de Microélectronique (JNRDM'07), Lille, France*, Mai 2007. 27

[77] A. Dhayni, S. Mir, L. Rufer, and A. Bounceur. Bist pour les microsystèmes nonlinéaires. *In 9èmes Journées Nationales du Réseau Doctoral de Microélectronique (JNRDM'06), Rennes, France*, Mai 2006. 27

[78] A. Bounceur, A. Dhayni, S. Mir, and L. Rufer. Génération de vecteurs de test pour des mems purement non linéaires pour le calcul des noyaux de volterra. *In 8èmes Journées Nationales du Réseau Doctoral de Microélectronique (JNRDM'05), Paris, France*, pages 340–342, Mai 2005. 27

[79] A. Dhayni, S. Mir, L. Rufer, and A. Bounceur. Autotest intégré des microsystèmes nonlinéaires. *In 8èmes Journées Nationales du Réseau Doctoral de Microélectronique (JNRDM'05), Paris, France*, pages 256–258, Mai 2005. 27

[80] A. Bounceur, S. Mir, and E. Simeu. Génération et optimisation de vecteurs de test pour des composants analogiques et mixtes. *In 7èmes Journées Nationales du Réseau Doctoral de Microélectronique (JNRDM'04), Marseille, France*, pages 198–200, Mai 2004. 28

[81] A. Bounceur, E. Sonnet, and E. L'Her. Suidia : Application android de télémédecine pour le suivi à distance des patientes atteintes du diabète gestationnel. *CHU de Brest, Laboratoire LATIM, Laboratoire Lab-STICC, Unviresité de Bretagne Occidentale, Dépôt en cours : Ouest Valorisation*, 2024. 28

[82] Beznia Kamel. Méthodes statistiques pour l'évaluation de test de circuits analogiques et mixtes sous variations paramétriques multiples. *Thèse de doctorat, Laboratoire Lab-STICC, Université de Bretagne Occidentale (UBO), Brest*, Septembre 2013. 47, 61, 62, 64, 76, 84

[83] Haralampos-G. Stratigopoulos and Salvador Mir. Analog test metrics estimates with ppm accuracy. In *Proceedings of the International Conference on Computer-Aided Design*, ICCAD '10, pages 241–247, Piscataway, NJ, USA, 2010. IEEE Press. 47

[84] Stephen Sunter and Naveena Nagi. Test metrics for analog parametric faults. In *Proceedings of the 1999 17th IEEE VLSI Test Symposium*, VTS '99, page 226, Washington, DC, USA, April 1999. IEEE Computer Society. 47

[85] N. Akkouche, S. Mir, and E. Simeu. Ordering of analog specification tests based on parametric defect level estimation. In *28th IEEE VLSI Test Symposium (VTS'10)*, pages 301–306, 2010. 53

[86] Louay Abdallah, Haralampos-G. D. Stratigopoulos, Christophe Kelma, and Salvador Mir. Sensors for built-in alternate rf test. In *European Test Symposium*, pages 49–54. IEEE Computer Society, 2010. 54

[87] Y. Maidon, Y. Deval, J. B. Begeuret, J. Tomas, and J. P. Dom. 3.3V CMOS built-in current sensor. *Electronics Letters*, 33(5):345–346, 1997. 54

[88] H.-G. Stratigopoulos. Test metrics model for analog test development. *In IEEE Transactions On Computer-Aided Design Of Integrated Circuits And Systems*, 31(7):1116 –1128, july 2012. 58, 76

[89] L. Lizarraga, S. Mir, and G. Sicard. Experimental validation of a bist technique for cmos active pixel sensors. In *27th IEEE VLSI Test Symposium (VTS'09)*, pages 189–194, 2009. 61

[90] Tetsuhisa Miwa Xuefei Mi and Torsten Hothorn. mvtnorm: New numerical algorithm for multivariate normal probabilities. *The R Journal*, 1(1):37–39, May 2009. 74

[91] Tetsuhisa Miwa, A. J. Hayter, and Satoshi Kuriki. The evaluation of general non-centred orthant probabilities. *Journal of the Royal Statistical Society Series B*, 65(1):223–234, 2003. 74

[92] A. Genz. Numerical computation of multivariate normal probabilities. *In Journal of Computational and Graphical Statistics*, pages 141–150., 1992. 74

[93] Amith Singhee and Rob A. Rutenbar. Statistical blockade: a novel method for very fast monte carlo simulation of rare circuit events, and its application. In *Design, Automation and Test in Europe Conference (DATE'07)*, pages 1379–1384, 2007. 76

[94] Holger Rootzén and Nader Tajvidi. Multivariate generalized pareto distributions. *Bernoulli*, 12(5):917–930, 2006. 80, 91

[95] P. Rakonczai and A. Zempléni. Bivariate generalized pareto distribution in practice: models and estimation. *Environmetrics Journal*, 2012. to appear. 80, 82

[96] Hervé Abdi. The kendall rank correlation coefficient. 2007. 80

[97] Y. Xiaozhen, X. Hong, and W. Tong. A multiple linear regression data predicting method using correlation analysis for wireless sensor networks. *Cross Strait Quad-Regional Radio Science and Wireless Technology Conference*, pages 960–963, 2011. 106

[98] Y. Xiaozhen, X. Hong, and W. Tong. A multiple linear regression data predicting method using correlation analysis for wireless sensor networks. *Journal of Computational Information Systems*, pages 4105–41127, 2011. 106

[99] B. Nath R.A.F. Mini, A.A.F. Loureiro, and A probabilistic approach to predict the energy consumption in wireless sensor networks. probabilistic approach to predict the energy consumption in wireless sensor networks. *In IV Workshop de Comunicao sem Fioe Computao Mvel*, pages 23–25, 2002. 106

[100] R.A.F. Mini, B. Nath, and A.A.F. Loureiro. -based approaches to construct the energy map for wireless sensor networks. *In 21 Simpsio Brasileiro de Redes de Computadores*, page 2003. 107

[101] R.A.F. Mini, A.A.F. Loureiro, and B. Nath. The distinctive design characteristic of a wireless sensor network: the energy map. *Computer Communications*, 27:935–945, 2004. 107

[102] W. R. Heinzelman, A. Chandrakasan, and H. Balakrishnan. Energy-efficient communication algorithm for wireless microsensor networks. *Proceeding of the 33rd International Conference on System Sciences*, pages 1–10, 2000. 107

[103] Arvind Giridhar and P. R. Kumar. Maximizing the functional lifetime of sensor networks. *IEEE Proceedings of the 4th International Symposium on Information Processing in Sensor Networks (IPSN'05)*, page 2, 2005. 107

[104] Vivek P. Mhatre, Catherine Rosenberg, Ravi Mazumdar Daniel Kofman, and Ness Shro. A minimum cost heterogeneous sensor network with a lifetime constraint. *IEEE Transactions on Mobile Computing*, 2005. 107

[105] Stanislava Soro and Wandi B. Heinzelman. Prolonging the lifetime of wireless sensor networks via unequal clustering. *In Proceedings of 19th IEEE International Parallel and Distributed Processing Symposium (IPDPS'05)*. 107

[106] Alberto Cerpa and Deborah Estrin. Ascent : Adaptive self-configuring sensor networks topologies. *IEEE Transactions on Mobile Computing*, pages 272–285, 2004. 107

[107] K. Holger and Andreas Willig. Protocols and architectures for wireless sensor networks. 2005. 107

[108] Di Tian and Nicolas D. Georganas. A coverage-preserving node scheduling scheme for large wireless sensor networks. *In Proceedings of the 1st ACM international workshop on Wireless Sensor Networks and Applications (WSNA'02) New York, NY, USA*, pages 32–41, 2002. 107

[109] Sanford Weisberg. Applied linear regression. *John Wiley & Sons Inc Editor, 3rd Revised edition*, 336. 108

[110] Bartosz Musznicki and Piotr Zwierzykowski. Survey of simulators for wireless sensor networks. *Int J Grid Dist Comput*, 5(3):23–50, 2012. 111

[111] A Boulis. Castalia, a simulator for wireless sensor networks and body area networks, version 2.2. 111

[112] A Kopke, M Swigulski, and k Wessel. Simulating wireless and mobile network in omnet++ the mixim vision. *simutool 08, Proceedings of the 1st international conference on Simulation tools and techniques for communication, network and systems and workshops*, (71), 2008. 111

[113] Andras Varga and Rudolf Hornig. An overview of the omnet++ simulation environment. *SIMUTools, Marseille, France*, March 2008. 111

[114] Johann Glaser and al. Power aware simulator framework for wireless sensors network and nodes. *EURASIP Journal on Embedded Systems*, June 2008. 111

[115] Lee Ki Won and K. D. Wise. Sensim: A simulation program for solid-state pressure sensors. *Electron Devices, IEEE Transaction,*, 29, 2005. 111

[116] Elaine Cheong, Edward A Lee, and Yang Zhao. Viptos: A graphical development and simulation environment for tinyos based wireless sensor networks. *Demo Abstract in Proceedings of the Third ACM Conference on Embedded Networked Sensor Systems (SenSys 2005)*, November 2-4 2005. 112

[117] Philip Baldwin, Sanjeev Kohli, Edward A. Lee, Xiaojun Liu, and Yang Zhao. Visualsense: Visual modeling for wireless and sensor network systems. *UCB ERL Memorandum UCB/ERL M05/25*, 2005. 112

[118] G. Chelius, A. Fraboulet, and E. Fleury. Worldsens: development and prototyping tools for application specific wireless sensors networks. *in Proc. of the International Conference on Information Processing in Sensor Networks, Boston, USA*, page 176–185, 2007. 112

[119] Pedro M Wightman and Miguel A Labrador. Atarraya: a simulation tool to teach and research topology control algorithms for wireless sensor networks. *Simutools 09 Proceedings of the 2nd Internationnal Conference on Simulation Tools and Techniques*, 2009. 112

[120] P Levis, N Lee, M Welsh, and D Culler. Tossim: accurate and scalable simulation of entire tinyos applications. *in Proc. of the 1st int. conf. on embedded networked sensor systems, ser. SenSys 03. New York, NY, USA: ACM*, pages 126–137, 2003. 112

[121] J. Hong H. Joe, S. Y. Yoon and H. Kim. The sensor network simulation on the supercomputer. *Proceedings of the Korea Computer Congress (KCC '11)*, 38, 2011. 112

[122] An Na Kang, Hyun-Woo Kim, Leonard Barolli, and Young-Sik Jeong. An efficient wsn simulator for gpu-based node performance. *International Journal of Distributed Sensor Networks*, 2013, 2013. 112

[123] Dion Paul and Hongmei Chi. Gpu-based simulation of wireless body sensor networks. *In the IEEE Proceedings of the Winter Simulation Conference*, 2012. 112

[124] Hritam Dutta, Thibault Failler, Nicolas Melot, Bernard Pottier, and Serge Stinckwich. An execution flow for dynamic concurrent systems: simulation of wsn on a smalltalk/cuda environment. *International Journal of Distributed Sensor Networks*, 2010. 112

[125] http://www.cupcarbon.com. Version 1.0 (bêta). 2014. 114

Résumé

Ce document est rédigé en vue de l'obtention d'un diplôme d'habilitation à diriger des recherches de l'Université de Bretagne Occidentale. Il présente une synthèse des travaux de recherche concernant essentiellement les méthodes et les outils de CAO pour le test des circuits mixtes. Ces travaux sont basés principalement sur la modélisation statistique et la simulation Monte Carlo. Ils ont été conduits au laboratoire TIMA de Grenoble de 2003 à 2008 et au laboratoire Lab-STICC de Brest depuis 2008 à ce jour. Le Chapitre 1 présente une synthèse des travaux de recherche, d'enseignement et administratifs effectués depuis 2002. Il introduit les travaux de recherche sur les outils de CAO pour le test des circuits mixtes. Le Chapitre 2 présente les travaux de recherche menés depuis mon recrutement en tant que Maître de Conférences en 2008 jusqu'à aujourd'hui. Il illustre de manière détaillée les travaux de recherche menés actuellement, principalement dans le domaine du test des circuits, tout en montrant les limitations des méthodes proposées antérieurement et comment celles-ci ont été abordées et résolues. Le Chapitre 3 présente les travaux futurs qui sont divisés en trois familles principales. La première famille représente une continuité des travaux dans le domaine du test des circuits. La deuxième famille représente l'utilisation des techniques de la modélisation statistique dans le domaine du Data Mining. La troisième famille concerne le développement d'un nouveau simulateur de réseaux de capteurs sans fil. Le but de ce simulateur est le développement de modèles statistiques et de simulation sur GPU pour l'accélération des simulations ainsi que la prédiction et le calcul parallèle de l'énergie de consommation dans les réseaux de capteurs sans fil fiables.

Abstract

This document is written in the aim to obtain an HDR degree from the University of Western Brittany. It presents a synthesis of research methods based essentially on Computer Aided Test (CAT) Tools for testing mixed-signal circuits. These methods are mainly based on statistical modeling and Monte Carlo simulation. They were performed at TIMA Laboratory in Grenoble from 2003 to 2008, and at Lab-STICC Laboratory of Brest since 2008 to date. Chapter 1 presents a summary of research, teaching and administrative work since 2002. It introduces research on CAD tools for testing mixed-signal circuits. Chapter 2 presents the research work done from 2008 until today. It illustrates in detail the research being conducted, mainly in the field of circuit testing, while showing the limitations of the previously proposed methods and how they were addressed and resolved. Chapter 3 presents the future work, which is divided into three main families. The first family is a continuity of the work in the field of circuit testing. The second family is based on the use of statistical modeling techniques in the field of data mining. The third family concerns the development of a new wireless sensor network simulator. The objective of this simulator is the development of statistical and simulation models for the acceleration of simulations as well as the prediction and parallel computation of the energy in a reliable wireless sensor network.

université de bretagne occidentale

Numéro d'ordre :
UNIVERSITÉ DE BRETAGNE OCCIDENTALE
Laboratoire Lab-STICC, CNRS, UMR 6285,
6, Avenue Victor Le Gorgeu
29238, Brest Cedex 3, France
Téléphone : +33 (0) 2 98 01 60 00