



HAL
open science

Déphaseur compact passe-tout large-bande basé sur des lignes couplées à ondes lentes en CMOS 65nm à 28GHz

Marcos Lajovic Carneiro, Marc Le Roy, André Pérennec, Mohamad-Raafat Lababidi, Philippe Ferrari, Jose Lugo Alvarez, Vincent Puyal

► To cite this version:

Marcos Lajovic Carneiro, Marc Le Roy, André Pérennec, Mohamad-Raafat Lababidi, Philippe Ferrari, et al.. Déphaseur compact passe-tout large-bande basé sur des lignes couplées à ondes lentes en CMOS 65nm à 28GHz. 20èmes Journées Nationales Microondes, May 2017, Saint-Malo, France. pp.1-2. hal-01507263

HAL Id: hal-01507263

<https://hal.univ-brest.fr/hal-01507263>

Submitted on 12 Apr 2017

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Déphaseur compact passe-tout large-bande basé sur des lignes couplées à ondes lentes en CMOS 65nm à 28GHz

M. L. Carneiro¹, M. Le Roy¹, A. Pérennec¹, R. Lababidi¹, P. Ferrari², J. L. Alvarez³, V. Puyal³

¹Lab-STICC (UMR CNRS 6285), Université de Bretagne Occidentale (UBO) – ENSTA Bretagne, Brest

²Université Grenoble Alpes, IMEP-LAHC, Grenoble

³Université Grenoble Alpes, CEA-Leti, Grenoble
marcos.lajoviccarneiro@univ-brest.fr

Résumé – Ce papier décrit la réalisation d'un déphaseur analogique ultra-compact réglable en continu de 0 à 45° sur une bande de 25 à 30 GHz en technologie CMOS 65nm. La compacité du design final est obtenue à partir d'une topologie initiale de déphaseur présentant un rapport plage de variation de phase/compacité intéressant combinée à une technologie de lignes couplées CPW à ondes lentes, réduisant encore la longueur d'un rapport 2 à 3. De plus, l'introduction de coupure dans les rubans flottants permet d'obtenir une souplesse de conception supplémentaire exploitée ici pour élargir la gamme d'impédances paires et impaires réalisables. Finalement, une comparaison avec des approches classiques (microruban et CPW) est proposée.

1. Introduction

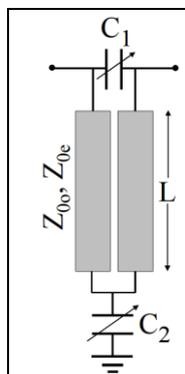
Pour permettre d'atteindre des débits encore plus importants tout en assurant une croissance du nombre d'équipements connectés (Smartphones, tablettes, objets connectés (IoT)), la 5G utilisera de nouvelles bandes de fréquence au-delà de 6 GHz. Aux Etats-Unis, la FCC [1] a ainsi ouvert des bandes de fréquences autour de 28 GHz et jusqu'à 80 GHz. Les caractérisations du canal en 5G à ces fréquences montrent que l'utilisation de réseaux d'antennes très directifs et à faisceau reconfigurable est recommandée pour améliorer le bilan de liaison entre émetteurs et récepteurs [1]. Plusieurs équipes développent des démonstrateurs en cherchant à réduire la taille d'intégration de ces antennes à réseaux phasés. Dans ce contexte de miniaturisation, particulièrement problématique aux bandes basses mmW, nous proposons le design d'un déphaseur analogique 45° ultra-compact à 28 GHz intégré en technologie CMOS 65nm. Classiquement, l'utilisation d'éléments distribués (lignes de propagation) en intégré est à privilégier au-delà de 60 GHz, mais ici cela devient possible à 28GHz en utilisant une topologie de déphaseur à lignes couplées intrinsèquement compact, réalisé sur des lignes à ondes lentes permettant de réduire encore sa longueur d'un facteur 3 et d'améliorer le facteur de qualité. Les lignes à ondes lentes sont réalisées ici en lignes coplanaires couplées de type CS-CPW (Coupled Shielded – CoPlanar Waveguide) qui facilitent et apportent des souplesses d'intégration dans une technologie CMOS.

Dans ce papier, après un rappel de la topologie du déphaseur et du principe des lignes à ondes-lentes du type coplanaire couplée (CS-CPW) dans la partie 2, la partie 3 décrit le design du déphaseur avec des abaques développés à 28 GHz pour la technologie 65 nm utilisée, notamment en introduisant des coupures dans les barreaux pour élargir les gammes d'impédances possibles. Une comparaison avec des lignes couplées classiques microruban et CPW montre les avantages de cette approche.

2. Concept du déphaseur

2.a. Topologie initiale du déphaseur

Ce déphaseur (figure 1) peut être considéré soit comme un déphaseur de Schiffman [2] auquel sont associées des varactors soit comme un déphaseur de type passe-tout d'Hayashi [3] dans lequel les lignes seraient couplées. Une précédente étude [4]-[5] a montré que contrairement à ces 2 autres structures, choisir la longueur L des lignes couplées à environ $\lambda/8$ (au lieu de $\lambda/4$) à la fréquence centrale permet d'avoir une plus grande plage de variation de phase pour une variation donnée des varactors, en créant un comportement plus large-bande en adaptation, en pertes d'insertion, et en déphasage, maximisant *in fine* le facteur de mérite.



	Varactors	Lignes couplées
	$C_1: C_{\min}=41.7\text{fF}$	$Z_{0e}=71\Omega$
	$C_2: C_{\min}=250\text{fF}$	$Z_{0o}=51\Omega$
	$C_{2\min}/C_{1\min} = 6$	Longueur élec. $\theta=60^\circ$ à 28 GHz
	$C_{\max}/C_{\min} = 2$	

Figure 1. Schéma de principe du déphaseur avec les valeurs optimisées (avec des valeurs de varactors C_1 et C_2 disponibles dans le Design Kit).

L'intégration de cette topologie sur silicium est, *a priori*, pertinente pour 2 raisons : i) sa compacité

intrinsèque ($\lambda/8$ en théorie) qui la rend potentiellement intéressante dès 28 GHz alors que les dimensions des circuits passifs à base de lignes (souvent $\lambda/4$) sont considérées comme réhibitoires en-deçà de 60 GHz, et ii) la maximisation du déphasage créé pour un rapport C_{\max}/C_{\min} limité des varactors, ce qui est un atout en CMOS où ce rapport reste proche de 2 dans les gammes de valeurs considérées, au lieu d'environ 10 en technologie hybride. L'implantation en technologie à ondes lentes CS-CPW va permettre d'en améliorer encore la compacité. Le tableau de la figure 1 indique les valeurs optimisées pour 28 GHz en prenant en compte des valeurs de varactors C_1 et C_2 disponibles dans le design kit.

2.b. Principe des lignes CS-CPW

La technologie CS-CPW (figures 2 et 3.a) consiste en des lignes CPW couplées (C-CPW) sous lesquelles sont placés des barreaux métalliques flottants [6]. Cette technologie permet à la fois une réduction de la taille longitudinale des lignes d'un facteur d'environ 2-3 par rapport à des configurations sans ondes lentes (C-CPW ou microruban couplée) et également l'amélioration du facteur de qualité.

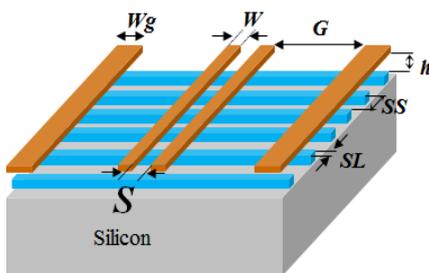


Figure 2. Lignes CPW couplées à ondes lentes.

Plusieurs variantes de lignes CS-CPW ont été développées [6] pour apporter plus de souplesse aux concepteurs en plaçant des coupures sur les barreaux entre les lignes couplées (CC : *Center Cut*, figure 3.b) ou sur les côtés des lignes couplées (CS : *Cut on the Side*, figure 3.c) ou une alternance des deux. Ces techniques autorisent l'obtention de fort coefficient de couplage et l'égalisation des vitesses de phase des modes pairs et impairs, ainsi qu'un large choix d'impédances caractéristiques paires et impaires. Ici, la configuration CC a été retenue car permettant d'obtenir les valeurs d'impédances paires et impaires souhaitées pour des dimensions physiques des lignes compatibles avec la technologie CMOS-65nm et pour maximiser le facteur de qualité.

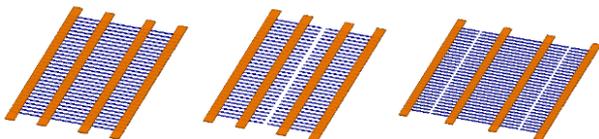


Figure 3. Lignes CS-CPW : a) classique, b) barreaux coupés au centre CC (*Center Cut*), c) barreaux coupés sur les côtés CS (*Cut on the Side*).

3. Design du déphaseur en CMOS 65nm

3.a. Synthèse des lignes CS-CPW

Les lignes CS-CPW en technologie CMOS 65nm ont été étudiées et simulées sous HFSS. Après validation en le comparant au modèle complet, un modèle simplifié composé de 4 couches de substrat et 2 couches métalliques a été utilisé pour réduire les temps de calcul. Ainsi, les barreaux flottants sont placés en M5, et le signal et les plans de masses sont placés sur le même niveau constitué de M6-vias-M7, modélisé par une couche métallique équivalente. Les premières simulations ont montré que l'obtention des impédances caractéristiques souhaitées (figure 1) aboutit à des fentes G et S très importantes et des rubans étroits de l'ordre d'1 μm , préjudiciables au facteur de qualité. D'ailleurs, même en fixant une largeur de ruban $W=4.5 \mu\text{m}$, la figure 4 montre qu'il est toujours difficile d'obtenir les Z_{0e} et Z_{0o} souhaitées (71 et 51 Ω). Les abaques des figures 5 et 6 montrent que la plage d'impédances possibles peut être élargie en intégrant des coupures de 5 μm dans les barreaux respectivement au centre ou sur les côtés. La figure 7 résume les tendances d'évolution des impédances en fonction de la position des coupures, *i.e.* augmentation majoritaire de Z_{0o} par les coupures au centre (CC) et augmentation de Z_{0e} lors de coupure sur les côtés (CS), alors qu'un panachage CS-CC [6] le long de la ligne couplée permet d'obtenir des valeurs d'impédance comprises à l'intérieur du triangle ainsi formé par ces 3 zones. Notre choix (tableau 1) s'est porté sur la coupure centrale de tous les barreaux (CC), qui offre les dimensions les moins importantes des fentes S et G.

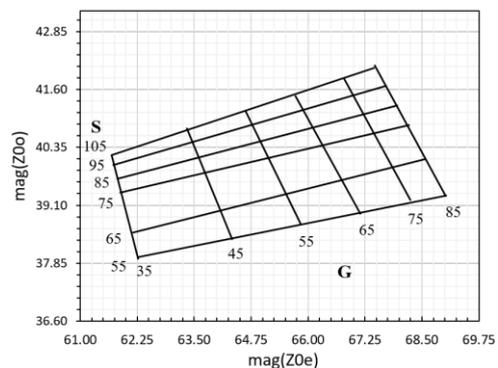


Figure 4. Abaque d'impédances en CS-CPW à barreaux complets, $W=4.5 \mu\text{m}$, S et G en μm .

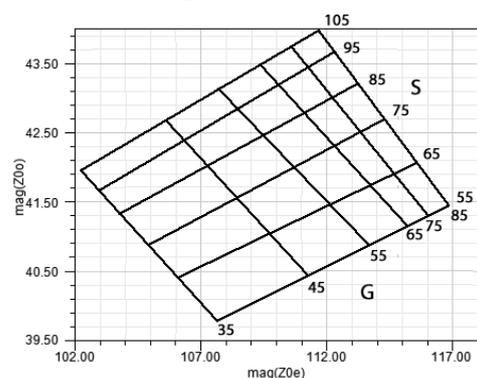


Figure 5. Abaque d'impédances en CS-CPW CS, $W=4.5 \mu\text{m}$, S et G en μm .

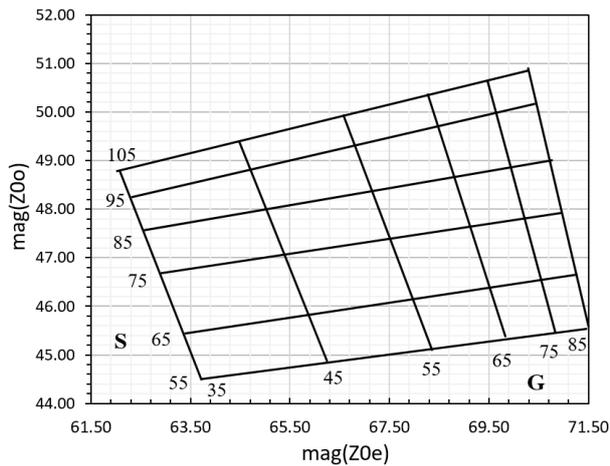


Figure 6. Abaque d'impédances en CS-CPW CC, $W=4.5 \mu\text{m}$, S et G en μm .

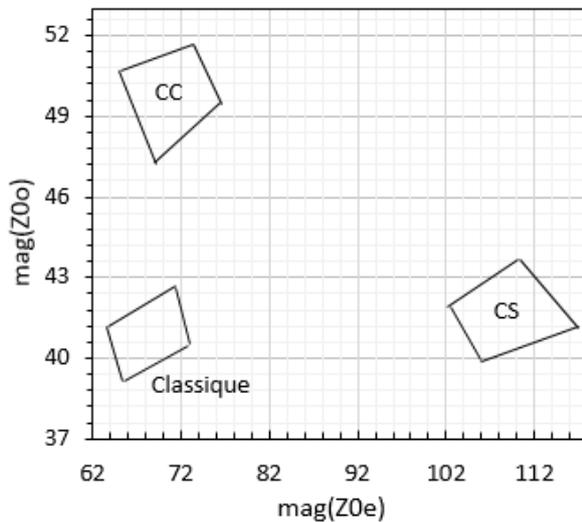


Figure 7. Plages d'impédances possibles pour les trois configurations en CS-CPW ($W=4.5 \mu\text{m}$).

3.b. Comparaison CS-CPW/Microruban-couplées/C-CPW

Comme le montre le tableau 1, ce choix d'utiliser des lignes à ondes lentes CS-CPW en configuration CC est validée par une réduction dimensionnelle d'un facteur 2,6-2,7 environ par rapport à des lignes microrubans couplées, ou C-CPW. De plus, le coefficient de qualité est 50% supérieur à celui des C-CPW (L_1 mêmes dimensions physique qu'en CS-CPW CC, L_2 dimensions physiques recalculées pour obtenir les mêmes valeurs d'impédances) et multiplié par 3,6 par rapport aux lignes microrubans. Ces données ont été simulées sous HFSS avec le même modèle équivalent d'empilement des couches (notamment M6-vias-M7 pour les conducteurs métalliques, plan de masse M1-M2 pour le microruban) et avec la même méthode d'extraction des caractéristiques.

Lignes	CS-CPW CC	C-CPW		μ -ruban couplées
		L_1	L_2	
W(um)	4.5	4.5	4.5	1
S(um)	105	105	18	6
G(um)	75	75	3.5	-
Ze (Ω)	69.5	154.5	69.2	70
Zo (Ω)	50.9	98.8	50.1	50.1
θ_e°	66.8	66.8	66.8	66.8
θ_o°	54.19	62.8	60.2	66.5
Qe	7.31	2.9	5.2	1.97
Qo	10.74	4.1	7	2.96
$\epsilon_{\text{reff } e}$	33.37	6.0	4.9	4.47
$\epsilon_{\text{reff } o}$	21.97	5.3	4.6	4.19
L (um)	344	809	897	940

Tableau 1. Comparaison entre CS-CPW CC, C-CPW et μ -ruban couplées

3.c. Caractéristiques optimisées du déphaseur

La figure 8 illustre l'implémentation de ce déphaseur en lignes CS-CPW. Cette configuration comportant deux varactors C'_1 de valeurs $2.C_1$ en série permet à la fois de simplifier le design en ayant qu'un seul point de polarisation et d'utiliser des varactors pour C'_1 et C_2 présentant des variations équivalentes de leur facteur de qualité Q (Tableau 2, modèles *cpo12nw* du *Design Kit CMOS65nm* de STMicroelectronics). Le circuit a été optimisé sous ADS de la manière suivante : i) optimisation de la ligne couplée idéale du déphaseur avec des varactors ayant des coefficients de qualité variables issus du DK, ii) ré-optimisation des valeurs des varactors en prenant en compte les paramètres S4P de la ligne CS-CPW CC issu d'HFSS. Les objectifs étaient les suivants sur la bande 25,5-30,5 GHz : $|S_{11}|_{\text{dB}} < -10$ dB ; variation de $|S_{21}|_{\text{dB}} < 1$ dB, $\Delta\phi_{S21} > 45^\circ$; erreur de phase $< 5^\circ$. L'ensemble des caractéristiques électriques et dimensionnelles et les résultats correspondants sont résumés dans le tableau 2.

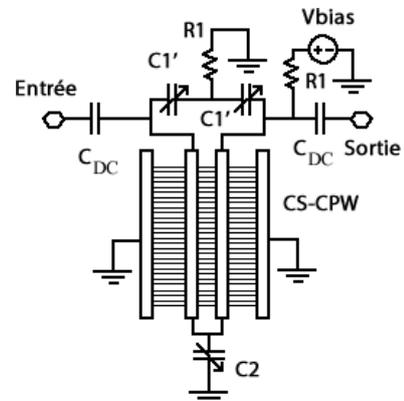


Figure 8. Illustration de l'implémentation du déphaseur en CS-CPW avec le circuit de polarisation.

Composants	
$C_{DC}=10pF; R_1=5k\Omega$	
$C'_1 : C_{min}=83.4fF (Q_{max}=21)$ à $C_{max}=166.7fF (Q_{min}=14)$	
$C_2 : C_{min}=250.1fF (Q_{max}=20.5)$ à $C_{max}=500.2fF (Q_{max}=10)$	
Dimensions des lignes CS-CPW CC	
$W_g=10\mu m$	$S=105\mu m$
$W=4.5\mu m$	$G=75\mu m$
$L=344\mu m$, Nombre de barreaux=172, $SS=1\mu m$, $SL=1\mu m$	
Caractéristiques	
$Z_e=69.5\Omega$	$\theta_e=66.8^\circ$
$Z_o=50.9\Omega$	$\theta_o=54.2^\circ$
$Q_e=7.3$	$Q_o=10.7$
Performances dans la bande 25,5 GHz - 30,5 GHz	
$ S_{11} _{dB} < -11.9dB$	$S_{21} _{dB} > -3dB$
Variation max phase = 44.5°	Facteur de Mérite = $14.8^\circ/dB$
Erreur de phase max = 5.5°	$\Delta S_{21}max < 1.2dB$

Tableau 2. Caractéristiques du déphaseur et synthèse de ses performances.

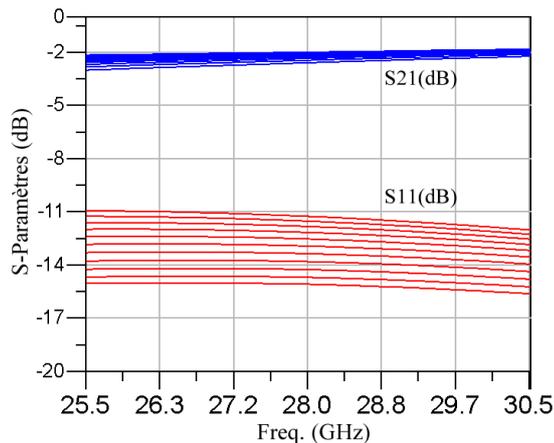


Figure 9. Paramètres S simulés.

Les figures 9 et 10 montrent que les objectifs sont globalement atteints avec un facteur de mérite cependant assez moyen car une limitation de la variation de $|S_{21}|_{dB}$ inférieure à 1 dB a été recherchée sur toute la bande et ceci quelle que soit la polarisation des varactors. Un autre compromis privilégiant le facteur de mérite existe et passe notamment par d'autres valeurs d'impédances caractéristiques permettant d'améliorer encore le facteur de qualité des lignes couplées.

4. Conclusion

Un déphaseur analogique réglable en continu de 0 à 45° dans la bande 25-30 GHz a été présenté. Les erreurs d'amplitude et de phase sur l'ensemble de la bande sont respectivement de 1,2 dB et de $5,5^\circ$. Ce déphaseur présente une excellente compacité avec une surface de 0,3mm x 0,45mm environ (hors polarisation et pads) en

utilisant une topologie de déphaseur nativement compacte réalisée sur des lignes à ondes lentes pour en accroître encore la compacité.

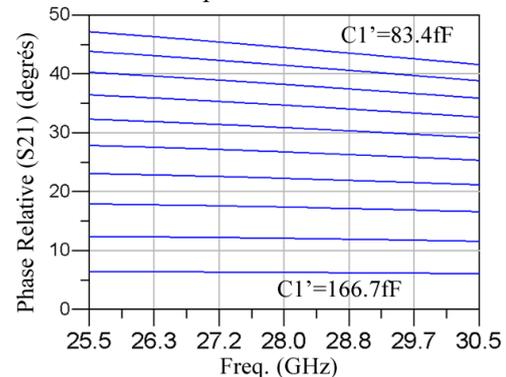


Figure 10. Phase relative de S_{21} simulée.

Ce dispositif est en cours de réalisation en technologie CMOS65nm. Cette étude montre qu'une topologie distribuée à variation continue peut, pour les bandes basses mmW, se rapprocher en performances et en dimensions de réalisations en MMIC localisées et commutées [7] ($FoM = 28^\circ/dB$ pour le meilleur cas, pour 0,1mm x 0,22mm environ pour la cellule $22,5^\circ$ à 34 GHz en BiCMOS SiGe $12\mu m$). Ainsi, une version utilisant des réseaux de capacités commutées "tunables" numériquement, à fort facteur de qualité, permettrait d'améliorer le facteur de mérite en supprimant les varactors et pourrait être, au final, associée à cette cellule analogique pour en étendre la plage de phase.

5. Remerciements

Nous remercions le Conseil Département du Finistère pour son soutien financier. Tous les calculs ont été réalisés sur le cluster de calcul hautes performances WINCHYPS1. Ce cluster est géré par la plateforme TechHyp du Lab-STICC.

Références

- [1] A. Ghosh, "The 5G mmWave Radio Revolution", *Microw. J.*, pp. 22-36, sept. 2016.
- [2] B. M. Schiffman, "A new class of broad-band microwave 90-degree phase shifter", *IRE Trans. MTT*, pp. 232-237, avril 1958.
- [3] H. Hayashi, T. Nakagawa, K. Araki "Miniaturized MMIC analog phase shifter using two quarter-wavelength transmission lines", *IEEE T-MTT*, vol. 50, pp. 150-154, 2002.
- [4] K. Khoder, M. Le Roy, R. Lababidi, A. Pérennec, « Déphaseur 360° compact large-bande », *JNM*, Bordeaux, juin 2015.
- [5] K. Khoder, A. Pérennec, and M. Roy, "A 180° Tunable Analog Phase Shifter Based on a Single All-Pass Unit Cell," *MOTL*, vol. 55, no. 12, pp. 2915-2918, 2013.
- [6] J. Lugo-Alvarez, A. Bautista, F. Podevin, P. Ferrari. «High-directivity compact Slow-wave CoPlanar Waveguide couplers for millimeter-wave applications », *EuMC*, Rome, Italy, 2014.
- [7] B-K. Min, G.M. Rebeiz, "Single-Ended and Differential Ka-Band BiCMOS Phased Array Front-Ends", *IEEE J. of Solid-State Circuits*, vol. 43, 2008.